

Digitális Technika 1. Házi feladat

Tervezzen olyan 4 bites bináris számlálót, mely *ciklikusan* m-től n-ig számol a megadott irányban. A számláló Q3 kimenetét JK, Q2 és Q1 kimenetét T, Q0 kimenetét D flip-floppal kell megtervezni. Az m, n és az irány (f fel, l le) mindenkinek egyéni, mely a félévközi követelmények aktuális állását mutató WEB lapon található meg, a NEPTUN kód sorának megfelelő rubrikájában.

Az m és n értéke fel és lefele számláló esetén is tetszőleges lehet, ezért alább részletezzük, hogyan kell működni a számlálónak az egyes esetekben:

Felfele számláló $m < n$: m, m+1, ..., n-1, n, m ...

Pl. f,2,7 esetén: 2,3,4,5,6,7,2,3,4,5,6,7...

Felfele számláló $m > n$: m, m+1, ..., F, 0 .. n-1, n, m, m+1 ..

Pl. f,7,2 esetén: 7,8,9,A,B,C,D,E,F,0,1,2,7,8,9...

Lefele számláló $m > n$: m, m-1, m-2, ..., n, m, m-1...

Pl. l,7,2 esetén: 7,6,5,4,3,2,7,6,5,...

Lefele számláló $m < n$: m, m-1, m-2, ..., 0, F, ..., n+1, n...

Pl. l,2,7 esetén: 2,1,0,F,E,D,C,B,A,9,8,7,2,1,...

A házi feladatot a hagyományos módszerrel kell megtervezni (állapotgráf, állapottábla, szekunder változók függvényei, flip-flop vezérlő függvények, kapcsolási rajz).

A tervezés részleteit a minta házifeladatban található módon kell dokumentálni. A dokumentációt szövegszerkesztőben kérjük elkészíteni. Célszerűen a minta házi feladat file megfelelő módosításával.

A megtervezett számláló működését szimulációval kell ellenőrizni. **Szimulátoros ellenőrzés nélkül a HF-ot nem fogadjuk el.** Szimulátorként a VeriWell szimulátort ajánlott használni, de egyéb a WEB-en található szabad használatú szimulátor is megengedett. Az ajánlott szimulátort az alábbi linkeken található WEB lapok valamelyikéről lehet letölteni:

<http://www.eltc.ro/?location=dl&action=list&cat=1>

<http://tamarisco.datsi.fi.upm.es/PEOPLE/mhermida.html>

http://www.iaik.tu-graz.ac.at/teaching/04_rechnerorganisation/downloads/index.php

<http://paginas.fe.up.pt/~jca/feup/psd-0102/software.html>

A szimulátor nagyon rövid magyar nyelvű leírása és egy minta házi feladat megtalálható a tárgy honlapján.

A szimulációt a minta házi feladat hf1 counter.v file-jának módosításával ajánlott elkészíteni.

A Verilog nyelven a Boole műveletek:

Negálás: ~A AND: A & B OR: A | B.

Komment: a sor // utáni része.

A sorokat pontosvesszővel kell lezárni.

A minta házi feladat ajánlott programmal való szimulálásához a HF1minta.prj project file-t kell megnyitni.

A házi feladatot kinyomtatva, a lapokat összekapcsolva két élén kivágott műanyag dossziéban kérjük beadni, a WEB-en megadott határidő előtt. Az aláírás és NEPTUN kód nélküli HF-okat nem fogadjuk el.