

A feladatokat önállóan, meg nem engedett segédeszközök használata nélkül oldottam meg.

Olvasható aláírás:.....**MINTA VIZSGA**.....

NÉV:.....tk:.....

**Kiegészítő és szegedi képzés**

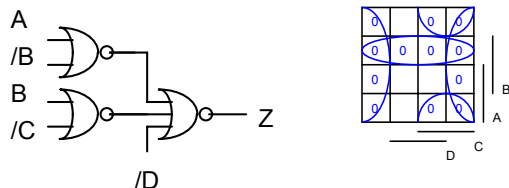
**DIGITÁLIS TECHNIKA  
VIZSGA ZÁRTHELYI**

Kedves Kolléga! Az alábbi kérdésekre a válaszokat - ahol lehet - mindig a feladatlapon oldja meg! A feladatok megoldása során a részletes kidolgozást nagyfeladatonként külön papíron végezze, (egyértelműen jelölje, hogy melyik lap melyik feladathoz tartozik) és ezeket a papírokat is adja be a dolgozatával! A kérdésekre a táblázatok vagy a pontozott vonalak értelemszerű kitöltésével válaszoljon, hacsak külön másként nem kérjük. A munkát az aláírás és a név rovat kitöltésével kezdje! Jó munkát!

E:
F1:
F2:
F3:
F4:
Σ:

**Ellenőrző kérdések (12p)**

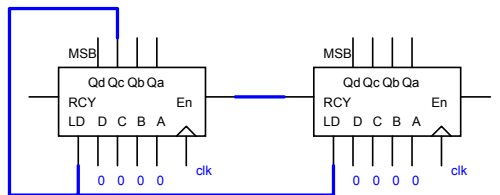
**E1.** Töltse ki az alábbi kapcsolással megadott függvény Karnaugh tábláját! (2p)



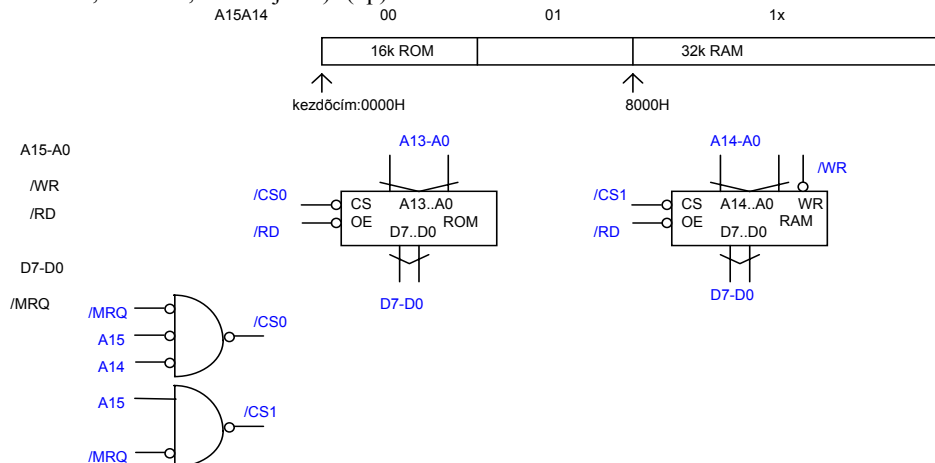
**E2.** A kapuk mely tulajdonsága okozza a kombinációs hálózatokban a hazárdjelenségeket? (1p)

.....**A késleltetésük**.....

**E3** Készítsen az alábbi engedélyezhető és **szinkron tölthető 16-os felfele számlálóból** 65-ös modulusú számlálót a lehető legegyszerűbben azzal a feltétellel, hogy a számláló 0-64-ig számol! (RCY=Qd.Qc.Qb.Qa.En) (2p)



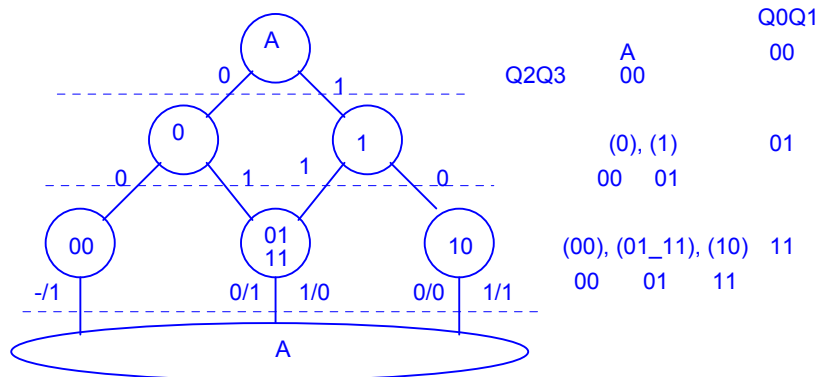
**E4.** Alakítsa ki a megadott memóriatérképű, következőkben megadott mikroprocesszoros buszra csatlakozó memóriát, a rajzon szereplő áramkörök segítségével (1db 16k-s ROM, 1db 32k-s RAM), **csak huzalozással**. A mikroprocesszor felhasználható jelei: A15-A0 (64 kbyte memória terület), /MRQ (memóriához fordulás) -RD (olvasás), /WR (írás), D7-D0 (adat busz). Minden szükséges jelet tüntessen fel (adat busz, címbusz, vezérlőjelek)! (3p)



E5. Mely állítások igazak és melyek hamisak? Jelölje +-al az igaz, --al a hamis állításokat. (4p)

1.	A szinkron sorrendi hálózatok flip-flop vezérlő függvényeit hazárdmentesen kell megvalósítani.	-
2.	Szomszédosan kódolt aszinkron hálózat nem tartalmazhat versenyhelyzetet.	+
3.	Az NMI kérés megszakíthatja az utasítás végrehajtását.	-
4.	Egyciklusú periféria -> memória irányú DMA esetén egyszerre történik periféria olvasás és memória írás.	+

F1. a. Rajzolja le egy olyan automata állapotgráfját, amely a bemenetére érkező 3 bites számok közül felismeri az 000, 001, 010, 110,101 mintákat, és a felismeréssel egyidőben Z=1-el jelez a kimenetén! (8p)

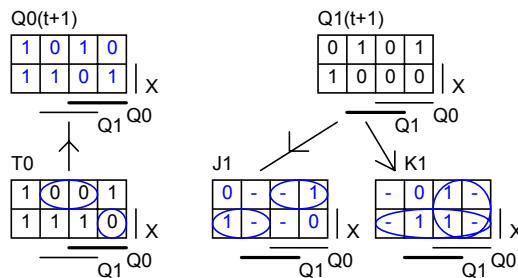


b. Nevezze el az állapotokat olyan névvel, ami az állapot által megjegyzett információra utal (pl. ha az állapotba a 010 és 111 bemeneti sorozat hatására kerül az automata: 010\_111). A kezdő állapot neve legyen A. Adja meg az automata egy nem triviális HT partícióját! (2p)

c. Kódolja az állapotokat a megtalált HT partíció alapján! (2p)

F2. Adott egy szinkron sorrendi hálózat Q0 és Q1 szekunder változóinak Karnaugh tábláival.)

- Töltse ki a Q1 szekunder változó Karnaugh táblája alapján a J1, K1 vezérlő függvények Karnaugh tábláit! (2p)
- Töltse ki a T0 vezérlőfüggvény alapján Q0 Karnaugh tábláját! (1p)
- Adja meg a J1, K1 vezérlő függvényeket minimális 2 szintű **diszjunktív** alakban! (2p)
- Adja meg a T0 vezérlő függvényt minimális 2 szintű **konjunktív** alakban! (1p)



$$T0 = (X+Q1)(X+Q0+Q1)$$

$$J1 = XQ0 + X/Q0$$

$$K1 = X + Q0$$

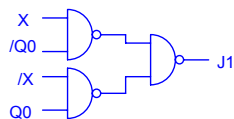
e. Adja meg a T0 függvény **konjunktív normál** alakját! (1p)

$$\dots\dots(X + Q0 + /Q1)(X + /Q0 + /Q1)(X + /Q0 + Q1)\dots\dots$$

f. Adja meg T0 függvény **diszjunktív alakjának primimplikánsait!** (1p)

$$\dots\dots/Q0/Q1, X/Q0, XQ1, /X/Q1\dots\dots$$

g. Rajzolja le a J1 függvény *minimális homogén NAND kapus* megvalósítását! (2p)



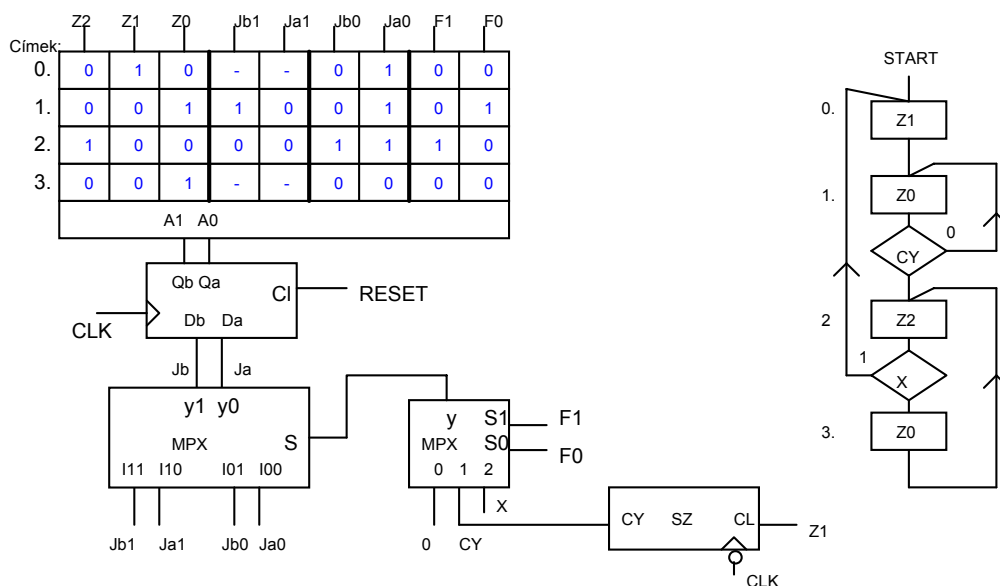
h. Milyen kódú állapotba kerül a hálózat a Q0Q1=00 állapotot követően, ha x=0? (1p) Q0Q1=...10.

i. A hálózat kimenete  $Z = Q0Q1X$ . Milyen modell szerint működik? (1p)...Mealy.....

F3. Valósítsa meg a következő folyamatábrát a megadott mikroprogramozott vezérlővel! (12p)

Tervezzon mikroprogramozott elvű vezérlőegységet a mellékelt folyamatábra szerinti működésre! A kiadandó vezérlőjelek: Z2, Z1, Z0 a figyelembe veendő feltételjelek: X, CY.

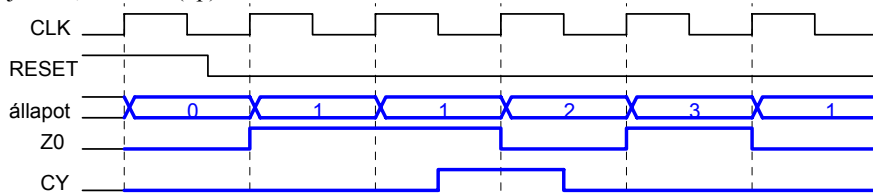
a. Adja meg a mikroprogram ROM tartalmát az alábbi ábra táblázatában! Az állapot kódolás legyen a folyamatábrán megadott! A feltétel nélküli ugrásoknál a 0 konstanst használja! Csak az állapotboxba írt jeleket kell az adott állapotban kiadni, a többi inaktív. (8p)



b. Készítsen a Z2 jelből működtető típusú jelet (kapuzott órajel), egyfázisú órajelezést feltételezve! (1p)

$$Z2! = Z2 * /CLK$$

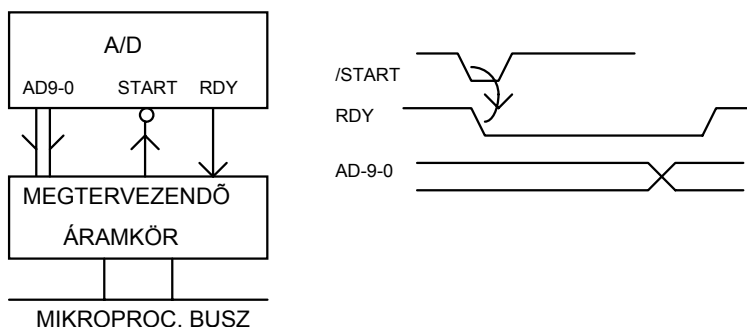
c. A vezérlő 1. feltétel bementét egy 3-as számláló CY kimenete adja, amelynek szinkron törlő bementére a Z1 jel kapcsolódik. Rajzolja fel a RESET-et követően a vezérlő állapotait és Z0, CY jeleket, ha X=0. (3p)



**F4.** Egy A/D (analóg-digitális) konvertert az /STR-bemenetére adott lefutó éllel indítható. Az RDY kimentén jelzi, hogy a **10 bites** átalakított adat rendelkezésre áll a D9-D0 kimentén. Az RDY kimentet az indítást követően azonnal megszűnik.

Illessze az A/D konvertert alább specifikált buszra, interruptos kezelésre felkészítve.

A mikroprocesszor felhasználható jelei: A7-A0 (256 lehetséges periféria cím van), -IORQ (perifériához fordulás), -RD (olvasás engedélyezés), -WR (beírás vezérlés) D7-D0 (adat busz), -IT interrupt kérés, -RESET alaphelyzetbe hozó jel.



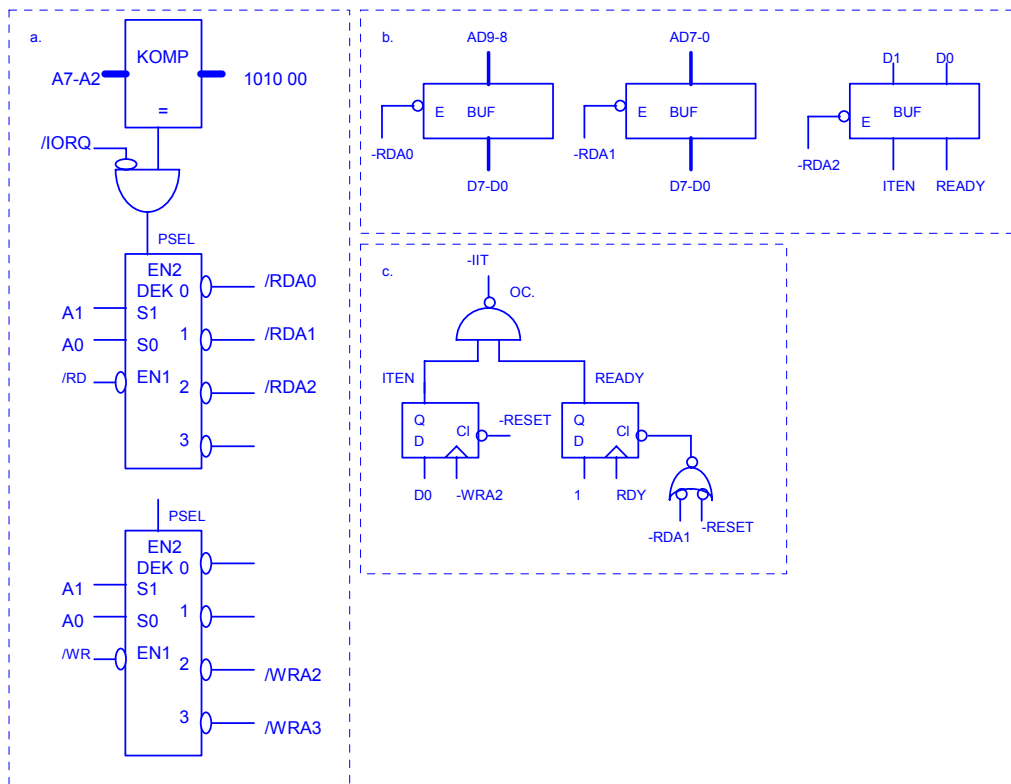
**a.** Rajzolja le a periféria cím és utasítás dekóderét. A periféria kezdőcíme legyen A0H. A cím és utasítás dekóder előállítja az /RDA0, /RDA1, /RDA2 olvasás engedélyező jeleket (adat reg AD9-8 beolvasása., adat regiszter AD7-0 beolvasása), státusz regiszter beolvasása, továbbá egy /WRA2 parancs regiszterbe író impulzust és egy /WRA3 (A/D START) impulzust. (6p)

**b.** Rajzolja le az adat regiszterek és a státusz regiszter bufferének buszra illesztését. (2p)

**c.** Készítse el az IT-kérő logikát! A logika bebillenti a READY jelet előállító flip-flopot, ha az A/D RDY kimentén felfutó él érkezik. Törli a flip-flopot a -RESET és az adat L bytejának kiolvasása. A READY jel IT-t kér, ha a parancs regiszter ITEN bitje engedélyezi. Az ITEN a parancs regiszter D1 bitjéhez van rendelve. A státusz regiszterből kiolvasható az ITEN bit értéke (a D1 biten) és a READY flip-flop állapota (a D0 biten) (3p)

**d.** Adja meg az egység programozási felületét, az alább megadott táblázatnak megfelelő formában! (1p)

Regiszter címe (hexa)	funkciója	bitek szerepe D7 D6 D5 D4 D3 D2 D1 D0	típusa R (olvasható),W (írh.), R/W (mindkettő)
--------------------------	-----------	--	---



<b>A0H: adat regiszter H byte</b>	<b>D1-0: AD9-8</b>	<b>R</b>
<b>A1H: adat regiszter L byte</b>	<b>D7-0: AD7-0</b>	<b>R</b>
<b>A2H: státus regiszter</b>	<b>D1-0: READY, ITEN</b>	<b>R</b>
<b>A2H parancs regiszter 1</b>	<b>D0: ITEN</b>	<b>W</b>
<b>A3H AD indítás 2:</b>	<b>D7-D0 = x</b>	<b>W</b>

Maximálisan szereshető pontszám: 60 pont

🕒 Rendelkezésre álló idő : 100 perc