



BUDAPESTI MŰSZAKI ÉS GAZDASÁGTUDOMÁNYI EGYETEM  
VILLAMOSMÉRNÖKI ÉS INFORMATIKAI KAR  
MÉRÉSTECHNIKA ÉS INFORMÁCIÓS RENDSZEREK TANSZÉK

# Mikrorendszerek tervezése

## *MicroBlaze processzor*

Fehér Béla  
Raikovich Tamás



# A MicroBlaze processzor

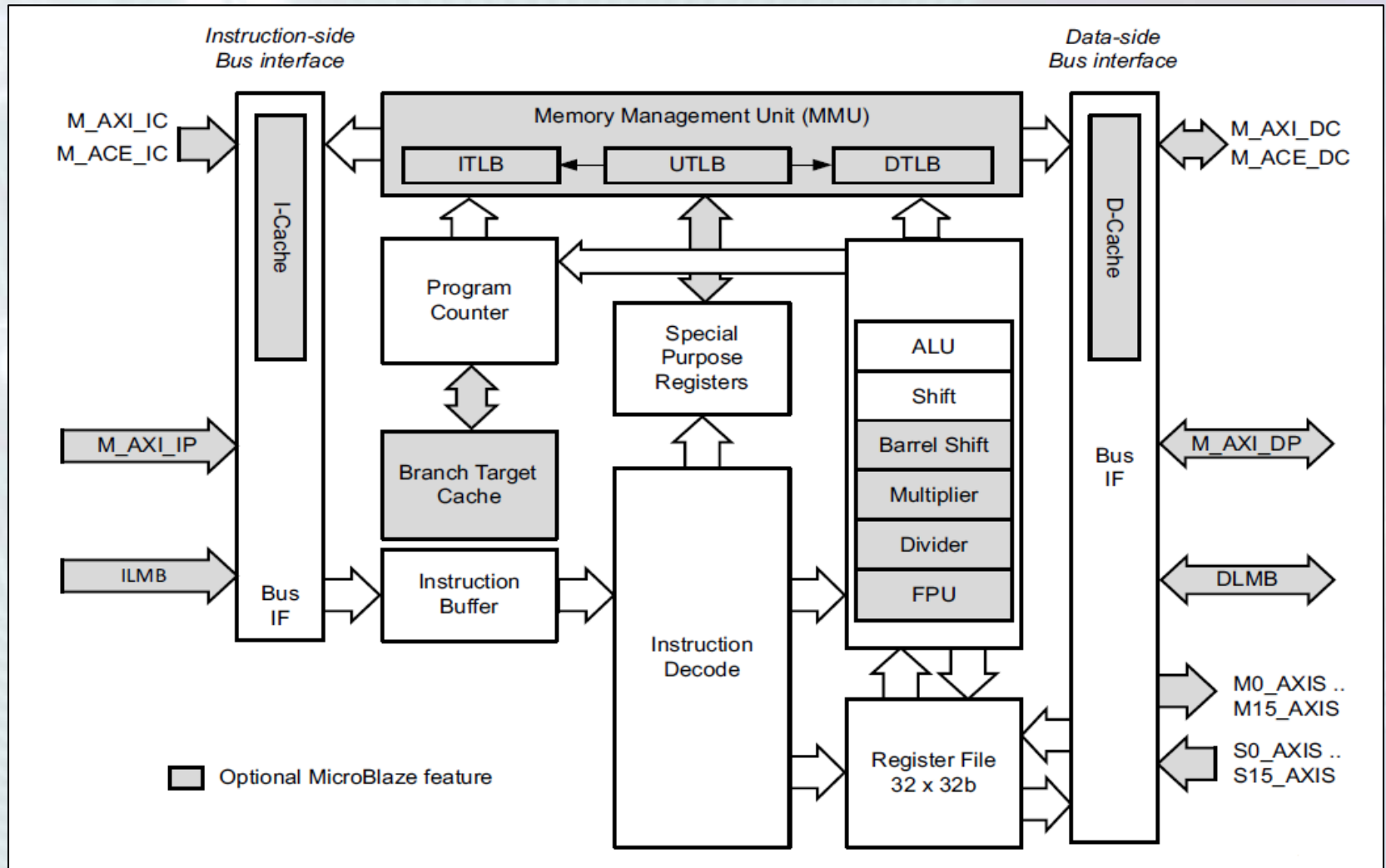
- **32 bites általános célú RISC processzor**
  - Alkalmas önálló feladatok végrehajtására
  - Kiegészítő egység a nagyteljesítményű ARM SoC-s rendszerekben → egységes interfész felület: AXI
- **Lágy processzor mag**
  - Az FPGA programozható erőforrásaiból épül fel
- **Rugalmas rendszerkialakíthatóság**
  - Minimális verzió lokális belső memóriával
  - Nagy rendszer külső memóriával, sok perifériával
- **MicroBlaze Processor Reference Guide (UG984)**

# A MicroBlaze processzor

## A MicroBlaze processzor jellemzői:

- **Harvard architektúra**
  - Szétválasztott utasítás és adat oldali busz interfész
- **32 bites címbusz és adatbusz**
- **32 általános célú regiszter**
- **Ortogonalis utasításkészlet**
  - 32 bites utasítások
  - 3 operandus, 2 címezési mód (abszolút, regiszter indirekt)
- **Egyszeres kibocsátású pipeline**
  - Kisebb erőforrás igényű változat: 3 fokozatú pipeline
  - Nagyteljesítményű változat (1): 5 fokozatú pipeline
  - Nagyteljesítményű változat (2): 8 fokozatú pipeline
- **Nagymértékben konfigurálható**

# A MicroBlaze processzor



# A MicroBlaze processzor

## A MicroBlaze főbb konfigurációs beállításai:

- **Utasítás és adat oldali busz interfészek**
  - AXI-4, AXI-4 Lite, AXI-4 Stream
  - Local Memory Bus (LMB)
- **Utasítás és adat cache**
- **MMU (Linux operációs rendszer futtatásához)**
- **Opcionális utasítások**
  - Egész szorzás (hardveres szorzó) és osztás (hardveres osztó)
  - Barrel shifter, pattern compare
  - Lebegőpontos műveletek támogatása (FPU)
- **Hardveres debug modul**
  - Debug képességek, HW utasítás és adat töréspontok száma
- **Hardveres kivételek támogatása**
- **Pipeline fokozatok száma**

# A MicroBlaze processzor

## A MicroBlaze főbb konfigurációs beállításai:

Re-customize IP

MicroBlaze (10.0)

Documentation IP Location Advanced

IP Symbol Resources

Component Name microblaze\_0

General

Instructions

- ☒ Enable Barrel Shifter
- Enable Floating Point Unit EXTENDED
- Enable Integer Multiplier MUL64
- ☒ Enable Integer Divider
- ☒ Enable Additional Machine Status Register Instructions
- ☒ Enable Pattern Comparator
- ☒ Enable Reversed Load/Store and Swap Instructions
- ☐ Enable Additional Stream Instructions
- Select Extended Addressing NONE

Optimization

- Select implementation optimization PERFORMANCE
- ☐ Enable Branch Target Cache
- Branch Target Cache Size DEFAULT

Fault Tolerance

- ☐ Enable Fault Tolerance Support

Resource Estimates

Frequency Area Performance

Percent (%)

Resource Usage

BRAM: 7 DSP48E: 6

< Vissza Következő > Page 2 of 6

OK Cancel

# A MicroBlaze processzor

## A MicroBlaze főbb konfigurációs beállításai:

- **Lebegőpontos egység (FPU):**
  - IEEE 754 egyszeres pontosságú formátum
  - Műveletek: összeadás, kivonás, szorzás, osztás, összehasonlítás, konverzió, négyzetgyök
- **Utasítás és adat cache:**
  - Gyorsítótárak mérete
  - Cacheline mérete
  - Gyorsítótárazott memória címtartomány
  - Írás engedélyezése
    - Sorok érvénytelenítése, kiürítése, törlése
  - Adat cache esetén write-through és write-back mód
    - Write-through: írás esetén mindig van memória írás is (lassabb)

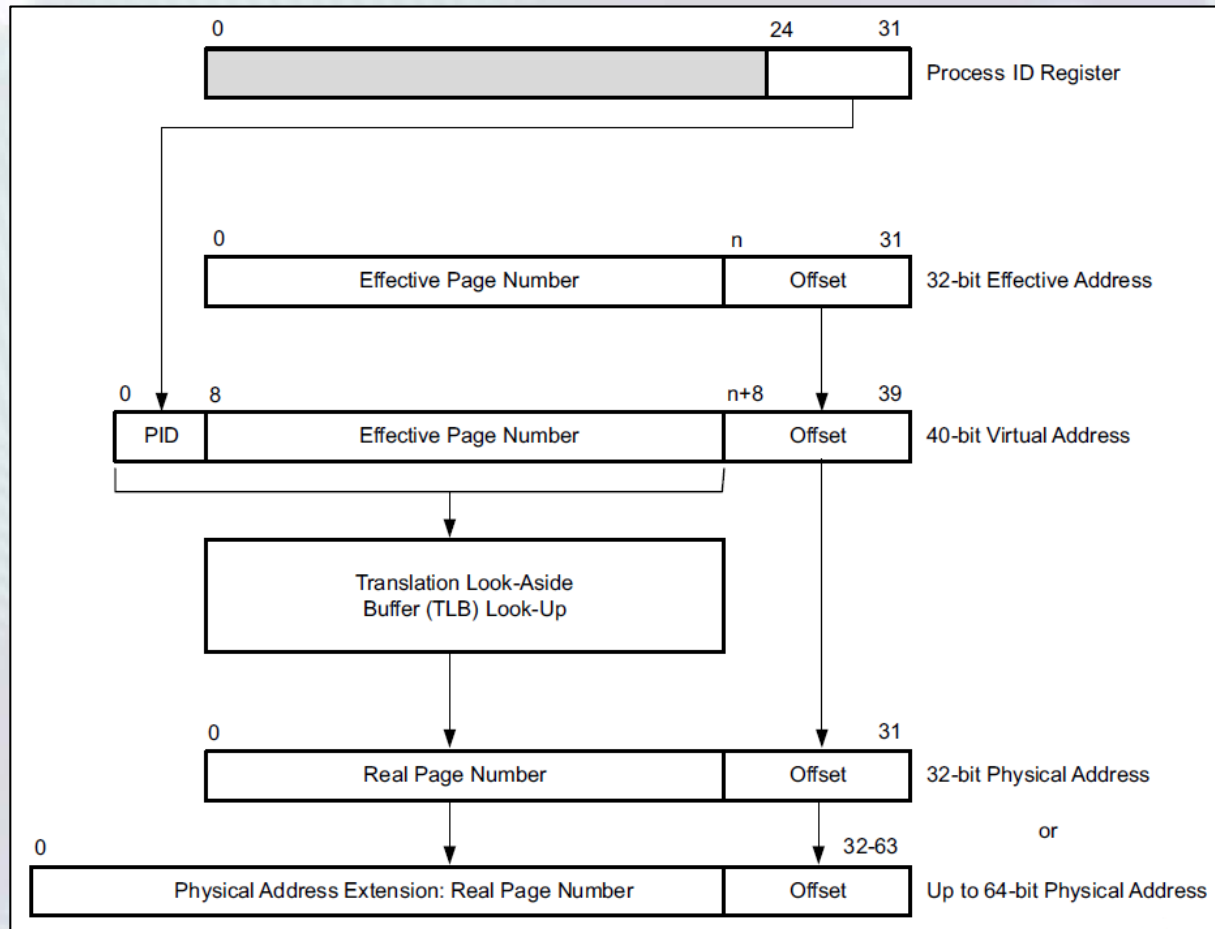
# A MicroBlaze processzor

## A MicroBlaze főbb konfigurációs beállításai:

- **Memory Management Unit (MMU):**
  - A PowerPC 405 processzor MMU-ján alapul
  - Valós mód: a virtuális (effektív) cím közvetlen használata a memória elérésnél
  - Virtuális mód: a virtuális (effektív) címről címfordítás történik a fizikai címre az MMU által
    - Lap méretek: 1 kB, 4 kB, 16 kB, 64 kB, 256 kB, 1 MB, 4 MB, 16 MB
    - A lapok áthelyezhetőek a teljes fizikai címtartományon belül
    - Az inaktív lapok kivehetőek a fizikai memóriából
    - A lapok védelme a nem engedélyezett hozzáféréstől
    - Privilegizált utasítások
    - Opcionális fizikai cím kiterjesztés maximum 64 bitig (PAE)
    - Szoftveres Translation Look-Aside Buffer (TLB) kezelés
  - Multitasking támogatás biztosítása

# A MicroBlaze processzor

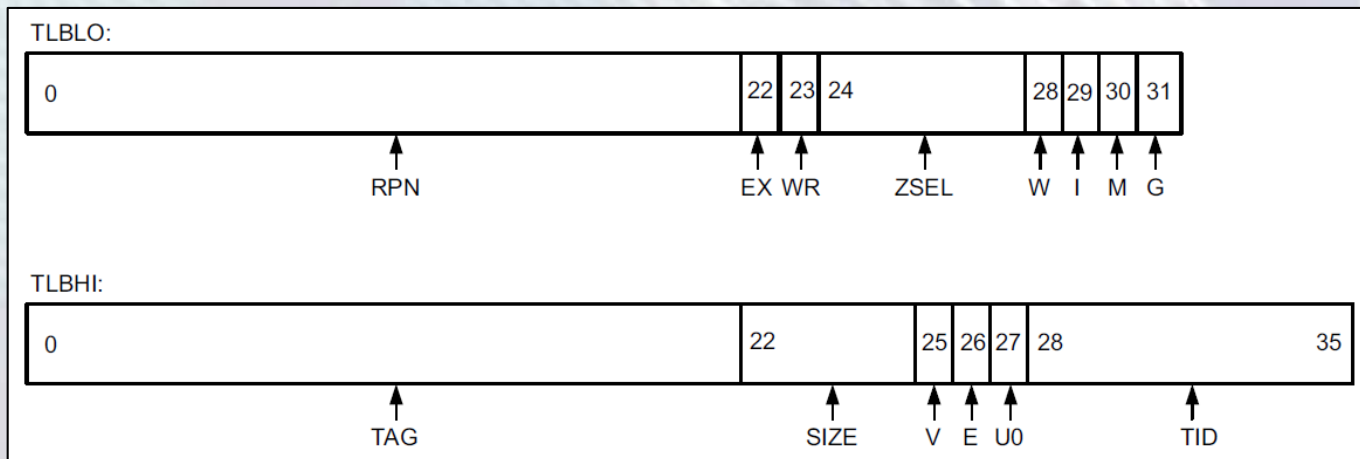
## Memory Management Unit (MMU) címfordítás:



# A MicroBlaze processzor

## MMU TLB bejegyzés:

- **Virtuális lap azonosítás: TAG, SIZE, V, TID**
  - A cím átfordítás során a virtuális lap számmal kerül összehasonlításra
- **Fizikai lap azonosítás: RPN, SIZE**
  - Az átfordított lapot azonosítja a fizikai memóriában
- **Elérés és hozzáférés vezérlés: EX, WR, ZSEL**
- **Tárolási jelzések: W, I, M, G, E, U0**
  - Gyorsítótárazás engedélyezése és annak jellege, bájtrend, stb.



# A MicroBlaze processzor

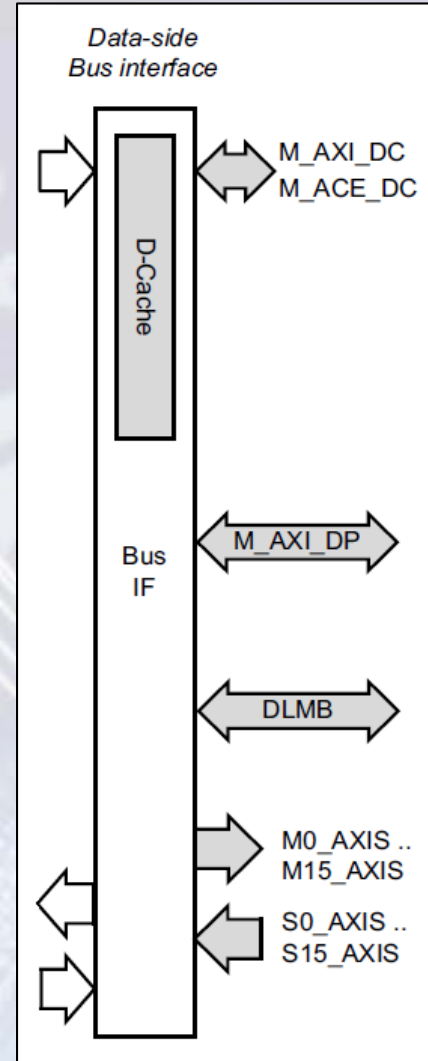
Az ARM Cortex (hard) és a Xilinx MicroBlaze (szoft) processzorok az ARM AMBA szabványból az AXI buszrendszert használják:

- **AXI-4 (illetve AXI-3)**
  - Memóriába leképzett
  - Nagysebességű, burst-ös adatátvitelt biztosít
- **AXI-4 Lite**
  - Memóriába leképzett
  - Lassabb, nincs burst-ös adatátvitel
- **AXI-4 Stream**
  - Csak adatok átvitele burst-ös módon
- **A részletekről külön előadás lesz**

# A MicroBlaze processzor

## A MicroBlaze processzor busz interfészei:

- Külön utasítás és adat oldali busz interfészek
- AXI-4 (M\_AXI\_IC, M\_AXI\_DC)
  - Az utasítás és adat cache számára biztosít nagysebességű, burst-ös memória hozzáférést
- AXI-4 Lite (M\_AXI\_IP, M\_AXI\_DP)
  - Periféria regiszterek elérése
  - Az utasítás oldalon is engedélyezhető
- Local Memory Bus (LMB)
  - A belső Blokk-RAM-ok illesztéséhez
- AXI-4 Stream (Mn\_AXIS, Sn\_AXIS, n=0-15)
  - FIFO alapú interfész saját funkciók illesztéséhez
  - Processzorok közötti kommunikáció



# A MicroBlaze processzor

## A MicroBlaze processzor adattípusai:

- **Bájt (8 bit), félszó (16 bit) és szó (32 bit) adattípusok**
- **Little-Endian: LSB a kisebb, MSB a nagyobb címen**
  - Ez az alapértelmezett
  - Bit indexelés: az LSb sorszáma 0 (az LMB busz és a CPU regiszterek esetén fordított)
- **Big-Endian: MSB a kisebb, LSB a nagyobb címen**
  - Konfigurációs paraméterrel engedélyezhető
  - Bit indexelés: az MSb sorszáma 0
- **Opcionális fordított memória elérési utasítások**

# A MicroBlaze processzor

## A MicroBlaze processzor adattípusai:

|                                   |             |     |     |        |        |        |
|-----------------------------------|-------------|-----|-----|--------|--------|--------|
| Big-Endian Byte Address           | n           | n+1 | n+2 | n+3    | n      | n+1    |
| Big-Endian Byte Significance      | MSByte      |     |     | LSByte | MSByte | LSByte |
| Big-Endian Byte Order             | n           | n+1 | n+2 | n+3    | n      | n+1    |
| Big-Endian Byte-Reversed Order    | n+3         | n+2 | n+1 | n      | n+1    | n      |
| Little-Endian Byte Address        | n+3         | n+2 | n+1 | n      | n+1    | n      |
| Little-Endian Byte Significance   | MSByte      |     |     | LSByte | MSByte | LSByte |
| Little-Endian Byte Order          | n+3         | n+2 | n+1 | n      | n+1    | n      |
| Little-Endian Byte-Reversed Order | n           | n+1 | n+2 | n+3    | n      | n+1    |
| Bit Label                         | 0 31        |     |     |        | 0      | 15     |
| Bit Significance                  | MSBit LSBit |     |     |        | MSBit  | LSBit  |

|                  |             |
|------------------|-------------|
| Byte Address     | n           |
| Bit Label        | 0 7         |
| Bit Significance | MSBit LSBit |

# A MicroBlaze processzor

Bájt kezelés írásnál: a CPU a cím alsó két bitjének megfelelő bájt(ok)ra helyezi az adatot

- Little-Endian bájtsorrend (írás az rD[0:31] regiszterből)

| Address<br>[LSB-1:LSB] | Byte_Enable<br>[0:3] | Transfer Size | MSB       | Write Data Bus Bytes |           |           | LSB       |
|------------------------|----------------------|---------------|-----------|----------------------|-----------|-----------|-----------|
|                        |                      |               | Byte3     | Byte2                | Byte1     | Byte0     | Byte0     |
| 11                     | 1000                 | byte          | rD[24:31] |                      |           |           |           |
| 10                     | 0100                 | byte          |           | rD[24:31]            |           |           |           |
| 01                     | 0010                 | byte          |           |                      | rD[24:31] |           |           |
| 00                     | 0001                 | byte          |           |                      |           |           | rD[24:31] |
| 10                     | 1100                 | halfword      | rD[16:23] | rD[24:31]            |           |           |           |
| 00                     | 0011                 | halfword      |           |                      | rD[16:23] | rD[24:31] |           |
| 00                     | 1111                 | word          | rD[0:7]   | rD[8:15]             | rD[16:23] | rD[24:31] |           |

# A MicroBlaze processzor

Bájt kezelés írásnál: a CPU a cím alsó két bitjének megfelelő bájt(ok)ra helyezi az adatot

- Big-Endian bájtsorrend (írás az rD[0:31] regiszterből)

| Address<br>[LSB-1:LSB] | Byte_Enable<br>[0:3] | Transfer Size | MSB       | Write Data Bus Bytes |           |           | LSB       |
|------------------------|----------------------|---------------|-----------|----------------------|-----------|-----------|-----------|
|                        |                      |               | Byte0     | Byte1                | Byte2     | Byte3     |           |
| 11                     | 0001                 | byte          |           |                      |           |           | rD[24:31] |
| 10                     | 0010                 | byte          |           |                      | rD[24:31] |           |           |
| 01                     | 0100                 | byte          |           | rD[24:31]            |           |           |           |
| 00                     | 1000                 | byte          | rD[24:31] |                      |           |           |           |
| 10                     | 0011                 | halfword      |           |                      | rD[16:23] | rD[24:31] |           |
| 00                     | 1100                 | halfword      | rD[16:23] | rD[24:31]            |           |           |           |
| 00                     | 1111                 | word          | rD[0:7]   | rD[8:15]             | rD[16:23] | rD[24:31] |           |

# A MicroBlaze processzor

## Bájt kezelés olvasásnál: a CPU jobbra rendez

- Little-Endian bájtsorrend (írás az rD[0:31] regiszterbe)

Adatbusz: Byte3 (MSB) | Byte2 | Byte1 | Byte0 (LSB)

Bájt cím:                11                10                01                00

| Address<br>[LSB-1:LSB] | Byte_Enable<br>[0:3] | Transfer Size | Register rD Data |          |           |                  |
|------------------------|----------------------|---------------|------------------|----------|-----------|------------------|
|                        |                      |               | MSB<br>rD[0:7]   | rD[8:15] | rD[16:23] | LSB<br>rD[24:31] |
| 11                     | 1000                 | byte          |                  |          |           | Byte3            |
| 10                     | 0100                 | byte          |                  |          |           | Byte2            |
| 01                     | 0010                 | byte          |                  |          |           | Byte1            |
| 00                     | 0001                 | byte          |                  |          |           | Byte0            |
| 10                     | 1100                 | halfword      |                  |          | Byte3     | Byte2            |
| 00                     | 0011                 | halfword      |                  |          | Byte1     | Byte0            |
| 00                     | 1111                 | word          | Byte3            | Byte2    | Byte1     | Byte0            |

# A MicroBlaze processzor

## Bájt kezelés olvasásnál: a CPU jobbra rendez

- Big-Endian bájtsorrend (írás az rD[0:31] regiszterbe)  
Adatbusz: Byte0 (MSB) | Byte1 | Byte2 | Byte3 (LSB)

Bájt cím:            00                    01                    10                    11

| Address<br>[LSB-1:LSB] | Byte_Enable<br>[0:3] | Transfer Size | Register rD Data |          |           |                  |
|------------------------|----------------------|---------------|------------------|----------|-----------|------------------|
|                        |                      |               | MSB<br>rD[0:7]   | rD[8:15] | rD[16:23] | LSB<br>rD[24:31] |
| 11                     | 0001                 | byte          |                  |          |           | Byte3            |
| 10                     | 0010                 | byte          |                  |          |           | Byte2            |
| 01                     | 0100                 | byte          |                  |          |           | Byte1            |
| 00                     | 1000                 | byte          |                  |          |           | Byte0            |
| 10                     | 0011                 | halfword      |                  |          | Byte2     | Byte3            |
| 00                     | 1100                 | halfword      |                  |          | Byte0     | Byte1            |
| 00                     | 1111                 | word          | Byte0            | Byte1    | Byte2     | Byte3            |

# A MicroBlaze processzor (LMB)

## A Local Memory Bus (LMB):

- Szinkron busz a belső Blokk-RAM alapú utasítás és adat memória nagysebességű eléréséhez
- Minimális számú vezérlőjel
- Egyszerű protokoll
- Periféria illesztési lehetőség

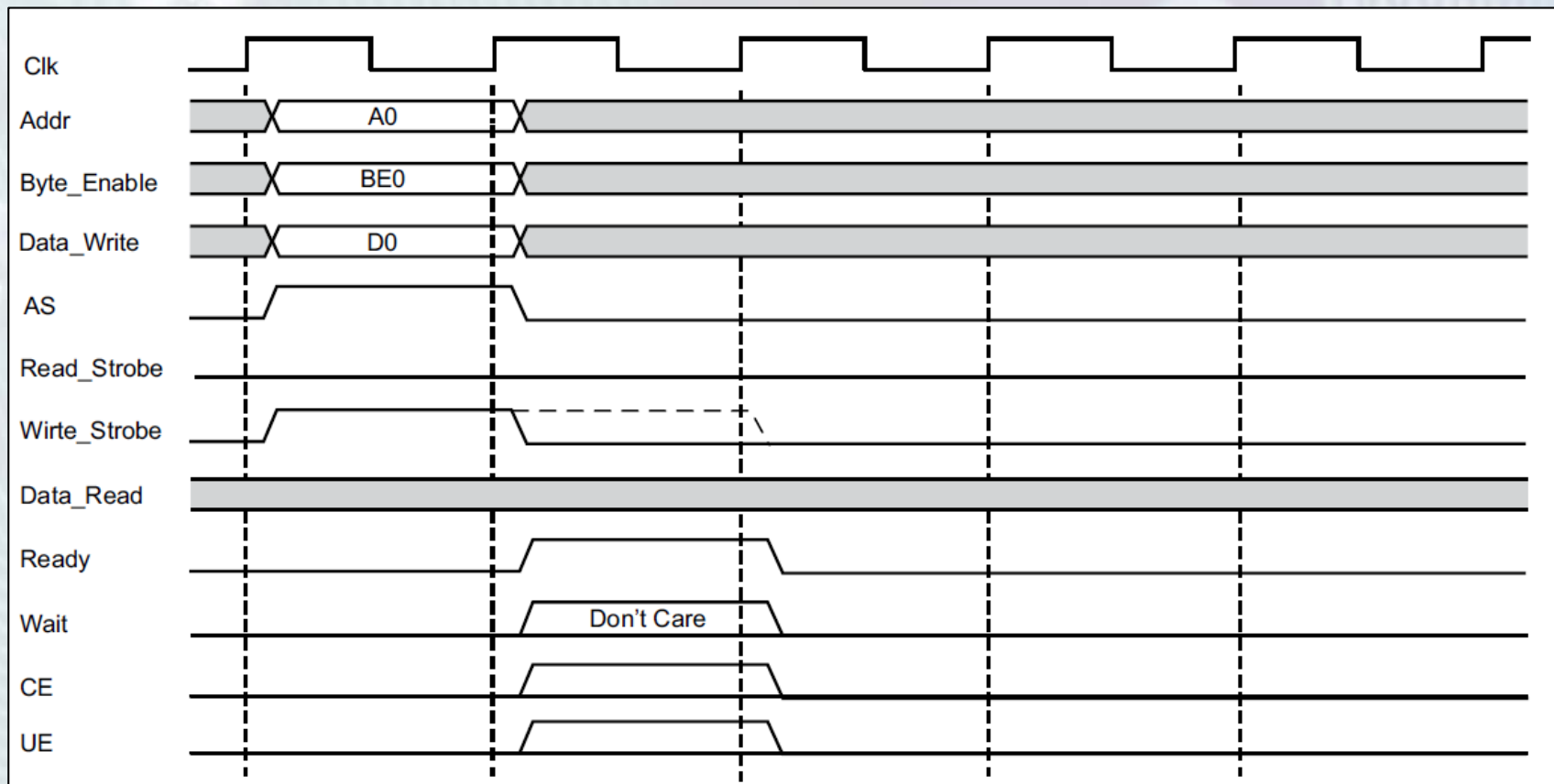
# A MicroBlaze processzor (LMB)

## A Local Memory Bus (LMB) vonalai:

| Signal                   | Data Interface                | Instruction Interface          | Type | Description                           |
|--------------------------|-------------------------------|--------------------------------|------|---------------------------------------|
| Addr[0:N-1] <sup>1</sup> | Data_Addr[0:N-1] <sup>1</sup> | Instr_Addr[0:N-1] <sup>2</sup> | O    | Address bus                           |
| Byte_Enable[0:3]         | Byte_Enable[0:3]              | not used                       | O    | Byte enables                          |
| Data_Write[0:31]         | Data_Write[0:31]              | not used                       | O    | Write data bus                        |
| AS                       | D_AS                          | I_AS                           | O    | Address strobe                        |
| Read_Strobe              | Read_Strobe                   | IFetch                         | O    | Read in progress                      |
| Write_Strobe             | Write_Strobe                  | not used                       | O    | Write in progress                     |
| Data_Read[0:31]          | Data_Read[0:31]               | Instr[0:31]                    | I    | Read data bus                         |
| Ready                    | DReady                        | IReady                         | I    | Ready for next transfer               |
| Wait <sup>3</sup>        | DWait                         | IWait                          | I    | Wait until accepted transfer is ready |
| CE <sup>3</sup>          | DCE                           | ICE                            | I    | Correctable error                     |
| UE <sup>3</sup>          | DUE                           | IUE                            | I    | Uncorrectable error                   |
| Clk                      | Clk                           | Clk                            | I    | Bus clock                             |

# A MicroBlaze processzor (LMB)

## Az LMB elemi írási ciklusa:



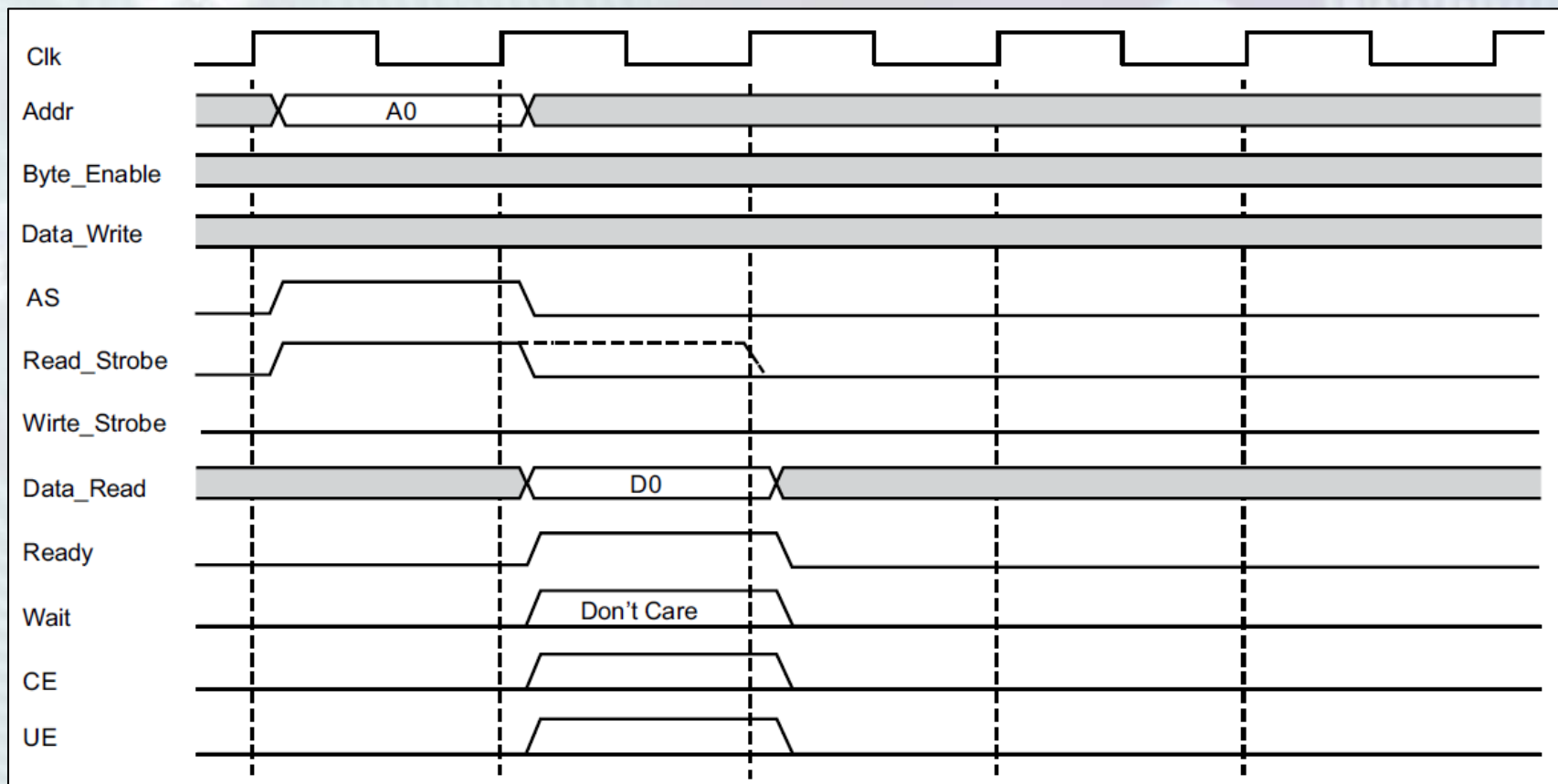
# A MicroBlaze processzor (LMB)

## Az LMB elemi írási ciklusa: 2 órajel

- **1. ciklus:**
  - Cím kiadása és érvényesítése az **AS** jellel
  - Adat LMB-nél: bájt engedélyező jelek is (**Byte\_Enable**)
  - Adat kiadása és az írás jelzése a **Write\_Strobe** jellel
- **2. ciklus:**
  - A Blokk-RAM a **Clk** felfutó élére tárolja az adatot
  - A **Ready** jellel jelezzük a művelet befejeződését
  - A ciklus után a vezérlőjelek inaktívak lesznek
- **A Wait jellel az írási ciklus megnyújtható**

# A MicroBlaze processzor (LMB)

## Az LMB elemi olvasási ciklusa:



# A MicroBlaze processzor (LMB)

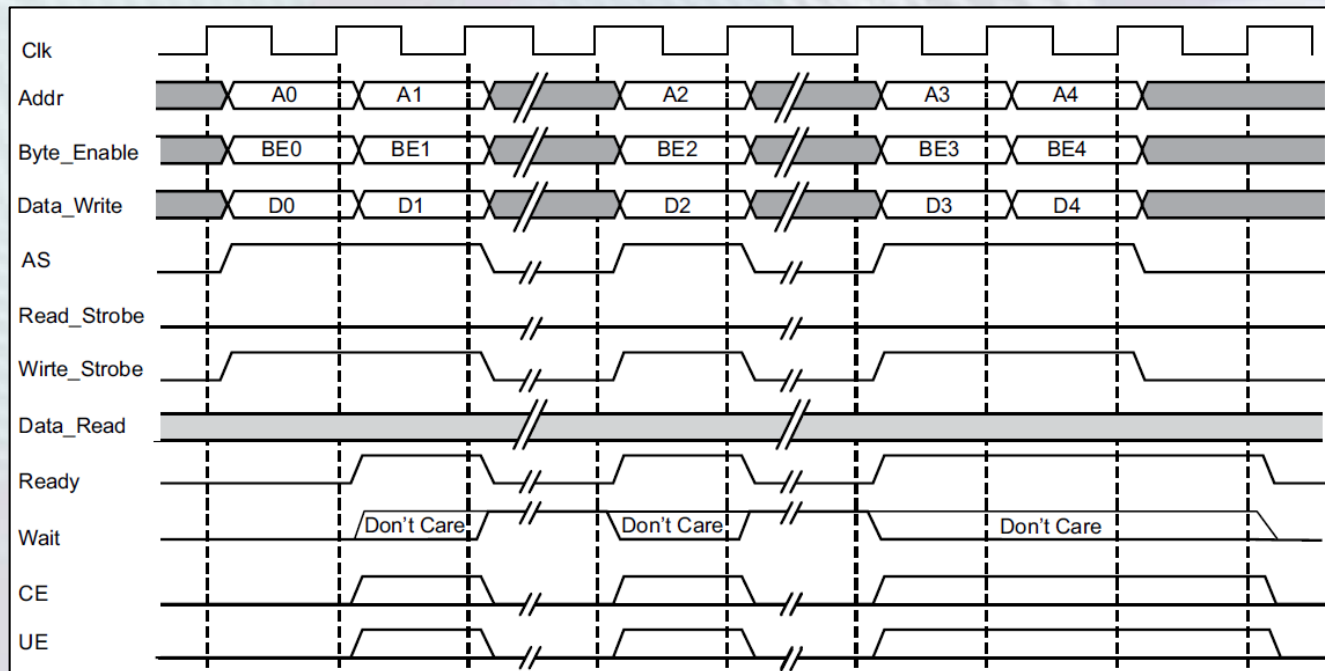
## Az LMB elemi olvasási ciklusa: 2 órajel

- 1. ciklus:
  - Cím kiadása és érvényesítése az **AS** jellel
  - Adat LMB-nél: bájt engedélyező jelek is (**Byte\_Enable**)
  - Az olvasás jelzése a **Read\_Strobe** jellel
- 2. ciklus:
  - A Blokk-RAM a **Clk** felfutó élére mintavételezi a parancsot, majd kiadja az érvényes adatot
  - A **Ready** jellel jelezzük a művelet befejeződését
  - A ciklus után a vezérlőjelek inaktívak lesznek
- A **Wait** jellel az olvasási ciklus megnyújtható

# A MicroBlaze processzor (LMB)

## LMB többszörös írási hozzáférés:

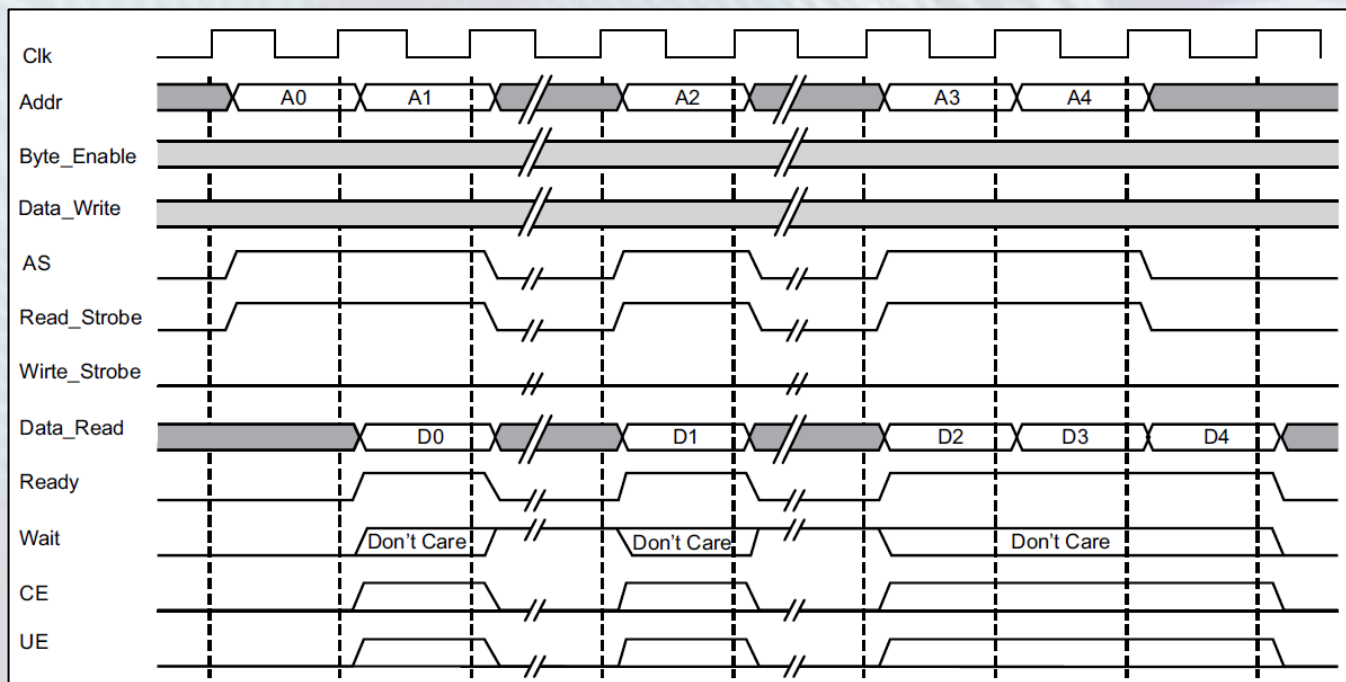
- Új adat minden ciklusban
- Az *AS*, a *Write\_Strobe* és a *Ready* jelek folyamatosan aktívak
- A cím és a *Byte\_Enable* minden ciklusban tetszőleges lehet



# A MicroBlaze processzor (LMB)

## LMB többszörös olvasási hozzáférés:

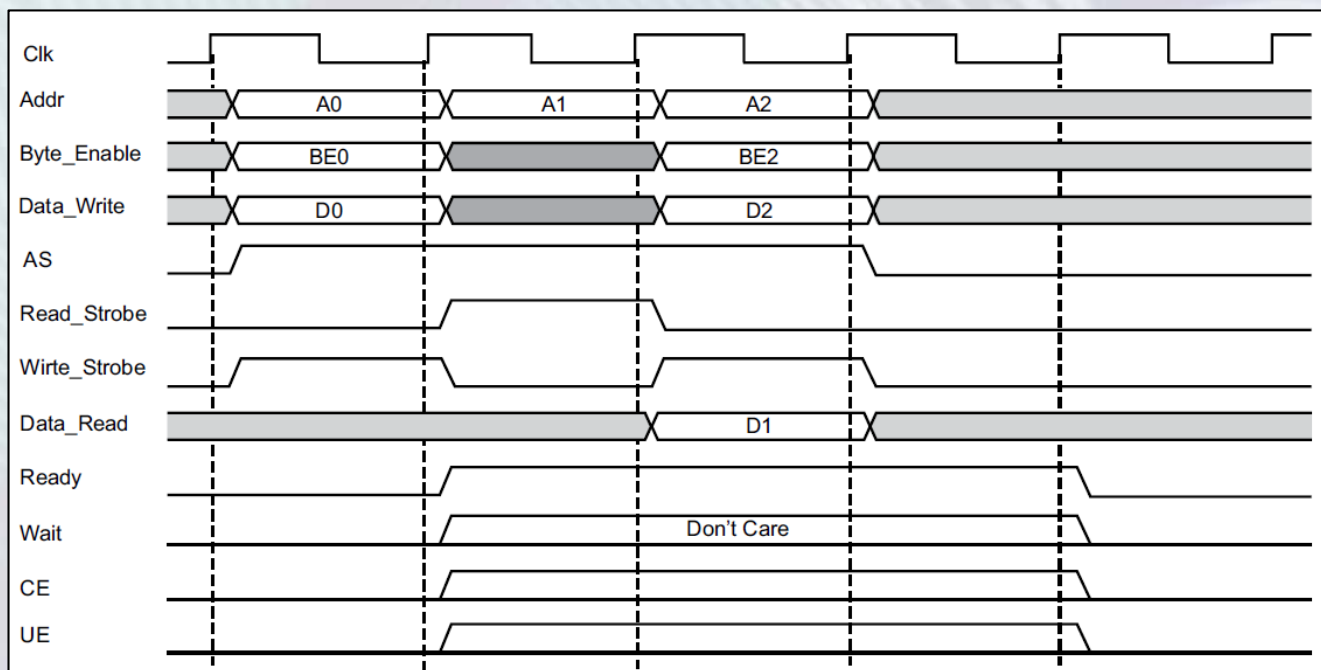
- Új adat minden ciklusban
- Az *AS*, a *Read\_Strobe* és a *Ready* jelek folyamatosan aktívak
- A cím minden ciklusban új, tetszőleges lehet



# A MicroBlaze processzor (LMB)

## LMB váltott írási-olvasási hozzáférés:

- Hasonló mint a többszörös írási vagy olvasási hozzáférés
- Írás esetén a *Write\_Strobe* jel aktív
- Olvasás esetén a *Read\_Strobe* jel aktív



# A MicroBlaze processzor (pipeline)

## Pipeline utasítás végrehajtás:

- Egyszeres kibocsátású pipeline: egyszerre egy utasítás lehívása történik
- 3 fokozatú pipeline: a kisebb erőforrás igényű változatban
  - Fetch, Decode, Execute
- 5 vagy 8 fokozatú pipeline: a nagyobb teljesítményű változatban
  - Fetch (IF), Decode (OF), Execute (EX)
  - Access Memory (MEM) (8 fokozatúnál M1, M2, M3), Writeback (WB)

|               | cycle 1 | cycle 2 | cycle 3 | cycle4  | cycle5  | cycle6  | cycle7  |
|---------------|---------|---------|---------|---------|---------|---------|---------|
| instruction 1 | Fetch   | Decode  | Execute |         |         |         |         |
| instruction 2 |         | Fetch   | Decode  | Execute | Execute | Execute |         |
| instruction 3 |         |         | Fetch   | Decode  | Stall   | Stall   | Execute |

|               | cycle 1 | cycle 2 | cycle 3 | cycle 4 | cycle 5 | cycle 6 | cycle 7 | cycle 8 | cycle 9 |
|---------------|---------|---------|---------|---------|---------|---------|---------|---------|---------|
| instruction 1 | IF      | OF      | EX      | MEM     | WB      |         |         |         |         |
| instruction 2 |         | IF      | OF      | EX      | MEM     | MEM     | MEM     | WB      |         |
| instruction 3 |         |         | IF      | OF      | EX      | Stall   | Stall   | MEM     | WB      |

# A MicroBlaze processzor (pipeline)

## A szokásos pipeline kérdések:

- **Elágazások a programban**
  - Ugrási utasítások, szubrutinhívás
  - Megszakításkezelés, kivételkezelés
- **Következmény**
  - A lehívott és dekódolt utasítást nem kell végrehajtani
  - Pipeline kiürítés és újratöltés: ciklusok vesznek el
- **A hatékonyság javítása: delay slot**
  - A processzor végrehajtja a már lehívott utasításokat
  - Az ugrás csak ezután következik be
  - Igazából programszervezés kérdése
- **A hatékonyság javítása: ugrásbecslés (Branch Target Cache)**
  - Helyes becslés esetén nincs pipeline kiürítés

# A MicroBlaze processzor (regiszterek)

## Regiszterkészlet:

- 32 darab 32 bites általános célú regiszter
- Speciális regiszterek
- Hardveres használati megkötések
- C/C++ programok esetén használati konvenciók

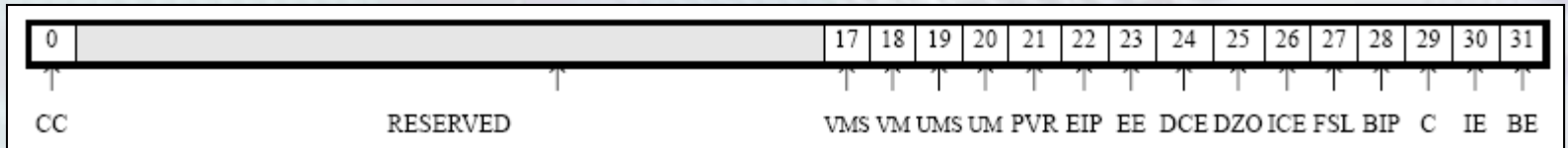
# A MicroBlaze processzor (regiszterek)

| Register | Type                            | Enforcement | Purpose                                                                                                                                                                             |
|----------|---------------------------------|-------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| R0       | Dedicated                       | HW          | Value 0                                                                                                                                                                             |
| R1       | Dedicated                       | SW          | Stack Pointer                                                                                                                                                                       |
| R2       | Dedicated                       | SW          | Read-only small data area anchor                                                                                                                                                    |
| R3-R4    | Volatile                        | SW          | Return Values/Temporaries                                                                                                                                                           |
| R5-R10   | Volatile                        | SW          | Passing parameters/Temporaries                                                                                                                                                      |
| R11-R12  | Volatile                        | SW          | Temporaries                                                                                                                                                                         |
| R13      | Dedicated                       | SW          | Read-write small data area anchor                                                                                                                                                   |
| R14      | Dedicated                       | HW          | Return address for Interrupt                                                                                                                                                        |
| R15      | Dedicated                       | SW          | Return address for Sub-routine                                                                                                                                                      |
| R16      | Dedicated                       | HW          | Return address for Trap (Debugger)                                                                                                                                                  |
| R17      | Dedicated                       | HW/SW       | Return address for Exceptions<br>HW, if configured to support hardware exceptions, else SW                                                                                          |
| R18      | Dedicated                       | SW          | Reserved for Assembler/Compiler Temporaries                                                                                                                                         |
| R19      | Non-volatile                    | SW          | Must be saved across function calls. Callee-save                                                                                                                                    |
| R20      | Dedicated<br>or<br>Non-volatile | SW          | Reserved for storing a pointer to the global offset table (GOT) in position independent code (PIC). Non-volatile in non-PIC code. Must be saved across function calls. Callee-save. |
| R21-R31  | Non-volatile                    | SW          | Must be saved across function calls. Callee-save.                                                                                                                                   |

# A MicroBlaze processzor (regiszterek)

## Regiszterkészlet: speciális regiszterek

- Írásukhoz és olvasásukhoz külön utasítások
- RPC: programszámláló (32 bites, csak olvasható)
- MSR: státusz regiszter



- Regiszterek a kivételkezeléshez: EAR, ESR, BTR, EDR
- FSR: lebegőpontos státusz regiszter
- MMU regiszterek: PID, ZPR, TLBLO, TLBHI, TLBX, TLBSX
- PVR: processzor verzió regiszter (PVR0 – PVR10)

# A MicroBlaze processzor (utasítások)

## MicroBlaze utasításkészlet:

- Viszonylag egyszerű utasításrendszer
- RISC processzor → műveletek csak regiszterben tárolt adatokon
- „A” típusú utasítások:
  - Műveleti kód + cél regiszter + 2 forrás regiszter

| Opcode | Destination Reg | Source Reg A | Source Reg B | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
|--------|-----------------|--------------|--------------|---|---|---|---|---|---|---|---|---|---|---|---|
| 0      | 6               | 1            | 1            | 2 |   |   |   |   |   |   |   |   |   | 3 |   |
|        |                 | 1            | 6            | 1 |   |   |   |   |   |   |   |   |   | 1 |   |

- „B” típusú utasítások:
  - Műveleti kód + cél regiszter + 1 forrás regiszter + 16 bites konstans

| Opcode | Destination Reg | Source Reg A | Immediate Value |  |  |  |  |  |  |  |  |  |  |   |
|--------|-----------------|--------------|-----------------|--|--|--|--|--|--|--|--|--|--|---|
| 0      | 6               | 1            | 1               |  |  |  |  |  |  |  |  |  |  | 3 |
|        |                 | 1            | 6               |  |  |  |  |  |  |  |  |  |  | 1 |

- IMM utasítás: 32 bites konstansok használata, a felső 16 bitet tárolja
- Az IMM és az azt követő utasítás atomi, nem szakíthatók meg

# A MicroBlaze processzor (utasítások)

## MicroBlaze utasításkészlet:

- **A szokásos utasítás csoportok**
  - Aritmetikai utasítások
  - Logikai utasítások
  - Shift utasítások
  - Adatmozgató utasítások
  - Programvezérlési utasítások
  - Konstans méret kiterjesztés (IMM)
  - Lebegőpontos műveletek (FPU használata esetén)
  - Privilegizált utasítások (MMU használata esetén)
- **Assembly nyelven nem fogunk programozni, ezért a részletekbe nem megyünk bele**
- **További részletek: MicroBlaze Processor Reference Guide (UG984)**

# A MicroBlaze processzor (kivételek)

## Megszakítás- és kivételkezelés:

- Vektortáblázat a 0x0000 – 0x004F címen, áthelyezhető
- A táblázatban minden eseményhez két szó tartozik
  - IMM + BRI utasítások: tetszőleges 32 bites cím

| Event                             | Vector Address                                               | Register File Return Address |
|-----------------------------------|--------------------------------------------------------------|------------------------------|
| Reset                             | C_BASE_VECTORS + 0x00000000 -<br>C_BASE_VECTORS + 0x00000004 | -                            |
| User Vector (Exception)           | C_BASE_VECTORS + 0x00000008 -<br>C_BASE_VECTORS + 0x0000000C | Rx                           |
| Interrupt <sup>1</sup>            | C_BASE_VECTORS + 0x00000010 -<br>C_BASE_VECTORS + 0x00000014 | R14                          |
| Break: Non-maskable hardware      | C_BASE_VECTORS + 0x00000018 -<br>C_BASE_VECTORS + 0x0000001C | R16                          |
| Break: Hardware                   |                                                              |                              |
| Break: Software                   |                                                              |                              |
| Hardware Exception                | C_BASE_VECTORS + 0x00000020 -<br>C_BASE_VECTORS + 0x00000024 | R17 or BTR                   |
| Reserved by Xilinx for future use | C_BASE_VECTORS + 0x00000028 -<br>C_BASE_VECTORS + 0x0000004F | -                            |

# A MicroBlaze processzor (kivételek)

## Megszakítás és kivételkezelés:

- Egyetlen megszakításkérő bemenet: *Interrupt* port
- Él- vagy szintérzékeny (konfigurálható)
- Ha  $MSR(IE) = 1$  és megszakítás érkezik:
  - $R14=RPC$ ,  $RPC=C\_BASE\_VECTORS+0x10$  és  $MSR(IE)=0$
  - Végrehajtódik a megszakításkezelő rutin
  - Visszatérés a megszakításból: RTID utasítás
- A megszakítás rendszer komplexitását a külső megszakítás vezérlő periféria határozza meg
- Alacsony késleltetésű mód:
  - A megszakítás vektort a megszakítás vezérlő adja
- A részletekről külön előadás lesz

# MicroBlaze MCS

## MicroBlaze processzor alapú mikrovezérlő:

- Teljesen ingyenes (WebPack licenszel is használható)
- Belső utasítás és adat memória (Blokk-RAM)
- Egyszerű I/O busz külső perifériák illesztéséhez
- Belső perifériák: UART, megszakítás vezérlő, időzítő, GPIO
- Fejlesztési és hibakeresési támogatás: debug modul

