



BUDAPESTI MŰSZAKI ÉS GAZDASÁGTUDOMÁNYI EGYETEM  
VILLAMOSMÉRNÖKI ÉS INFORMATIKAI KAR  
MÉRÉSTECHNIKA ÉS INFORMÁCIÓS RENDSZEREK TANSZÉK

# Mikrorendszerek tervezése

## *Megszakítás- és kivételkezelés*

Fehér Béla  
Raikovich Tamás



# Bevezetés

- **Az utasítások végrehajtása (alapvetően) a programozó által meghatározott sorrendben történik**
  - Események kezelése lekérdezéssel → lassú
  - Sok esetben gyorsabb reagálás kell → megszakítás
- **Megszakítás (interrupt)**
  - Jelzés a processzornak kiszolgálási igényre
  - A CPU az aktuális utasítás végrehajtása után elfogadhatja
  - Hardver megszakítás
    - Jelzés külső hardver egységtől
  - Szoftver megszakítás
    - Kivételes esemény a CPU-n belül (kivétel, exception)
    - Speciális, megszakítást okozó utasítás (pl. x86 → INT x)

# MicroBlaze processzor – Események

- Vektortáblázat a 0x0000 – 0x004F címen, áthelyezhető
- A táblázatban minden eseményhez két szó tartozik
  - IMM + BRAI utasítások: tetszőleges 32 bites cím

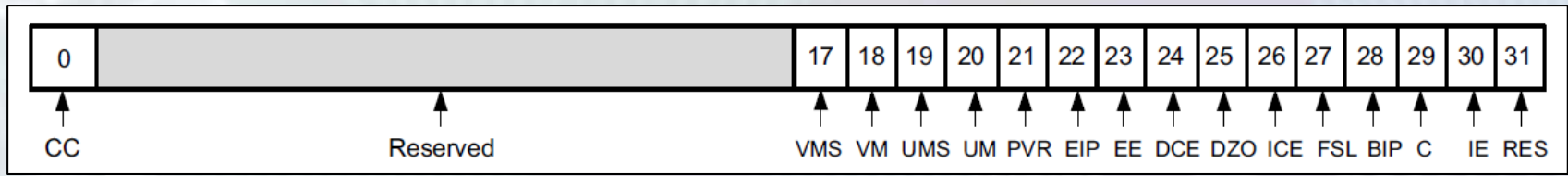
Relatív prioritás

1  
6  
5  
3  
4  
2

Event	Vector Address	Register File Return Address
Reset	C_BASE_VECTORS + 0x00000000 - C_BASE_VECTORS + 0x00000004	-
User Vector (Exception)	C_BASE_VECTORS + 0x00000008 - C_BASE_VECTORS + 0x0000000C	Rx
Interrupt <sup>1</sup>	C_BASE_VECTORS + 0x00000010 - C_BASE_VECTORS + 0x00000014	R14
Break: Non-maskable hardware	C_BASE_VECTORS + 0x00000018 - C_BASE_VECTORS + 0x0000001C	R16
Break: Hardware		
Break: Software		
Hardware Exception	C_BASE_VECTORS + 0x00000020 - C_BASE_VECTORS + 0x00000024	R17 or BTR
Reserved by Xilinx for future use	C_BASE_VECTORS + 0x00000028 - C_BASE_VECTORS + 0x0000004F	-

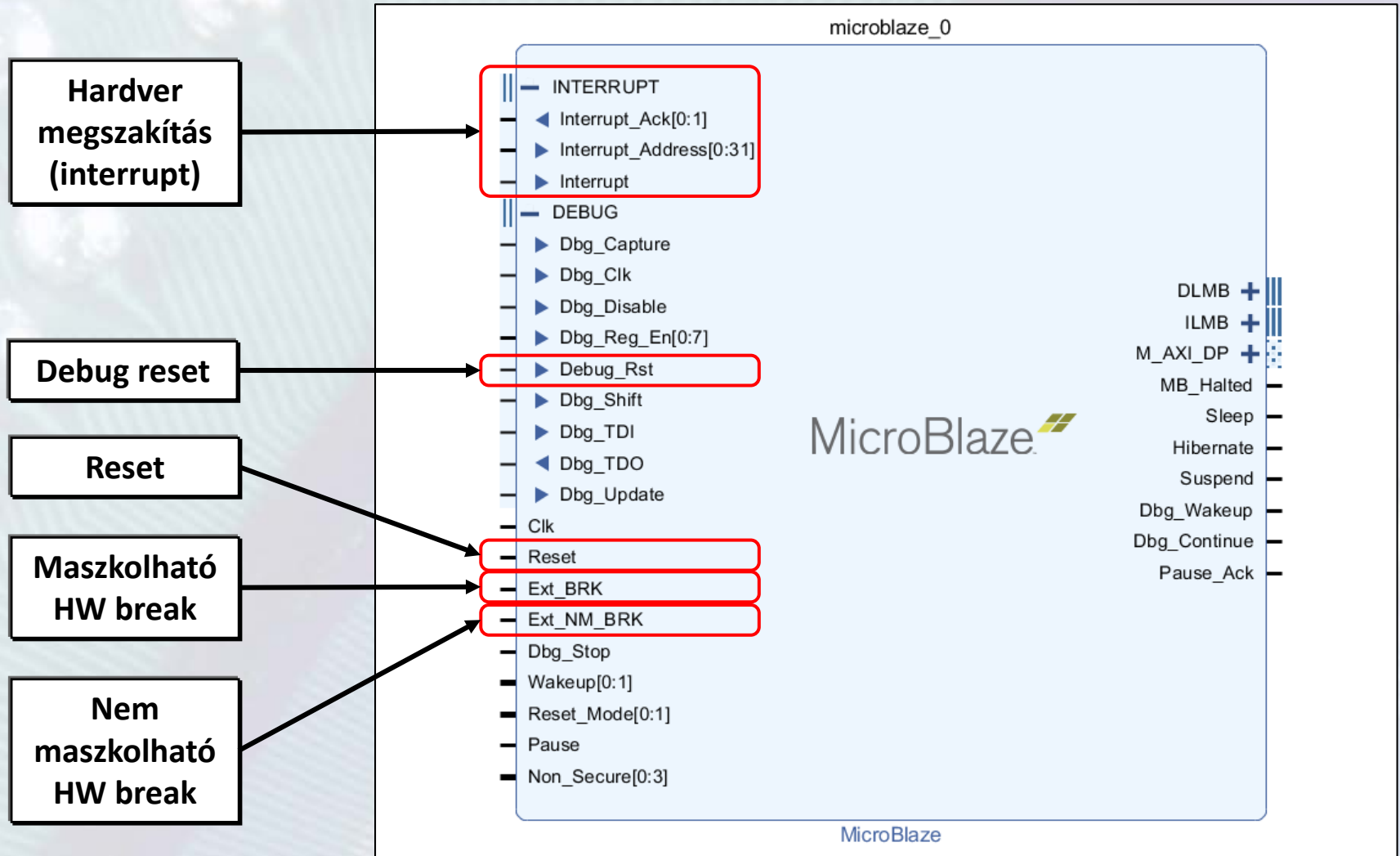
# MicroBlaze processzor – Események

## Kapcsolódó MSR (Machine Status Register) bitek



- **EIP (Exception In Progress)**
  - 1, ha hardver kivétel van folyamatban, 0 egyébként
- **EE (Exception Enable)**
  - Hardver kivételek engedélyezése (1) vagy tiltása (0)
  - Az MMU kivételek mindig engedélyezettek
- **BIP (Break In Progress)**
  - 1, ha break esemény van folyamatban, 0 egyébként
- **IE (Interrupt Enable)**
  - Hardver megszakítások engedélyezése (1) vagy tiltása (0)

# MicroBlaze processzor – Események



# MicroBlaze processzor – Reset

- **A *Reset* vagy a *Debug\_Rst* bemenet váltja ki**
  - Legalább 16 órajel periódusnyi aktivitás szükséges
- **Hatása**
  - Pipeline kiürítése
  - Egyes regiszterek alapállapotának beállítása
  - Utasítás beolvasása a reset vektor címéről

# MicroBlaze processzor – Kivétel

- **A processzor belső hibás állapotának jelzése**
- **Lehetséges hardver kivétel események**
  - Utasítás- és adatbusz kivételek
  - Utasítás és adat TLB nincs találat kivételek
  - Utasítás és adat tárolási kivételek
  - Illegális műveleti kód kivétel
  - Privilegizált utasítás kivétel
  - Verem védelem megsértés kivétel
  - Nem igazított memóriaelérés kivétel
  - Osztas kivétel, FPU kivétel, AXI4-Stream kivétel

# MicroBlaze processzor – Kivétel

- **Hatása**
  - Pipeline kiürítése
  - Az *MSR[EE]* bit törlése, az *MSR[EIP]* bit beállítása
  - A visszatérési cím az *r17* regiszterbe kerül
    - MMU kivételek: a kivételt okozó utasítás
    - Egyéb kivételek: a kivételt okozó utasítást követő utasítás
    - Delay slot: a visszatérési cím a *BTR* regiszterbe kerül
  - Utasítás beolvasása a hardver kivétel vektor címéről
- **Visszatérés: *rtd* utasítás**
  - Az *MSR[EE]* bitet beállítja, az *MSR[EIP]* bitet törli



# MicroBlaze processzor – Break

- Töréspont
- Hardveres, nem maszkolható: ***Ext\_NM\_BRK*** bemenet
  - Mindig érvényre jut
- Hardveres, maszkolható: ***Ext\_BRK*** bemenet  
Szoftveres, maszkolható: ***brk*** vagy ***brki*** utasítások
  - Érvényre jut, ha nincs kivétel vagy break folyamatban
- Hatása
  - A dekódolt utasítás felülíródik egy ugró utasítással, amely a hardveres vagy a szoftveres break vektorra ugrik
  - Az ***MSR[BIP]*** bit beállítása
  - A visszatérési cím az ***r16*** regiszterbe kerül
- Visszatérés: ***rtbd*** utasítás
  - Az ***MSR[BIP]*** bitet törli

# MicroBlaze processzor – Megszakítás

- Külső hardver esemény
- Az *Interrupt* bemenet váltja ki, ha  $MSR[IE]=1$  és nincs kivétel vagy break folyamatban
- Hatása
  - A dekódolt utasítás felülíródik egy ugró utasítással, amely a megszakítás vektorra ugrik
  - Az  $MSR[IE]$  bit törlése
  - A visszatérési cím az *r14* regiszterbe kerül
- Visszatérés: *rtid* utasítás
  - Az  $MSR[IE]$  bitet beállítja

# MicroBlaze processzor – Megszakítás

- **Az *Interrupt* bemenet lehet él- vagy szintérzékeny**
  - A `C_INTERRUPT_IS_EDGE` paraméterrel állítható be
  - Szintértékeny megszakítás bemenetet
    - Aktívan kell tartani az esemény elfogadásáig
    - A forrásnál nyugtázni kell az eseményt
  - Élérzékeny megszakítás bemenet
    - A processzor tárolja az eseményt `MSR[IE]` értékétől függetlenül
    - Érvényre jut, ha `MSR[IE]=1`
- **Normál mód**
  - Egyetlen megszakítás vektor van
  - Szoftveres forrás azonosítás és nyugtázás szükséges
- **Alacsony késleltetésű (gyors) mód**
  - A forrástól függő vektort a megszakítás vezérlő adja
  - A processzor nyugtázó jelet küld a megszakítás vezérlőnek

# AXI Interrupt Controller

- **Megszakítás vezérlő periféria**
- **Biztosítja max. 32 hardver megszakítás forrás kezelését**
  - A 0. megszakítás bemenet a legnagyobb prioritású
  - Szinkronizálja a megszakítás bemeneteket a saját órajeléhez
  - Él- vagy szintérzékeny megszakítás bemenetek (a kapcsolódó IP *irq* megszakítás interfészének *SENSITIVITY* paramétere)
    - Felfutó élre: SENSITIVITY = EDGE\_RISING
    - Lefutó élre: SENSITIVITY = EDGE\_FALLING
    - **Magas szintre:** SENSITIVITY = LEVEL\_HIGH
    - Alacsony szintre: SENSITIVITY = LEVEL\_LOW
- **A megszakításkérő kimenet lehet él- vagy szintérzékeny**
- **Biztosít szoftver megszakításokat is**
- **Támogatja a MicroBlaze CPU gyors megszakítás módját**
- **Több megszakítás vezérlő kaszkádosítható**

# AXI Interrupt Controller

- Részletek: AXI Interrupt Controller Product Guide (PG099)
- A megszakítás vezérlő regiszterkészlete

Address Offset	Register Name	Description
00h	ISR	Interrupt Status Register (ISR)
04h	IPR	Interrupt Pending Register (IPR)
08h	IER	Interrupt Enable Register (IER)
0Ch	IAR	Interrupt Acknowledge Register (IAR)
10h	SIE	Set Interrupt Enables (SIE)
14h	CIE	Clear Interrupt Enables (CIE)
18h	IVR	Interrupt Vector Register (IVR)
1Ch	MER	Master Enable Register (MER)
20h	IMR	Interrupt Mode Register (IMR)
24h	ILR	Interrupt Level Register (ILR)
100h to 170h	IVAR	Interrupt Vector Address Register (IVAR)

- Az ide tartozó szoftveres részről külön lesz szó

# AXI Interrupt Controller

- **Interrupt Status Register (ISR) – (írható és) olvasható**
  - Az aktív megszakításkérő bemeneteket jelzi
  - A bitek függetlenek a megszakítás engedélyezettségétől
  - A szoftver megszakítások bitjei írhatóak is a generáláshoz
- **Interrupt Pending Register (IPR) – csak olvasható**
  - Az engedélyezett és aktív megszakításokat jelzi
  - Az Interrupt Status Register és az Interrupt Enable Register bitenkénti ÉS kapcsolata
- **Interrupt Enable Register (IER) – írható és olvasható**
  - A megszakítás bemenetek engedélyezése vagy tiltása
- **Interrupt Acknowledge Register (IAR) – csak írható**
  - 1 beírásával törölhető az ISR adott bitje (nyugtázás)
  - Gyors mód esetén a MicroBlaze hardveresen nyugtáz

# AXI Interrupt Controller

- **Set Interrupt Enables (SIE) – csak írható**
  - 1 beírásával atomi módon beállíthatók az IER bitjei
- **Clear Interrupt Enables (CIE) – csak írható**
  - 1 beírásával atomi módon törölhető az IER bitjei
- **Interrupt Vector Register (IVR) – csak olvasható**
  - A legnagyobb prioritású engedélyezett és aktív megszakítás bemenet sorszáma
- **Master Enable Register (MER) – írható és olvasható**
  - *ME* (0. bit): minden megszakítás tiltott (0) vagy egyedileg engedélyezhetőek a megszakítások (1)
  - *HIE* (1. bit): az ISR hardver megszakítás bitek írhatóak teszt célból (0) vagy a hardver megszakítások engedélyezettek (1)
    - Beállítás után csak reset hatására törlődik

# AXI Interrupt Controller

- **Interrupt Mode Register (IMR) – írható és olvasható**
  - Ha engedélyezett a gyors megszakítás mód, akkor itt állítható be az egyes bemenetekre a normál (0) vagy a gyors (1) használat
- **Interrupt Level Register (ILR) – írható és olvasható**
  - Csak a beállított sorszámnál magasabb prioritású megszakítások jutnak érvényre
- **Interrupt Vector Addr. Reg. (IVAR) – írható és olvasható**
  - Minden megszakítás bemenethez és szoftver megszakításhoz tartozik egy ilyen regiszter, ha engedélyezett a gyors megszakítás mód
  - Az egyedi megszakítás vektor címet tárolja



# AXI Interrupt Controller

## Megszakítás vezérlők kaszkádosítása

