

Hét	Dátum	Hely	Téma
1	február 6.	IE224	Általános bevezető, bemutatkozás Hardver leíró nyelvek a tervezésben: Verilog, VHDL
1	február 8.		
2	február 13.	IE224	Hardver leíró nyelvek a tervezésben: Verilog, VHDL
2	február 15.	IE226	1. gyakorlat: 7 szegmenses vezérlő
3	február 20.	IE224	Hardver leíró nyelvek a tervezésben: Verilog, VHDL
3	február 22.		
4	február 27.	IE224	Hardver leíró nyelvek a tervezésben: Verilog, VHDL
4	március 1.	IE226	2. gyakorlat: SPI interfész
5	március 6.	IE224	Programozható logikai eszközök, technológiák FPGA struktúrák, főbb jellemzőik, I/O tulajdonságok, alap CLB, alap IOB
5	március 8.		
6	március 13.	IE224	Speciális erőforrások: LUT memória, Blokk memória, DSP, DCM, SerDes, CPU
6	március 15.		
7	március 20.	IE224	Speciális erőforrások: LUT memória, Blokk memória, DSP, DCM, SerDes, CPU
7	március 22.		
8	március 27.	IE224	Speciális erőforrások: LUT memória, Blokk memória, DSP, DCM, SerDes, CPU
8	március 29.	IE226	3. gyakorlat: Audió CODEC illesztése
	április 3.		Tavaszi szünet
	április 5.		Tavaszi szünet
9	április 10.	IE224	FPGA alapú rendszertervezés szempontjai: mit, mivel, konfiguráció
9	április 12.		
10	április 17.	IE224	JTAG
10	április 19.	IE226	4. gyakorlat: FIR szűrő megvalósítása.
11	április 24.	IE224	Memóriák, tipikus interfészek (I2C, SPI, UART, USRT, Video, xMII, stb.)
11	április 26.		
12	május 1.	IE224	
12	május 3.	IE226	5. gyakorlat: FIR szűrő vizsgálata ChipScope-pal.
13	május 8.	IE224	Memóriák, tipikus interfészek (I2C, SPI, UART, USRT, Video, xMII, stb.)
13	május 10.		
14	május 15.	IE224	Constraint-ek, attributumok
14	május 17.	IE226	6. gyakorlat: PLL és SerDes használat.