

Heterogén számítási rendszerek

Bevezető

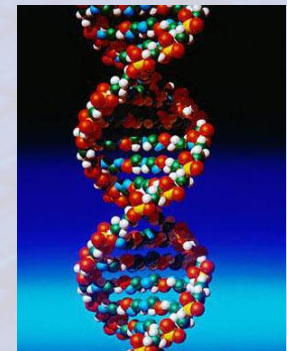
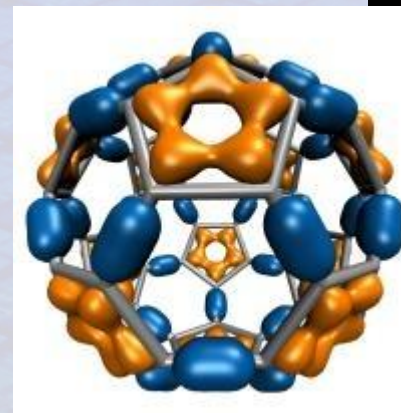
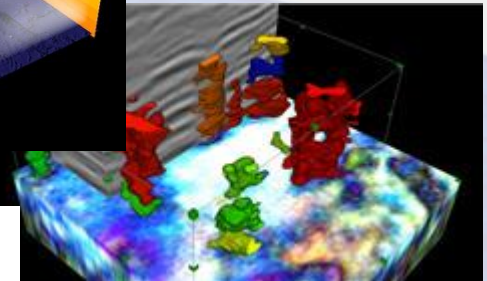
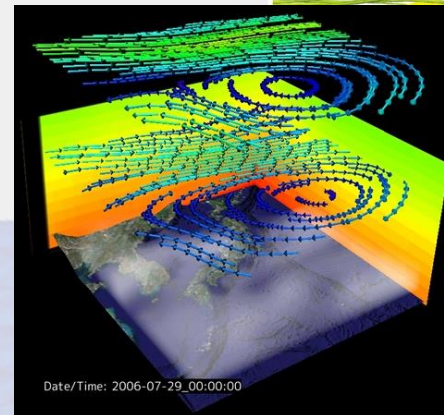
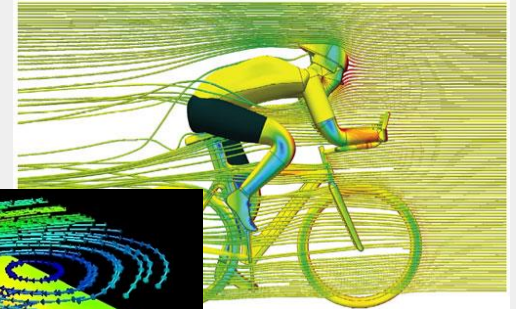
Szerver architektúrák Kommunikációs interfészek

Szántó Péter

BME MIT, FPGA Laboratórium

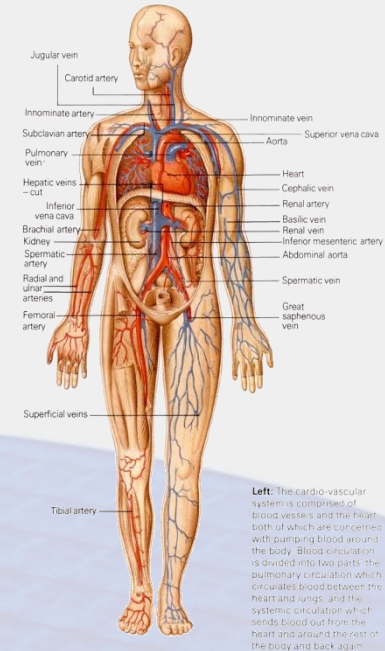
HPC alkalmazások

- **Computational Fluid Dynamics (CFD)**
 - Folyadék (gáz) áramlás szimuláció
- **Időjárás előrejelzés**
- **Szeizmikus analízis**
 - Olaj/gáz kutatás
 - Földrengés előrejelzés
- **Kémiai informatika**
 - molekula fejlesztés
- **Bioinformatika**
 - Gén kutatás, dokkolás
- **Pénzügyi számítások**
 - Kockázat analízis



HPC példák: véráramlás szim.

- Az halálozási okok ~50%-a szív- és érrendszeri betegségekre vezethető vissza a nyugati világban
- Az artériás betegségek kialakulása erősen korrelál a vér áramlási mintázatával
- Egy perc alatt a szív a teljes vérmennyiséget (~5 l) a teljes (~100.000 km) érhálózaton átpumpálja



HPC példák: időjárás előrejelzés

- **Egyenletek:**

- Newton 2. törvénye (3D)
- Termodinamikai egyenlet
- Kontinuitási egyenlet
- Ideális gáz egyenlete

- **Horizontális felbontás**

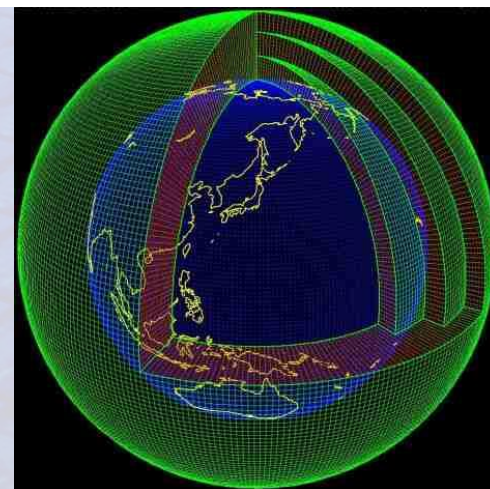
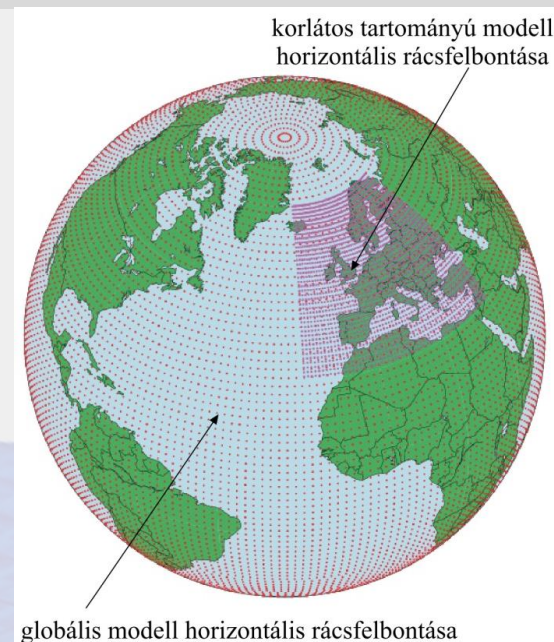
- Néhány 10 km

- **Vertikális szintek**

- Néhány 10 (OMSZ: 60)

- **Pl. globális előrejelzés:**

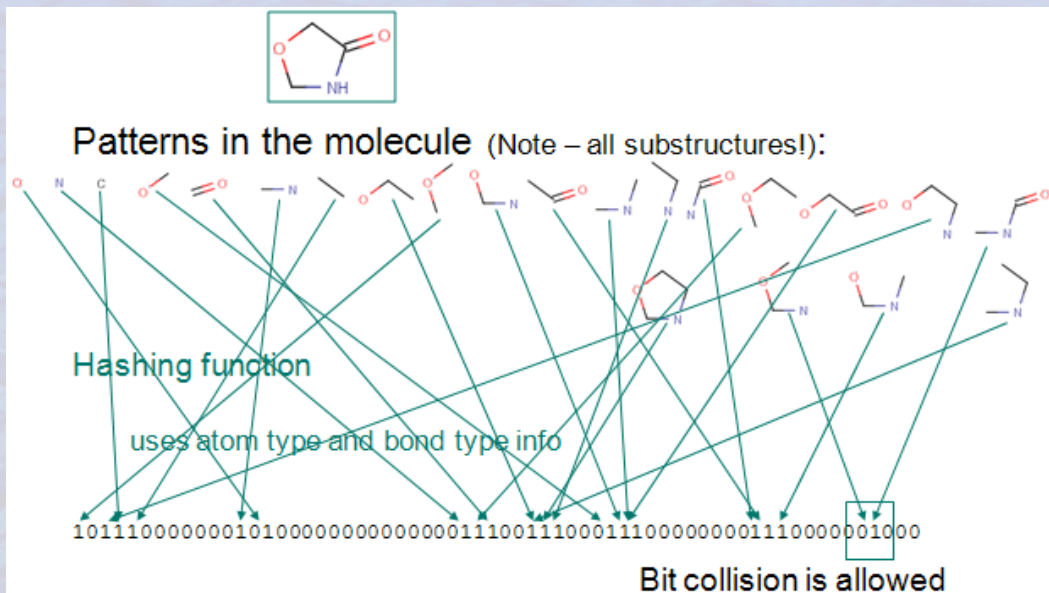
- 134.000 rácspont, 31 szint → 24 millió ismeretlen és 24 millió egyenlet
- Időlépcső: 4 perc



HPC példák: virtual screening

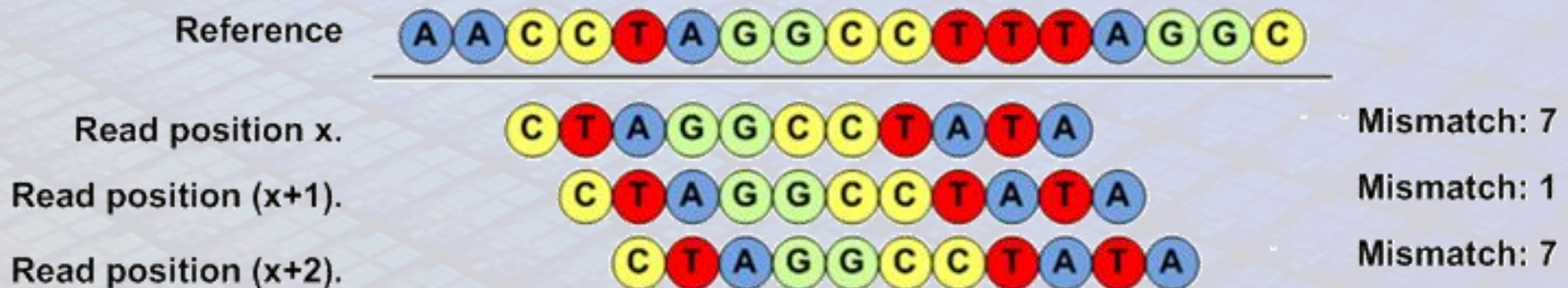
- Molekula adatbázis: több millió molekula 1D (vagy 2D) leírója („ujjlenyomat”)
- Cél: adatbázisok teljes összehasonlítása, „kevéssé” hasonló molekulák keresése
- Pl. Tanimoto távolság $D_{a,b} = 1 - S_{a,b} = 1 - \frac{c}{a+b-c} > D_{\text{limit}}$

$$D_{a,b} = 1 - S_{a,b} = 1 - \frac{c}{a+b-c} > D_{\text{limit}}$$



HPC példák: gén szekvenálás

- Humán genom: ~3 milliárd bázispár
- Next generation sequencing: ~100 bázispár hosszú darabok, 10-szeres lefedés → ~300 millió szekvencia („read”)
- Cél: a read illesztése egy referencia genom mintához
- Eltérések (akár kihagyások, beillesztések) megengedettek
 - Szekvenálási hibák
 - Genom eltérések



HPC TOP 8

Gép	Magok	Max. Tflops/s	Linpack Tflops/s	Power (kW)
Summit (IBM Power9 3,1 GHz + NVIDIA GV100), USA	2.282.544	187.659	122.300	8.806
Sunway TaihuLight (Sunway SW26010 260C 1.45GHz), Kína	10.649.600	125.435	93.014	15.371
Sierra (IBM Power9 3,1 GHz + NVIDIA GV100), USA	1.572.480	119.193	71.610	?
Tianhe-2A (Xeon E5-2692 12C 2,2G + Matrix2000 DSP), Kína	4.981.760	100.678	61.444	18.482
ABCI (Xeon 6148 + NVIDIA Tesla V100), Japán	391.680	32.576	19.880	1.649
Piz Daint (Cray XC50, Xeon E5-2690v3 12C 2.6GHz, NVIDIA Tesla P100), Svájc	361.760	25.326	19.590	2.272
Titan (Cray XK7 – Opteron 6274 16C, 2,2G + NVIDIA K20x), USA	560.640	27.112	17.590	8.209
Sequoia (IBM BlueGene – PowerPC BQC 16C, 1,6G), USA	1.572.864	20.132	17.173	7.890

HPC – TOP 8: 1. & 2.

■ Summit

- 9216 IBM Power9 CPU
- 27648 NVIDIA V100 GPU
- 2.304 TB DDR4 + 432 TB HBM2 RAM
- 93.014 LP TFlop/s
- 8,8 MW



■ Sunway TaihuLight

- Sunway SW26010 260C 1.45GHz CPU
- 1.310 TB RAM
- 15,37 MW



HPC – TOP 8: 1. & 2.

■ Tianhe-2A

- Intel Xeon E5-2692
- Matrix-2000 DSP
- 3.400 TB RAM
- 18,5 MW



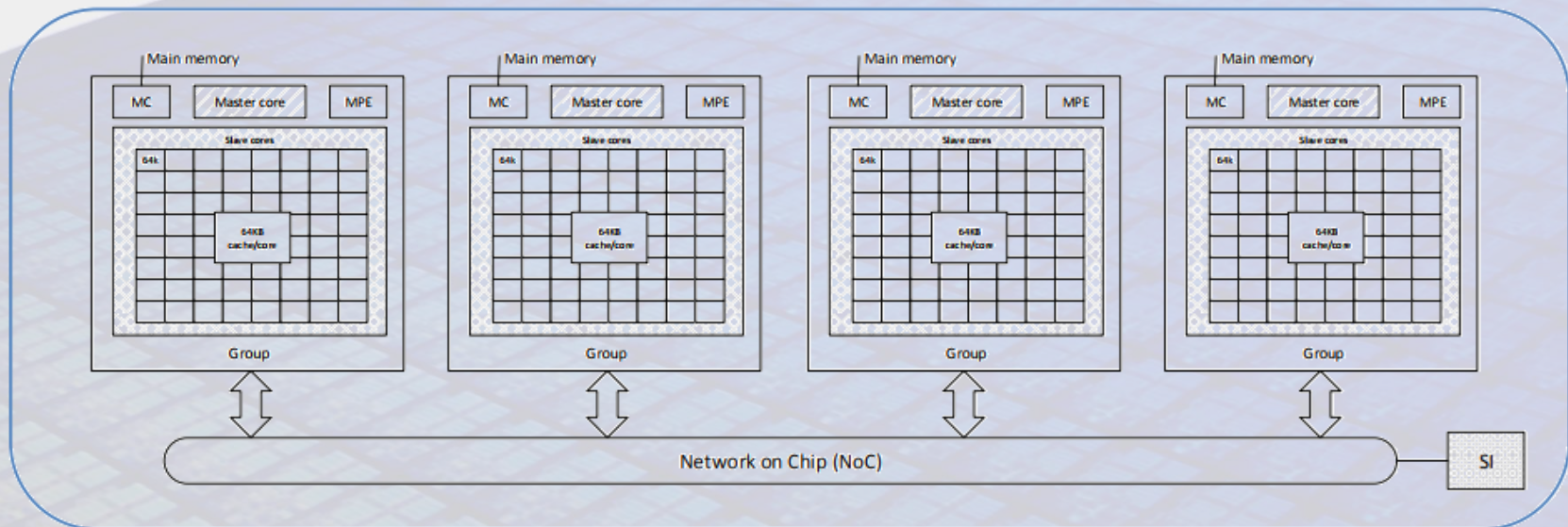
■ Piz Daint

- Xeon E5-2690v3 2.6GHz
- NVIDIA Tesla P100 GPU
- 361.760 mag
- 0,34 TB RAM
- 15.590 LP TFlop/s
- 2.27 MW



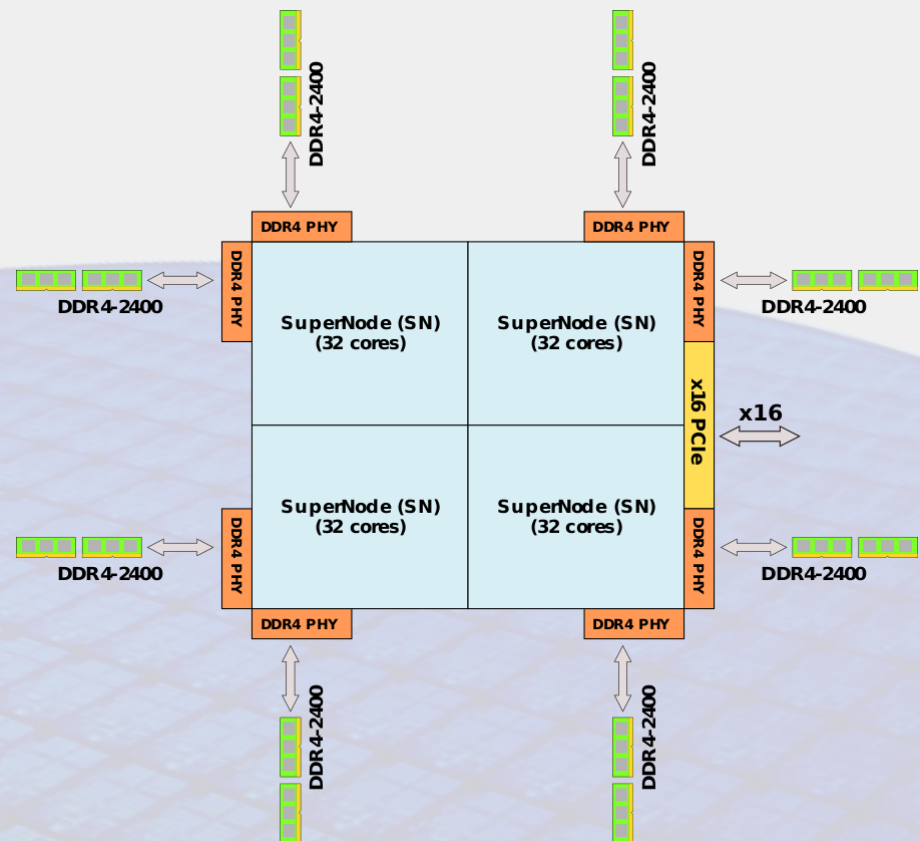
Sunway SW26010

- **Kína saját fejlesztésű HPC processzora**
 - MPE: Management Processing Engine
 - 64-bit RISC, 256-bit vector, 32 kB L1, 256 kB L2
 - CPE: Computing Processing Element
 - 8x8 64-bit RISC mag, 256-bit vector, 16 kB L1 Icache, 64 kB Scratch Pad memory

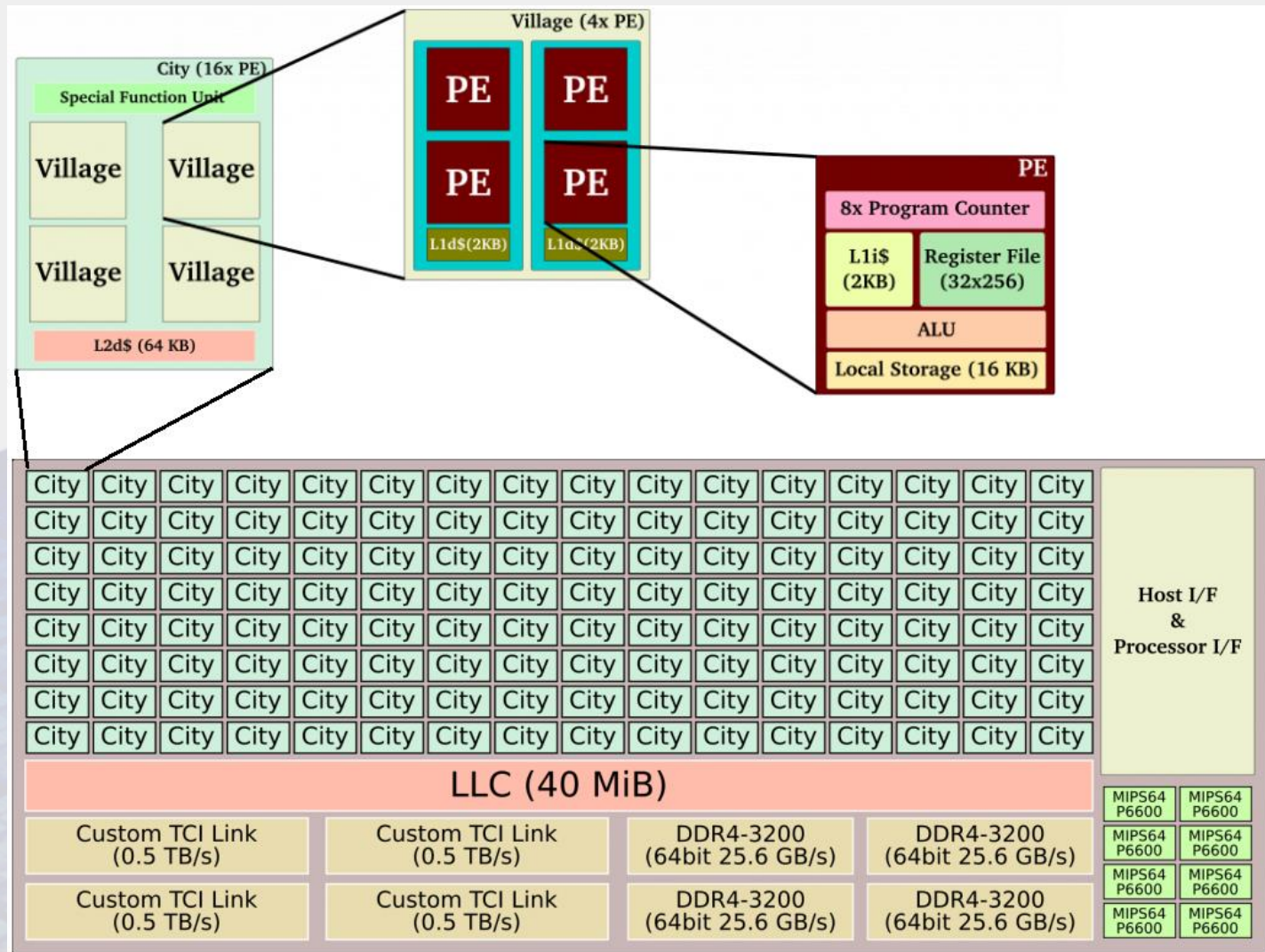


Matrix-2000

- Egyedi gyorsító, National University of Defense Technology (Kína)
 - 128 RISC CPU mag
 - 1,2 GHz órajel
 - 16 DP flop/órajel
 - DDR4-2400 RAM
 - PCIe x16 csatlakozás
 - 240 W
 - SW: OpenMP, OpenCL



Pezy SC-2



Környékünk...

- **NIIF HPC cluster**

	Budapest	Budapest 2	Szeged	Debrecen	Debrecen 2	Debrecen	Pécs	Miskolc
Típus	HP CP4000S L	HP SL250s	HP CP4000BL	SGI ICE8400EX	HP SL250s	HP Apollo 8000	SGI UV 1000	SGI UV 2000
CPU magok	768	280	2400	1536	1344	1080	1152	352
Memória / node	66 GB	63 GB	132 GB	47 GB	125 GB	125 GB	6 TB	1.4 TB
Gyorsítók	-	28 db Intel Xeon Phi	12 db Nvidia M2070	-	204 db Nvidia K20x 48 db Nvidia K40x	88 db Intel Xeon Phi	-	-
Linpack (Rmax)	5 Tflops	27 Tflops	20 Tflops	18 Tlops	254 Tflops	106 Tflops	10 Tflops	8 Tflops

Intel Xeon

■ Broadwell architektúra

- Xeon-D-15xx: SoC, 4-16 mag, 1,3-2,4 GHz, 20-65W, \$200-\$1700
- Xeon E3 v4/v5: 4 mag, 1,8-3,5 GHz, 1 utas, \$400-\$600
- Xeon E5-16xx v4: 4-8 mag, 2,8-3,7 GHz, 1 utas, \$300-\$1700
- Xeon E5-26xx v4: 4-22 mag, 1,9-3,5 GHz, 2 utas, \$200-\$4500
- Xeon E5-46xx v4: 8-22 mag, 1,8-2,5 GHz, 4 utas, \$1200-\$7000
- Xeon E7-48xx v4: 8-16 mag, 2 GHz, 4 utas, \$1200-\$3000
- Xeon E7-88xx v4: 4-24 mag, 2-3,2 GHz, 8 utas, \$3000-\$9000

■ Skylake architektúra

- Xeon E3-12xx/15xx v5: 4 mag, 2-3,7 GHz , 1 utas, \$200-\$1200
- Xeon W-21xx: 4-18 mag, HT, 2,3-3,7 GHz , 1 utas, \$200-\$2500
- Xeon Bronze/Silver: 4-12 mag, HT, 1,7-2,6 GHz, 2 utas, \$200-\$1000
- Xeon Gold: 4-22 mag, HT, 2-3,5 GHz, 4 utas, \$1200-\$5200
- Xeon Platinum: 4-28 mag, HT, 2-3,6 GHz, 8 utas, \$3000-\$13000

■ Kaby Lake architektúra

- Xeon E3-12xx/15xx v6: 4 mag, 3-4 GHz, 1 utas, \$200-\$600

A múlt: Intel Xeon 5400/7400

- **Intel Core mikroarchitektúrájú processzorok**

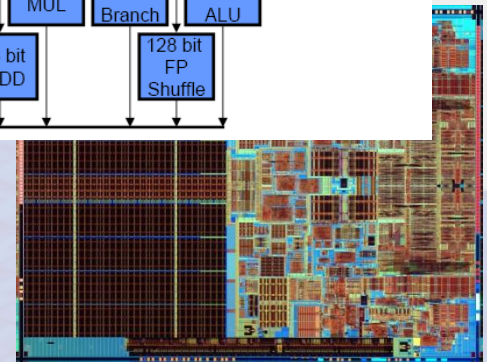
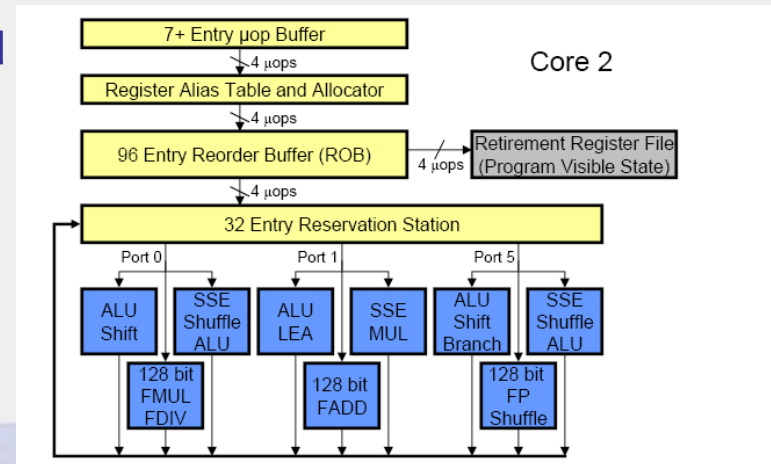
- 14 lépcsős pipeline
- ALU: 3 végrehajtóegység
- FPU: FMUL/FDIV + FADD
- SSE: 3x128 bit végrehajtóegység

- **Xeon 5400, Socket 771**

- Max: FSB 1600 MHz, 4 mag, 3,4 GHz, \$1500
- 256 kbyte L1, 2x6 mbyte L2 cache

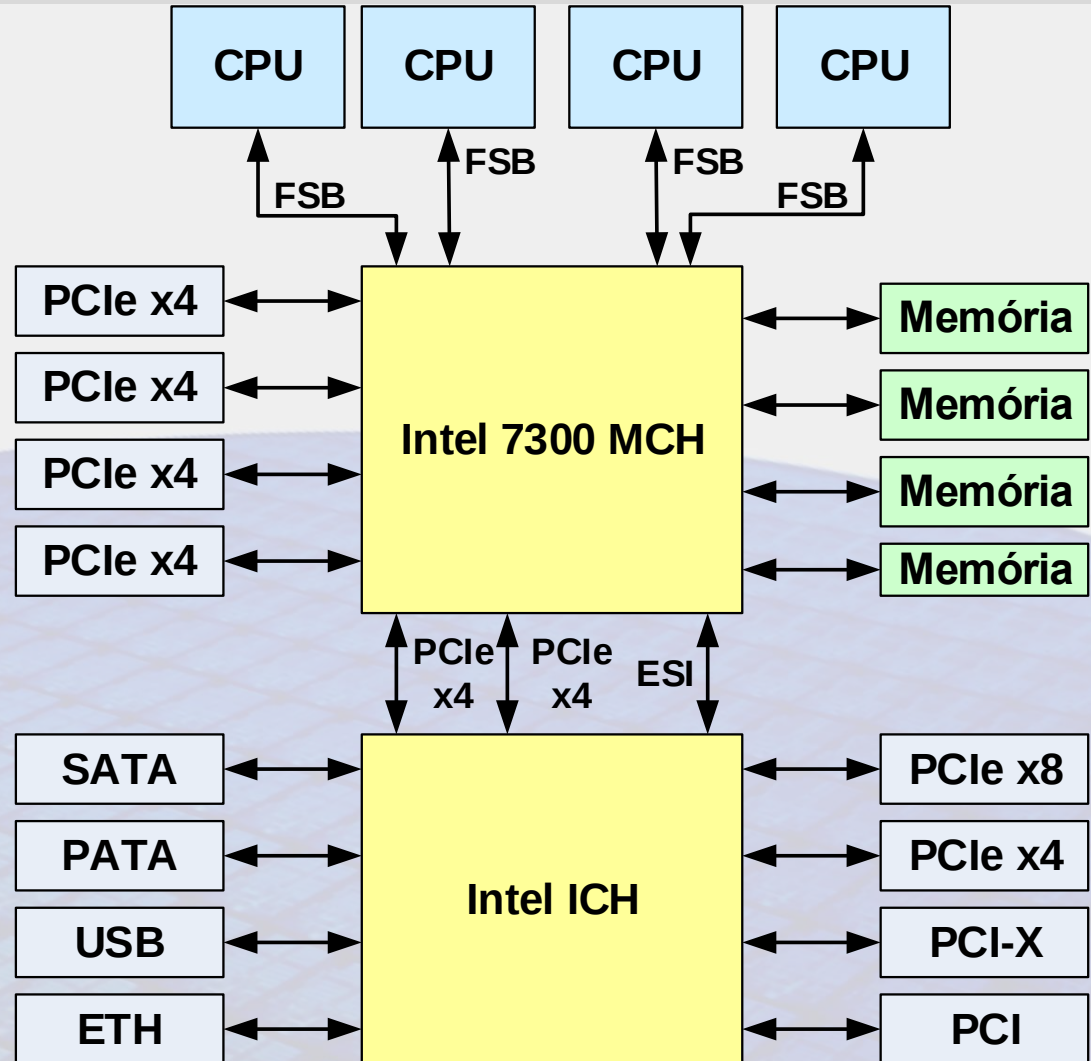
- **Xeon 7400, PGA604, 2mrd tr.**

- Max: FSB 1066 MHz, 6 mag, 2,66 GHz, \$2800
- 256 kbyte L1, 3x3 mbyte L2, 12 mbyte L3 cache



Xeon 7400

- 4 utas
 - PGA604 foglalat
- Memória
 - DDR2-667
 - 4x64 bit
 - Max. 32 DIMM
 - Max. 512 Gbyte
- PCIe 1.1
 - Max. x8
- PCI-X
 - 133 MHz



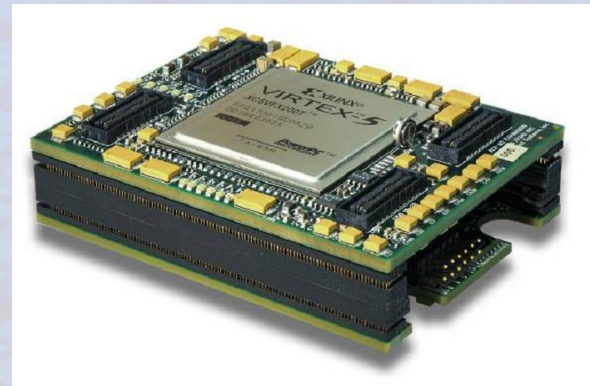
XtremeData XD2000i

- **LGA771 foglalatba illeszkedő FPGA alapú gyorsító**
 - Max. 1066 MHz FSB
- **3 Altera Stratix-III FPGA**
 - 1 FSB interfész
 - 2 szabadon felhasználható
 - 9,6 Gbyte/s busz kapcsolat
 - 142k LE/FPGA
 - 5,5 Mbit BRAM, 378 MUL
- **2x8 Mbyte QDRII SRAM**
 - 2x2,8 Gbyte/s



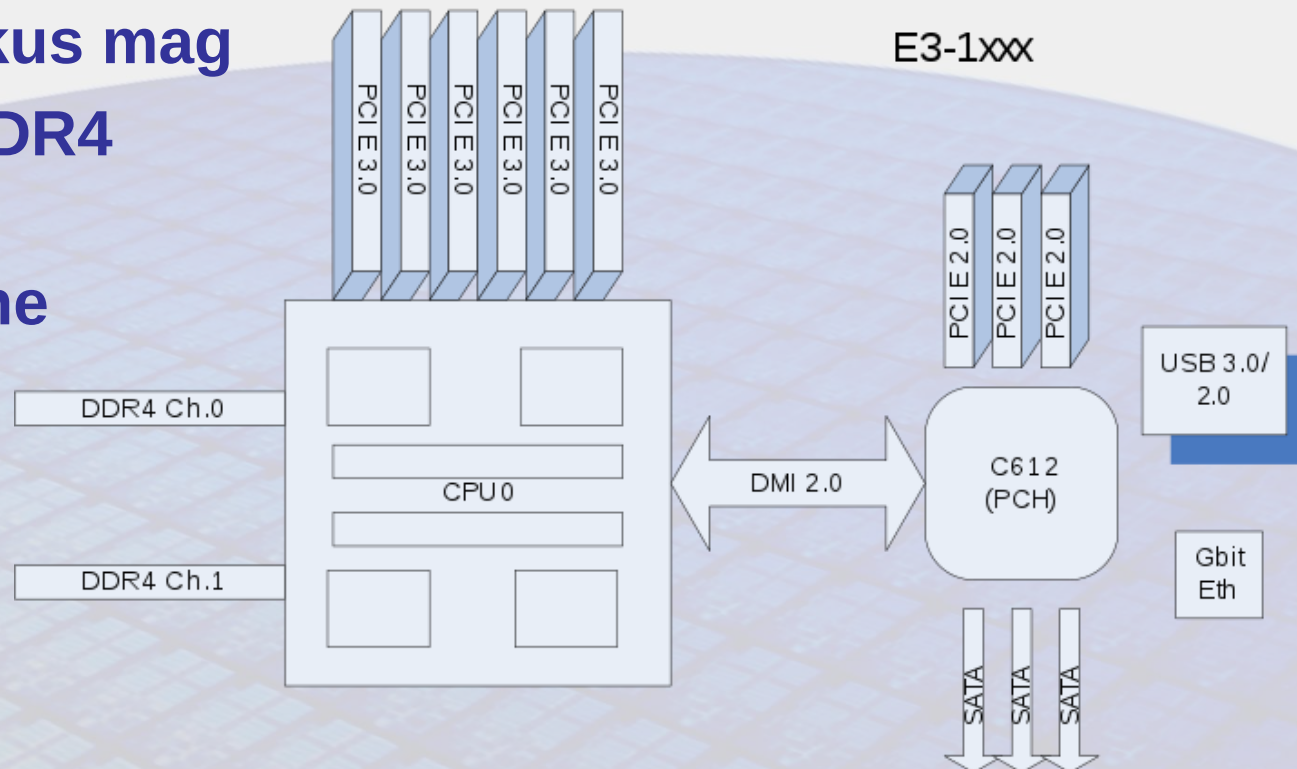
Nallatech FSB Accelerator

- **PGA604 foglalatba illeszkedő FPGA alapú gyorsító**
 - Max. 1066 MHz FSB, stack-struktúra
- **1x FSB interfész modul, busz kapcsolat a többi modullal**
- **Felhasználói modulok**
 - 2x LX330T/SX240T/FX200T FPGA
 - ~max 2 x 33000 LE
 - 2x2 bank DDR-II SRAM
 - Közvetlen FPGA-FPGA
 - 1x LX330T/SX240T/FX200T FPGA
 - ~max 33000 LE
 - 4 bank DDR-II SRAM
 - 20 GTP I/O



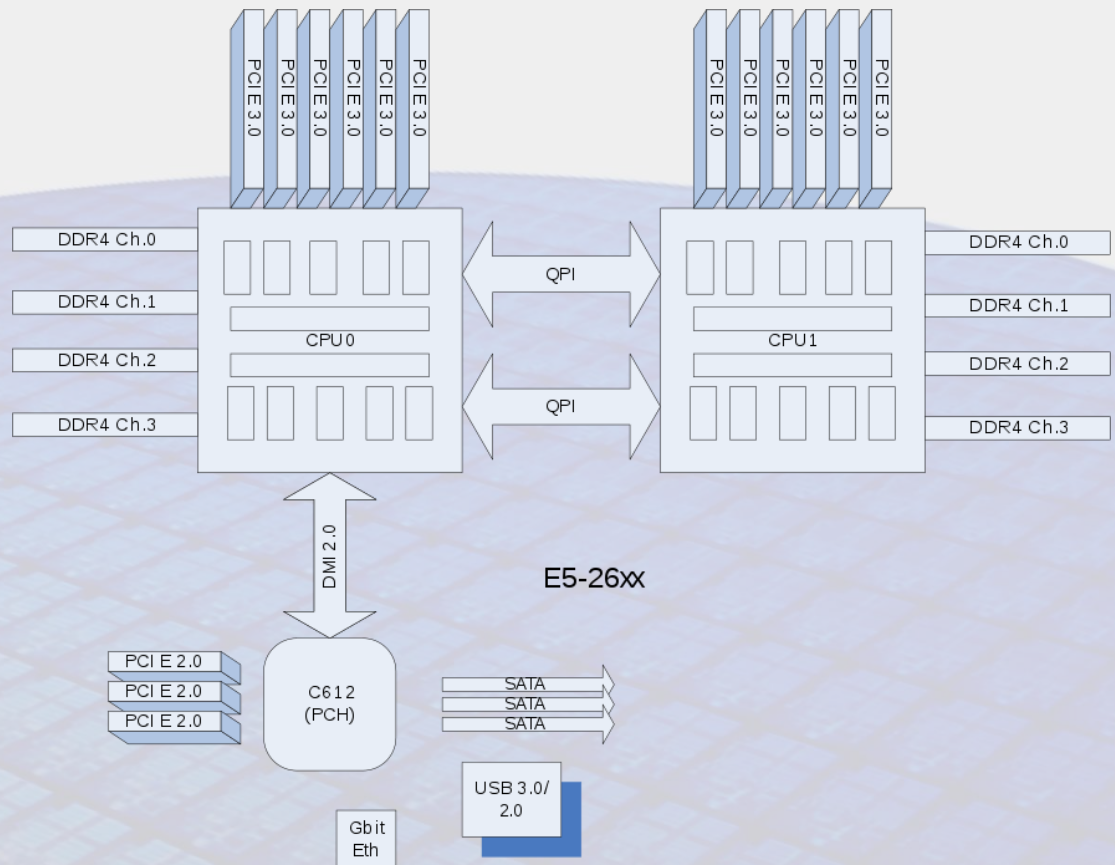
Xeon E3 v4 (1 utas)

- 4 mag
- 1,8 – 3,5 Ghz működési frekvencia
- 6 MB L3 cache
- 47 – 95 W TDP
- Integrált grafikus mag
- 2 csatornás DDR4 RAM interfész
- 16 PCIe 3.0 lane
- V6: Kaby Lake



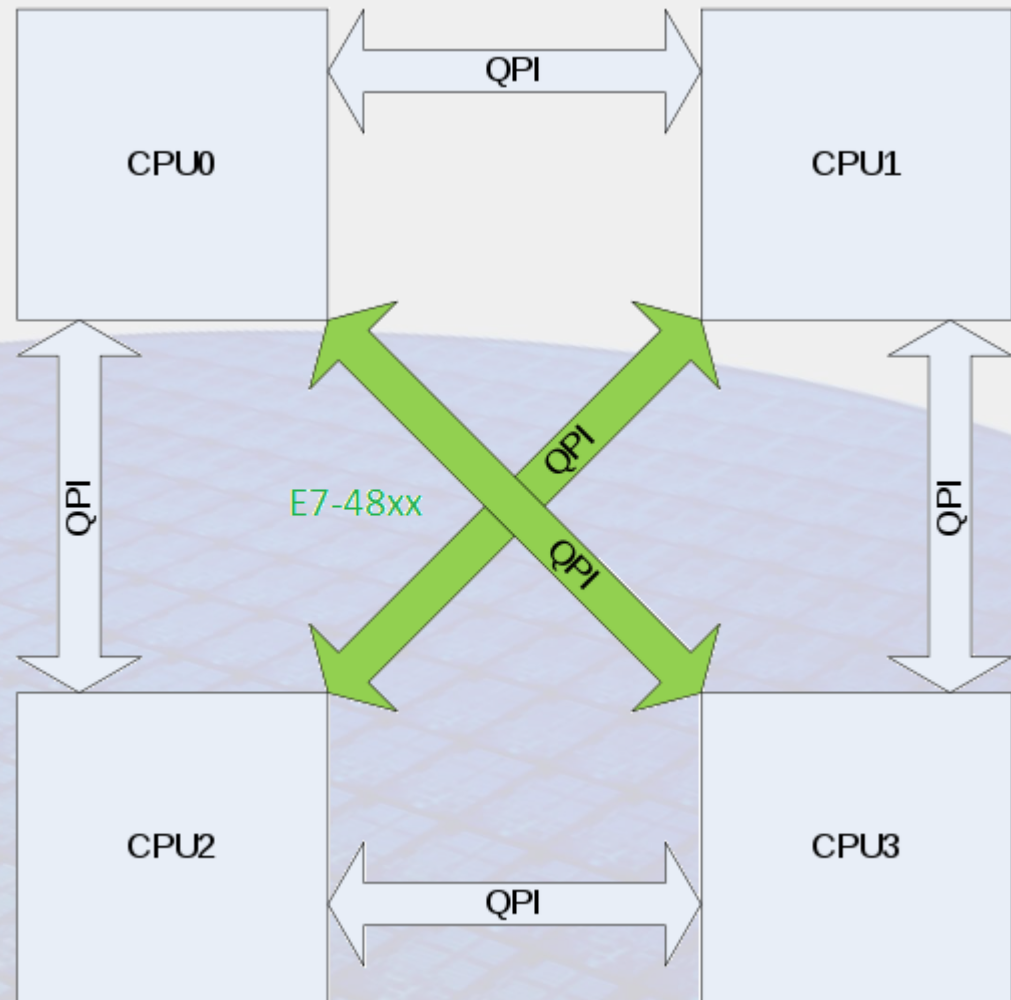
Xeon E5/E7 v4 (2 utas)

- 4 – 22 mag
- 1,7 – 3,5 Ghz működési frekvencia
- 15 – 55 MB L3 cache
- 55 – 145 W TDP
- 4 csatornás DDR4 RAM interfész
- 40 PCIe 3.0 lane
- 2 QPI interfész (9,6 GT/s)



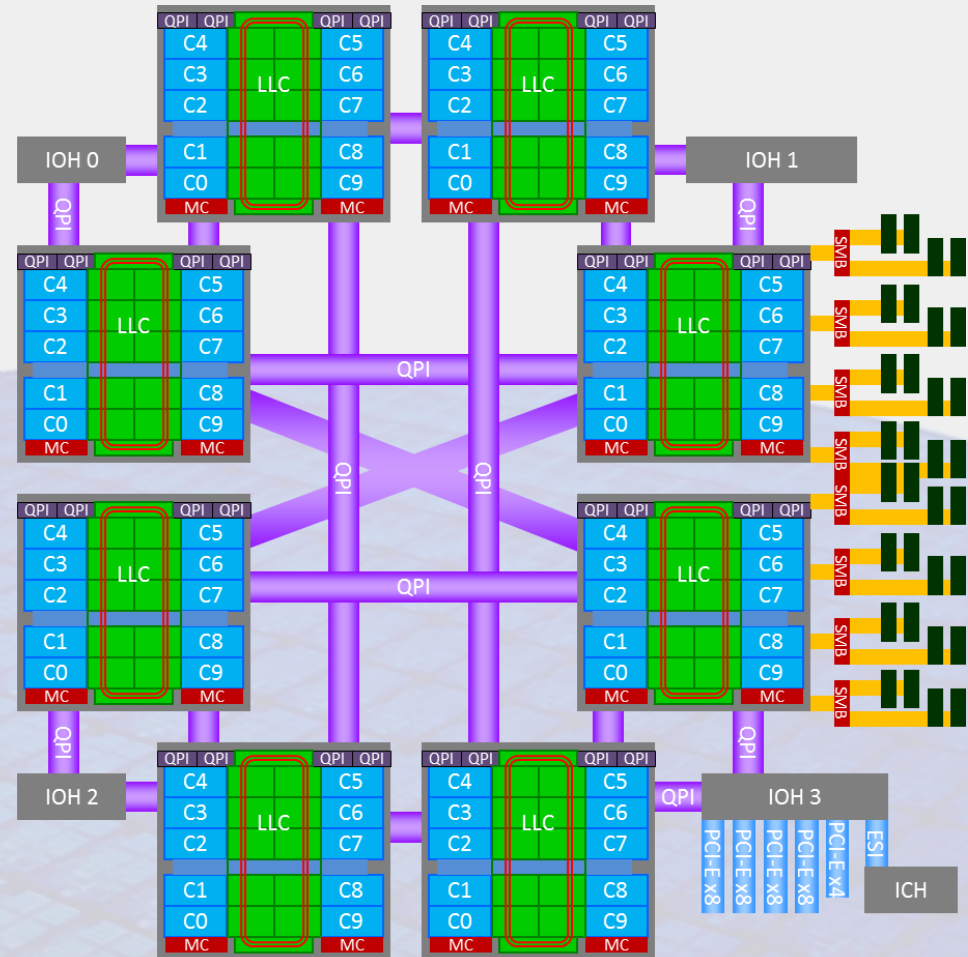
Xeon E5/E7 v4 (4 utas)

- 4 – 24 mag
- 1,7 – 3,2 Ghz működési frekvencia
- 20 – 60 MB L3 cache
- 75 – 165 W TDP
- 4 csatornás DDR4 RAM interfész
- 32 PCIe 3.0 lane
- 2 – 4 QPI interfész (8 – 9,6 GT/s)



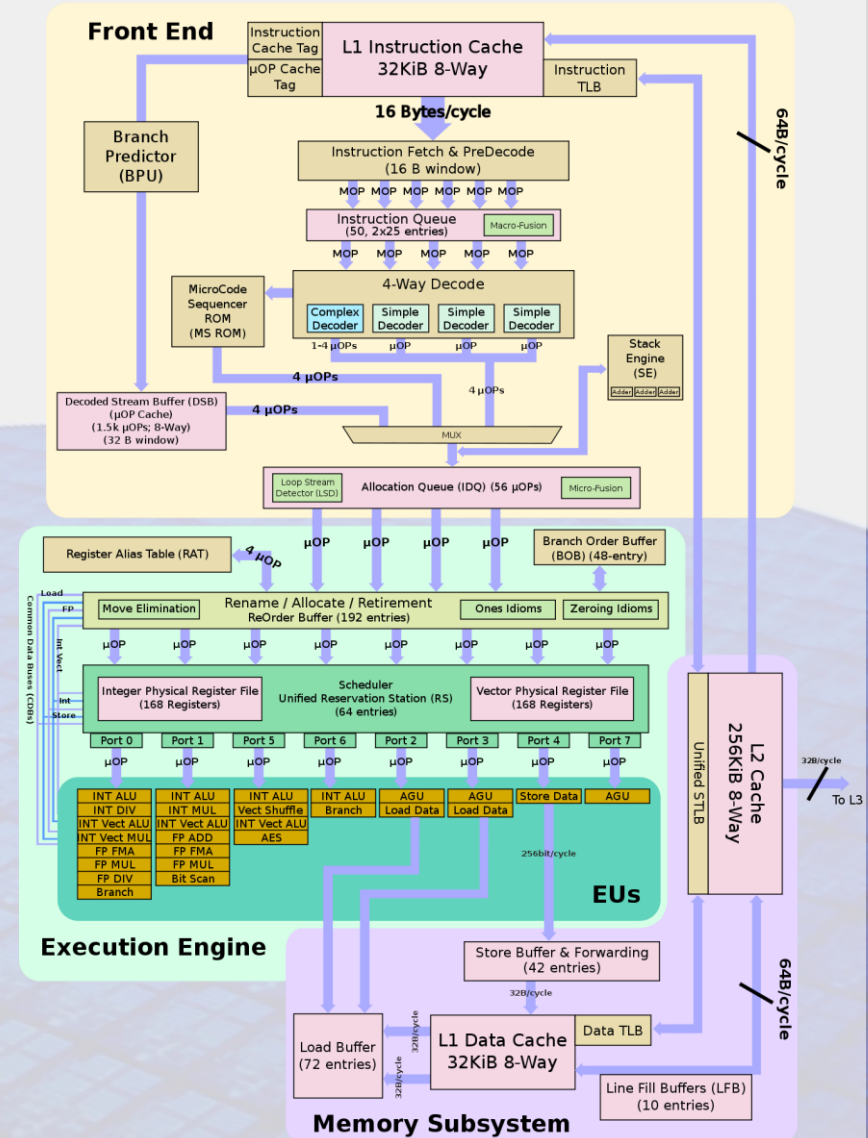
Xeon E7-88xx v4 (8 utas)

- 4 – 24 mag
- 2,1 – 3,2 Ghz működési frekvencia
- 45 – 60 MB L3 cache
- 140 – 165 W TDP
- 4 csatornás DDR4 RAM interfész
- 32 PCIe 3.0 lane
- 4 QPI interfész (9,6 GT/s)



Xeon v4 architektúra

- **Register Alias Table**
 - Fizikai – architektúra regiszter leképezés
- **Branch Order Buffer**
 - “Rollback” hibás predikció esetén
- **ReOrder Buffer**
 - Utasítás átrendezéshez
- **168 fizikai regiszter**
- **8 végrehajtó port**
 - INT, FP, AVX2 utasítások

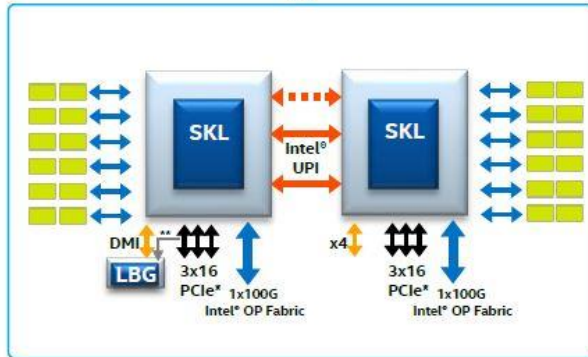


Intel QPI

- **Hasonló a HyperTransport-hoz**
 - Egyirányú DDR adatvonalak (jelenleg 20 bit)
 - Külön órajel
 - A két irány adatszélessége eltérő lehet
 - Nincs 8B/10B kódolás
- **Max. 3,2 GHz órajel**
 - 25,6 Gbyte/s sávszélesség
- **Csomag alapú**
 - 8 bit fejléc, 8 bit CRC, 64 bit adat
- **Nallatech QPI gyorsító?**

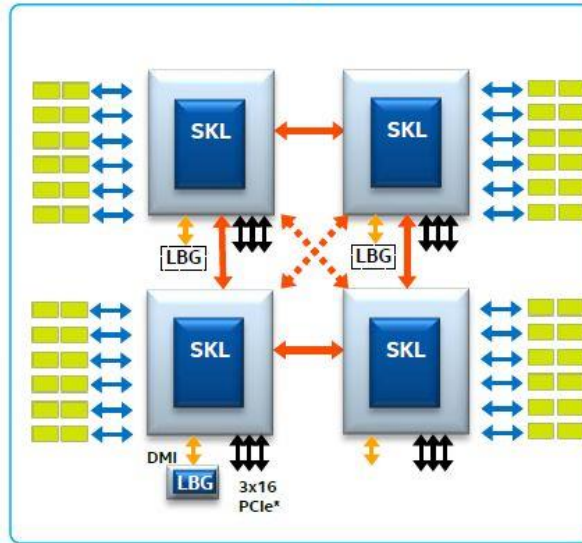
Xeon Scalable (Skylake)

2S Configurations



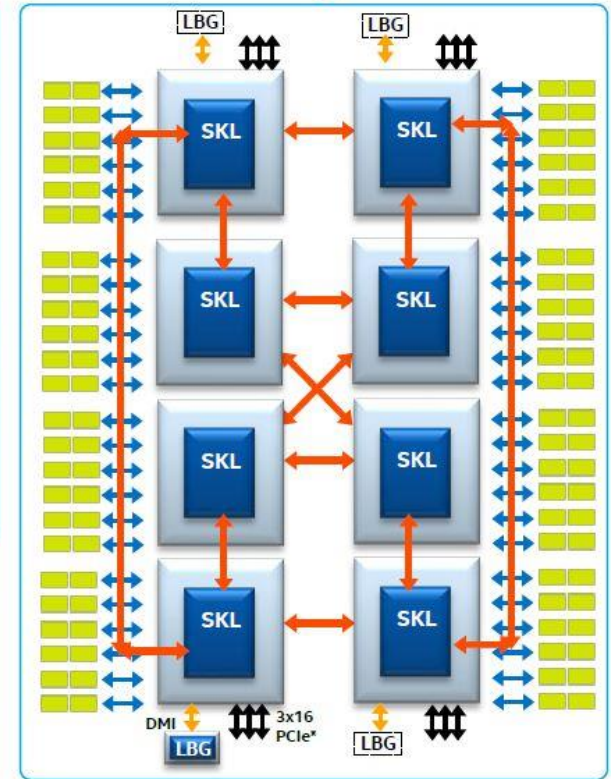
(2S-2UPI & 2S-3UPI shown)

4S Configurations



(4S-2UPI & 4S-3UPI shown)

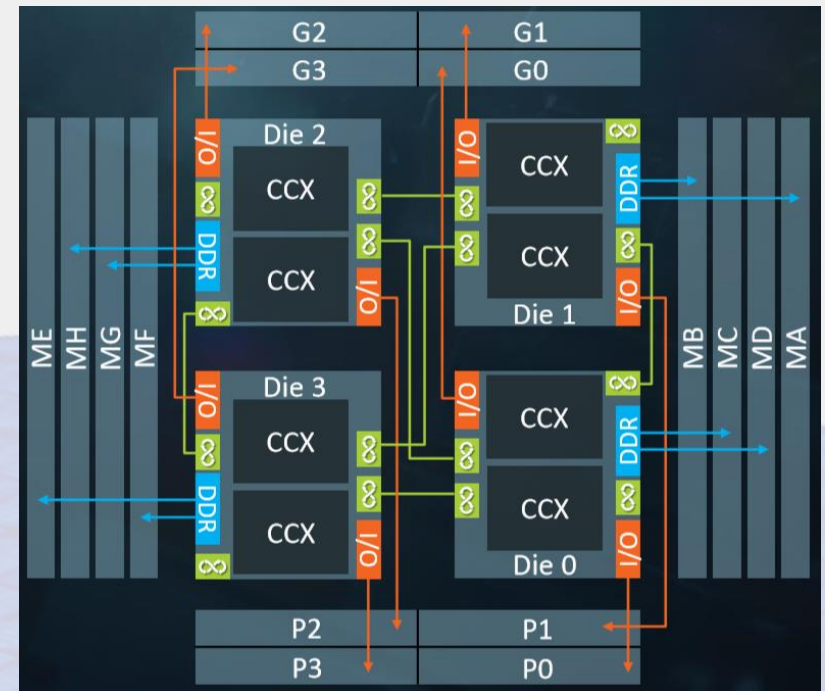
8S Configuration



- QPI helyett UPI
- 6 – 28 mag
- 8 – 38 MB L3 cache
- 3 – 3,8 GHz frekvencia
- 2-4-8 utas konfigurációk (Bronze+Silver/Gold/Platinum)
- Max 205 W TDP

AMD Epyc (1)

- Az AMD új, ütőképes szerver platformja
- 1 és 2 utas szerverekbe
 - De egy tok is MCM!
 - Infinity Fabric: die-ok és foglaltok közötti összeköttetés
- **Architektúra:**
 - CCX: Core complex
 - 4 (CPU + L2) + L3
 - Gx, Px: lábhoz rendelt 16-lane SERDES
 - Mx: memória csatornák
 - Core Complex-enként 2 → foglalatonként 8

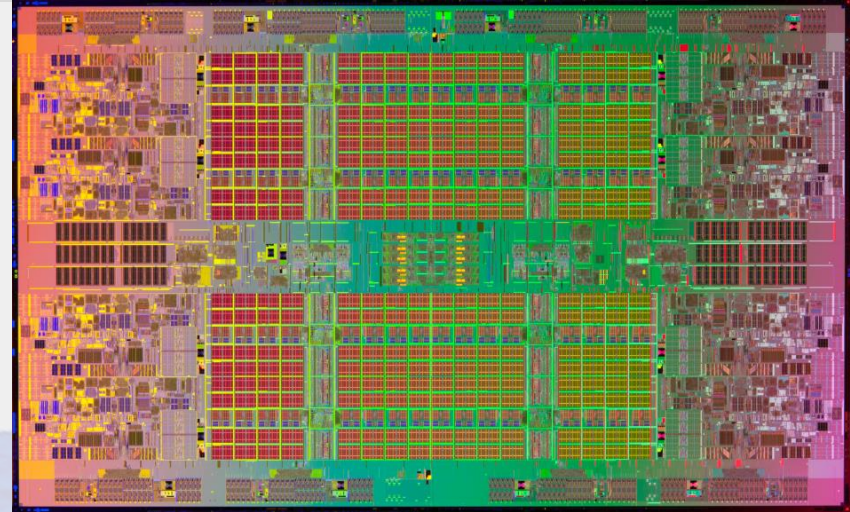


Intel Itanium (1.)

- **HP – Intel közös fejlesztés**
- **2001: Merced (~2 éves késés)**
 - ~VLIW utasítás, 2 mag
 - 64 bites architektúra, órajelenként 6 utasítás
 - FSB alapú architektúra, ~1,6 GHz max. órajel
- **2002: Itanium-2**
- **2010: Itanium 9300 (~2 éves késés)**
 - 4 mag, 8 szál (SMT)
 - 2 integrált memória vezérlő + SMI (Scalable Memory IF)
 - Közös infrastruktúra a Nehalem-EX-szel
 - QPI interfész, SMI
 - 1,7 GHz órajel

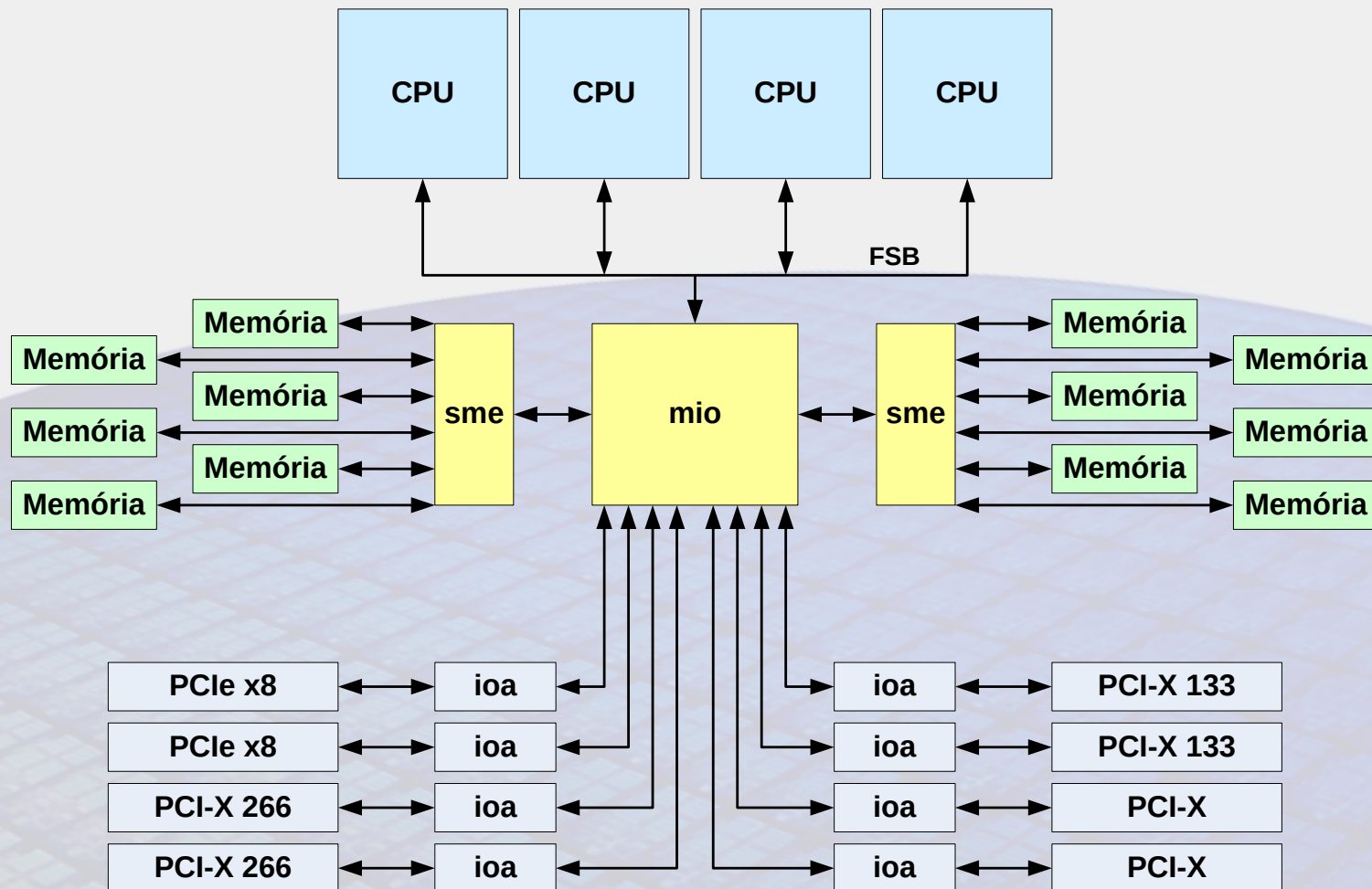
Intel Itanium (2.)

- **2012: Itanium 9500**
 - Új mikroarchitektúra
 - 2x utasításfeldolgozás
 - Max. 8 mag, 16 szál (SMT)
 - 2 integrált memória vezérlő
 - QPI interfész
 - 32 nm, 1,7 – 2,5 GHz órajel
 - 32 MB L3 cache



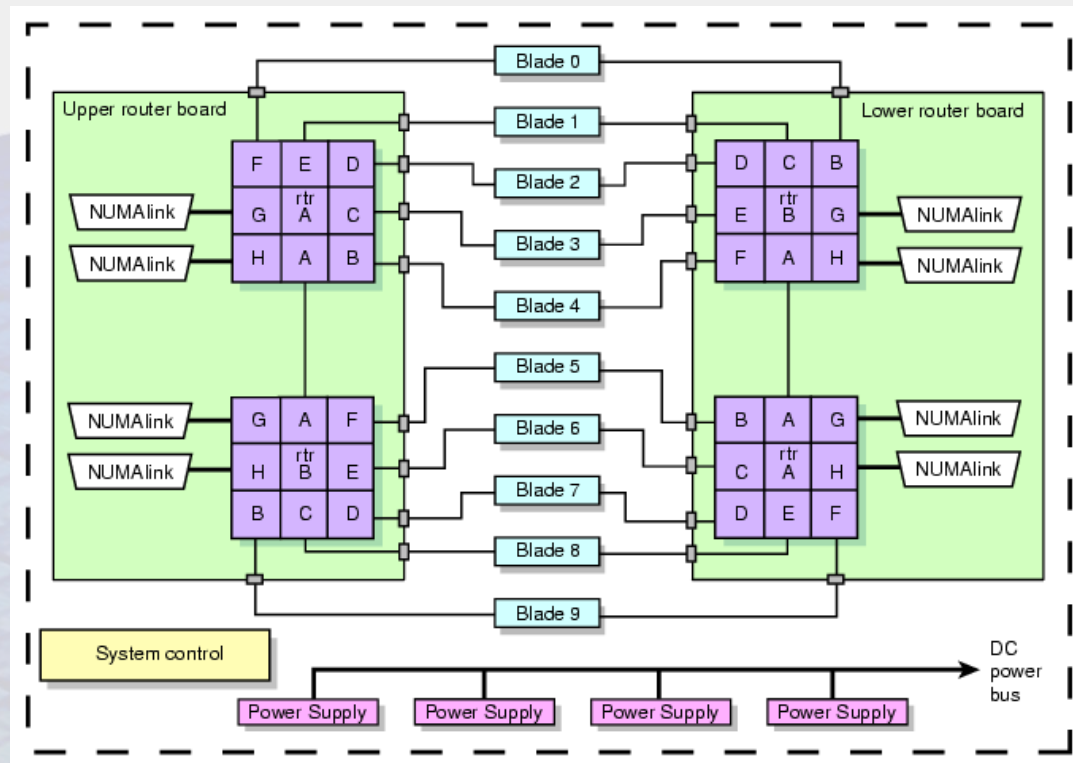
Itanium-2 (HP zx2)

- Chipkészlet: HP zx2



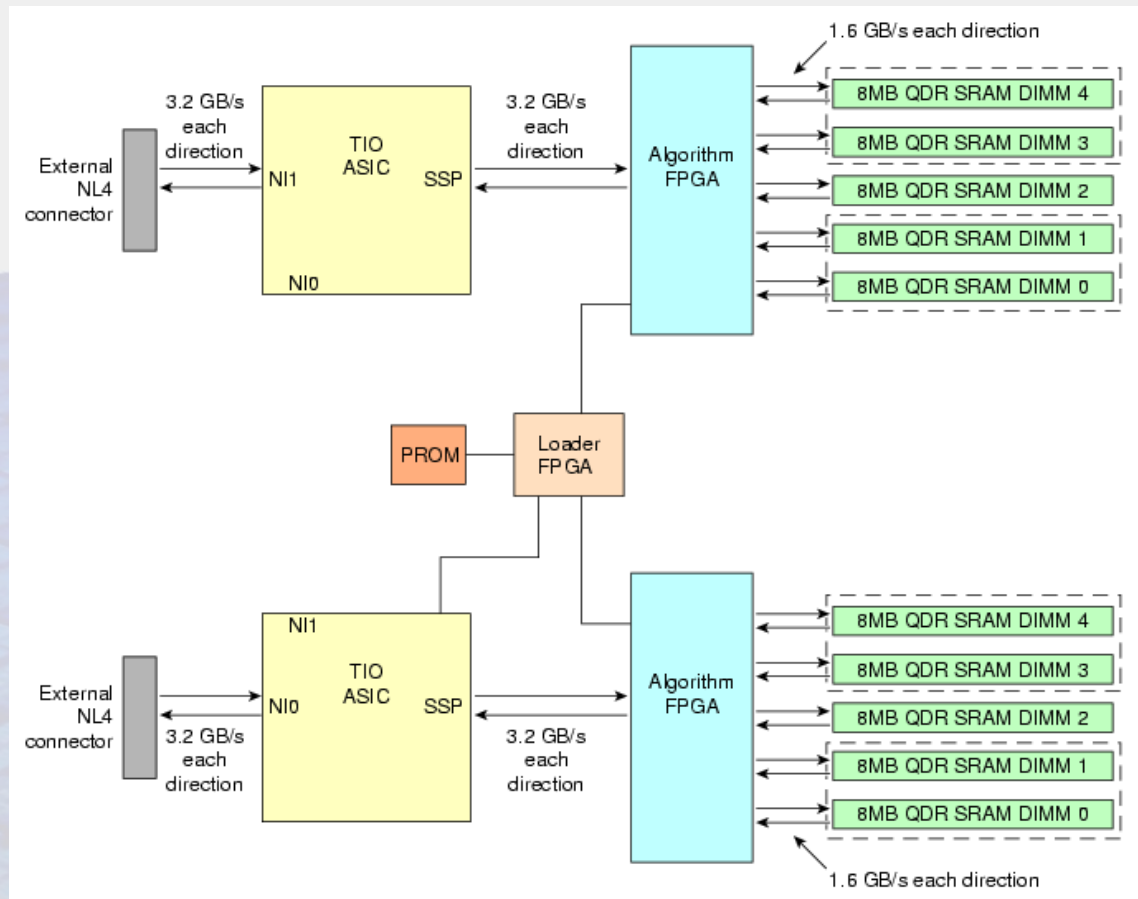
SGI Altix 4700

- Itanium-2 alapú szerver család
- SGI NUMalink-4
 - Elosztott osztott memória hozzáférés, kis késleltetés, jó skálázódás



SGI RC100

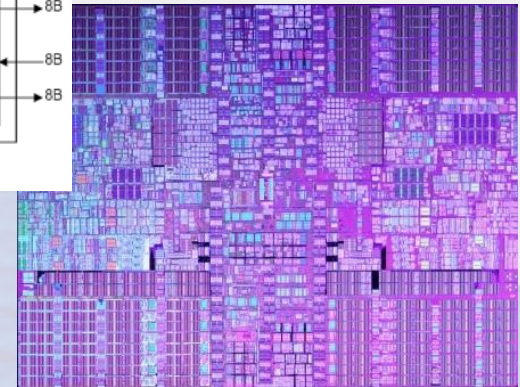
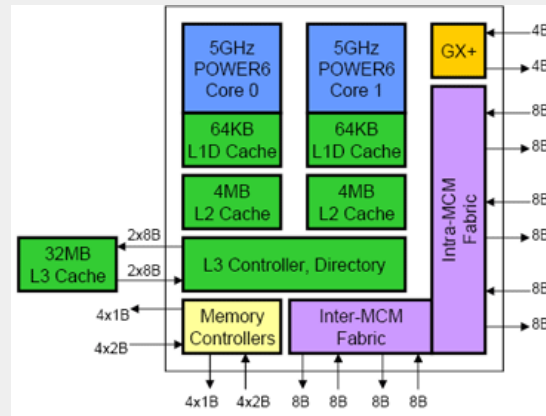
- Altix 4700 rendszerbe illeszkedő, FPGA alapú gyorsító
- 2x Virtex-4 LX200
- 2x 5 csatorna QDR SRAM
- NUMalink-4 kapcsolat TIO IC-n keresztül



IBM POWER6

■ POWER6 architektúra

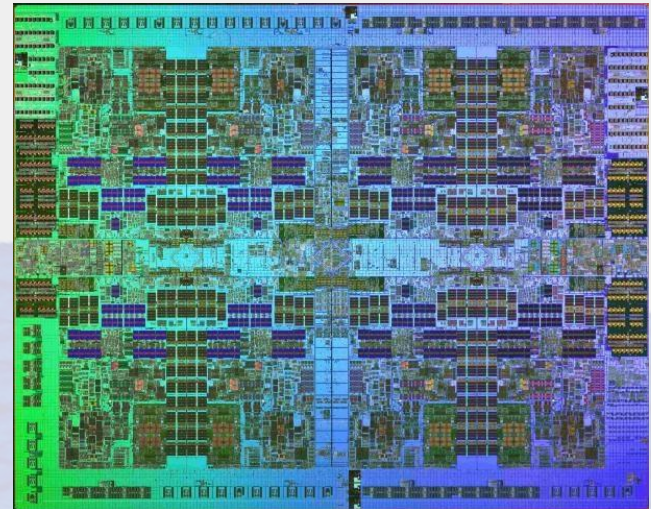
- 2 CPU mag
- In-order, 2x SMT
- 2x ALU
- 2x FPU
- AltiVec vektor egység
- 5 GHz órajel
- 2x64k L1, 2x4M L2, 32M L3 (MCM) cache
- On-chip memória vezérlő (DDR2/DDR3)



IBM POWER7

■ POWER7 architektúra

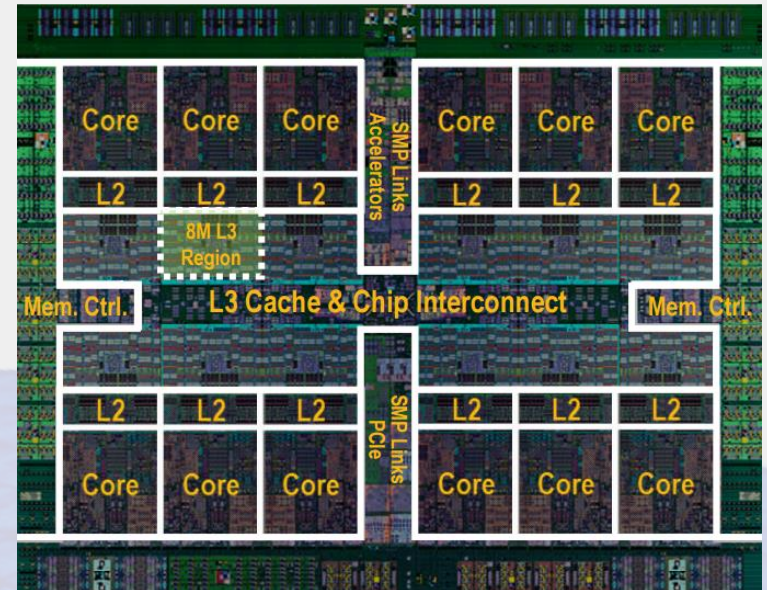
- Out-of-order végrehajtás
- 4/6/8 CPU mag
- 3 – 4 GHz órajel
- 4x SMT magonként
- 2 ALU
- 4 FPU
- 1 AltiVec
- Magonként 32k L1, 256k L2 osztott 32M L3
- 2x DDR3 memória vezérlő
- Max. 32 utas kialakítás



IBM POWER8

■ POWER8 architektúra

- Out-of-order végrehajtás
- 4-12 CPU mag
- 2,5 – 5 GHz órajel
- 64K D, 32K L1 I-Cache
- 512K L2, 96MB eDRAM L3
- 4x Off-chip memória vezérlő
 - 128MB eDRAM L4
 - DDR3, DDR4 → max. 230 GB/s
- 8x SMT
- PCIe 3.0



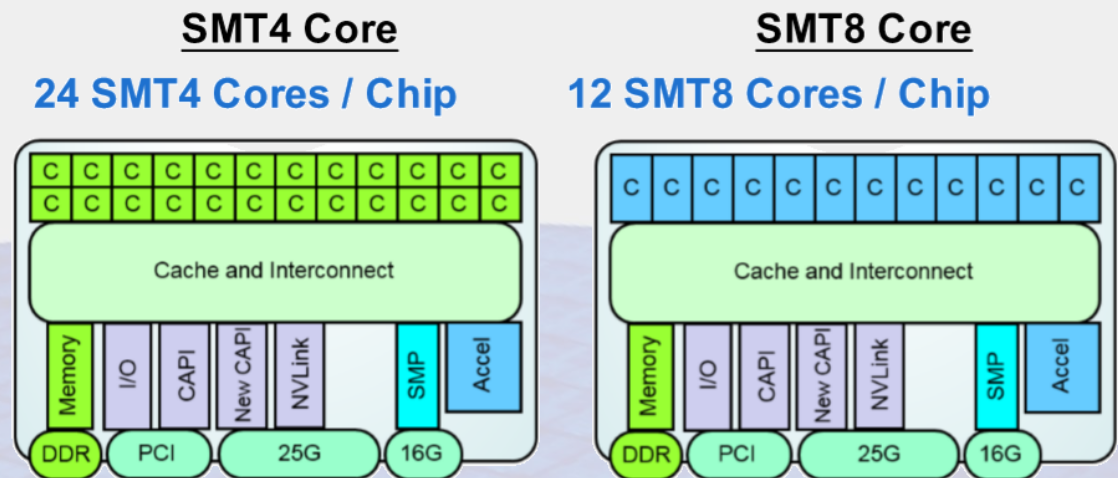
IBM POWER9 (1)

■ POWER9 architektúra

- Alap építőelem a slice: SMT4 és SMT8 core
- 2 féle processzor
- 4GHz órajel
- 8 DDR4 memóra csatorna
- 48 PCIe 4.0 lane
- CAPI/OpenCAPI

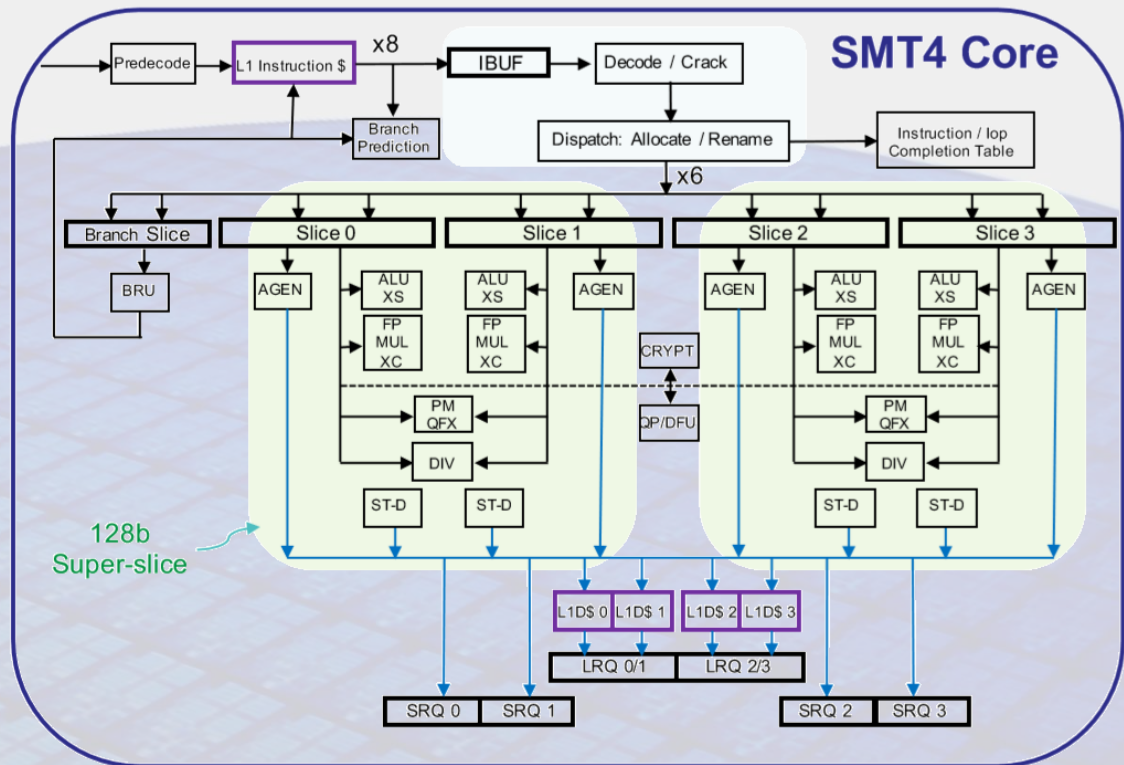
- Cache koherens gyorsító interfész FPGA-hoz, ASIC-hez

- NVLink 2.0: nagy sebességű interfész NVIDIA GPU-khoz



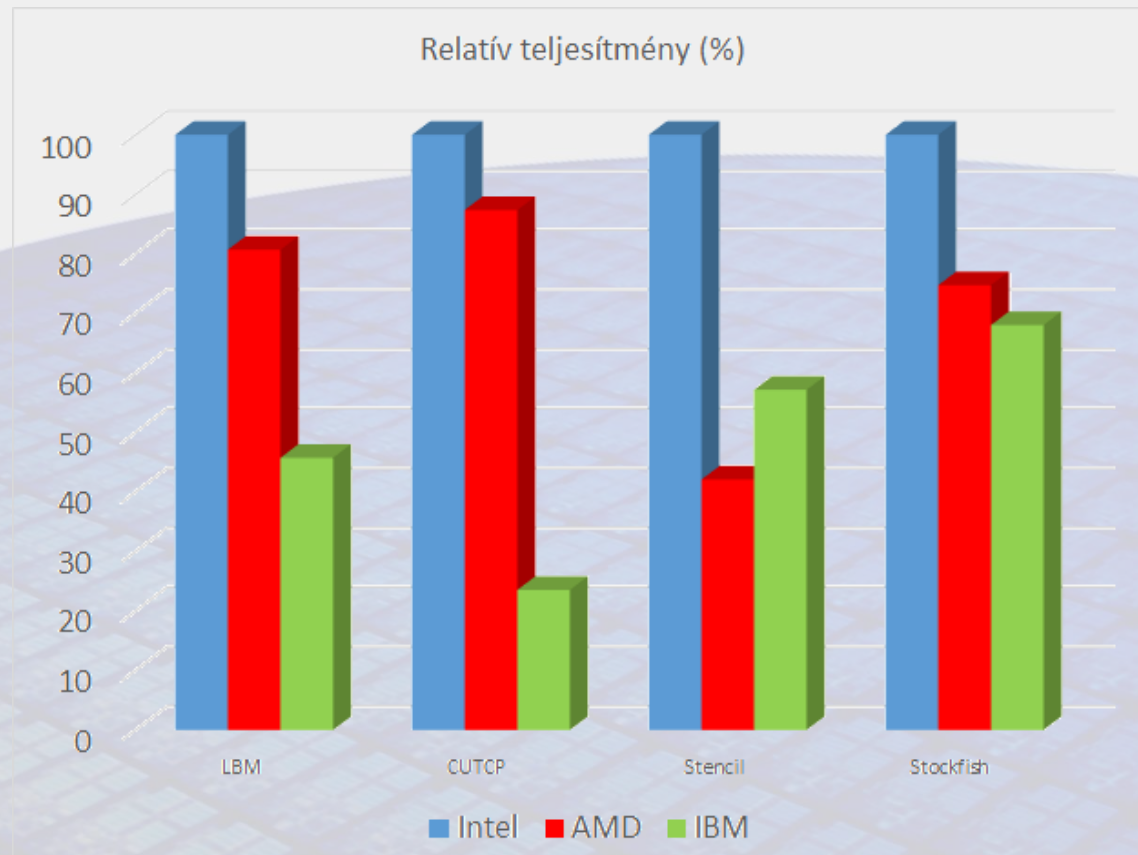
IBM POWER9 (2)

- Slice: VSU + LSU; 2x slice → 128b superslice
- SMT4 core
 - 32 kB I-cache, 32 kB D-cache
 - 4x load/store
 - 4x 64b
 - 2x128b vector



Power8 vs. Haswell

- Intel: 2x Xeon Gold 6138 (40 mag) @ 3,7 GHz
- AMD: Epyc 7601 (32 mag) @ 3,2 GHz
- IBM: 2x8 SMT4 core Power9 @ 3,8 GHz



PCI

- **PCI, PCI-X: „igazi” busz struktúra**
 - Multiplexált cím/adatvonal
 - Half-duplex
 - Multi-master, DMA
 - 4 interrupt vonal

Szabvány	Adatszélesség	Frekvencia	Sávszélesség Mbyte/s
PCI	32/64 bit	33 MHz	133/266
PCI 2.1	32/64 bit	66 MHz	266/528
PCI-X 1.0	64 bit	66/133 MHz	528/1056
PCI-X 2.0	64 bit	266/533 MHz	2112/4224

PCI

- **Fontosabb jelek**

- AD: cím/adatvonal
- C/BE#: parancs vagy byte engedélyezés
- FRAME#: aktív átvitel
- IRDY#: initiator (master) ready
- TRDY#: target ready

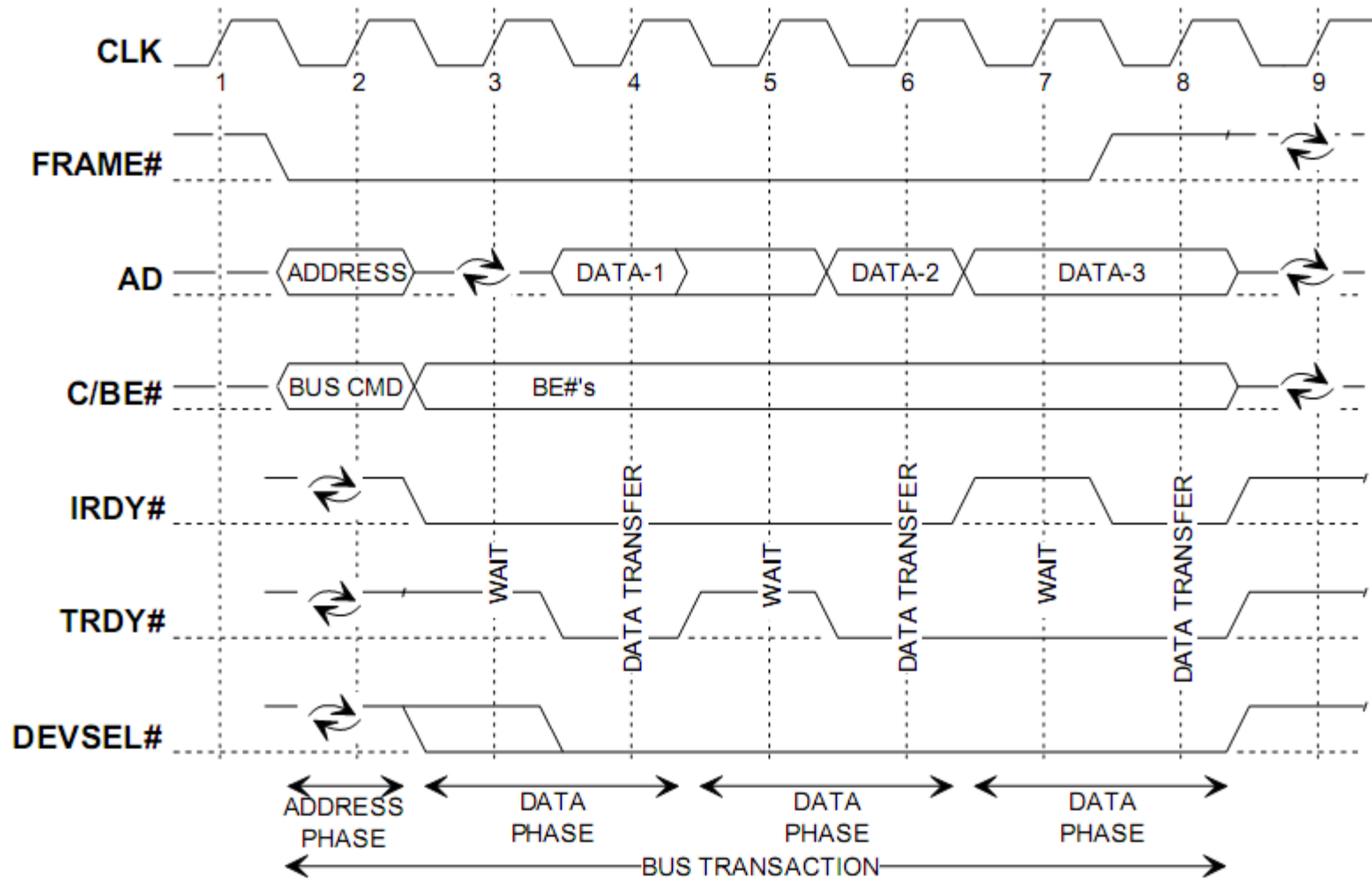
- **Perifériák**

- Target: nem kezdeményezhet buszciklust
- Bus master: lehet master a buszon
- A központi PCI vezérlő tipikusan NEM tartalmaz DMA vezérlőt!

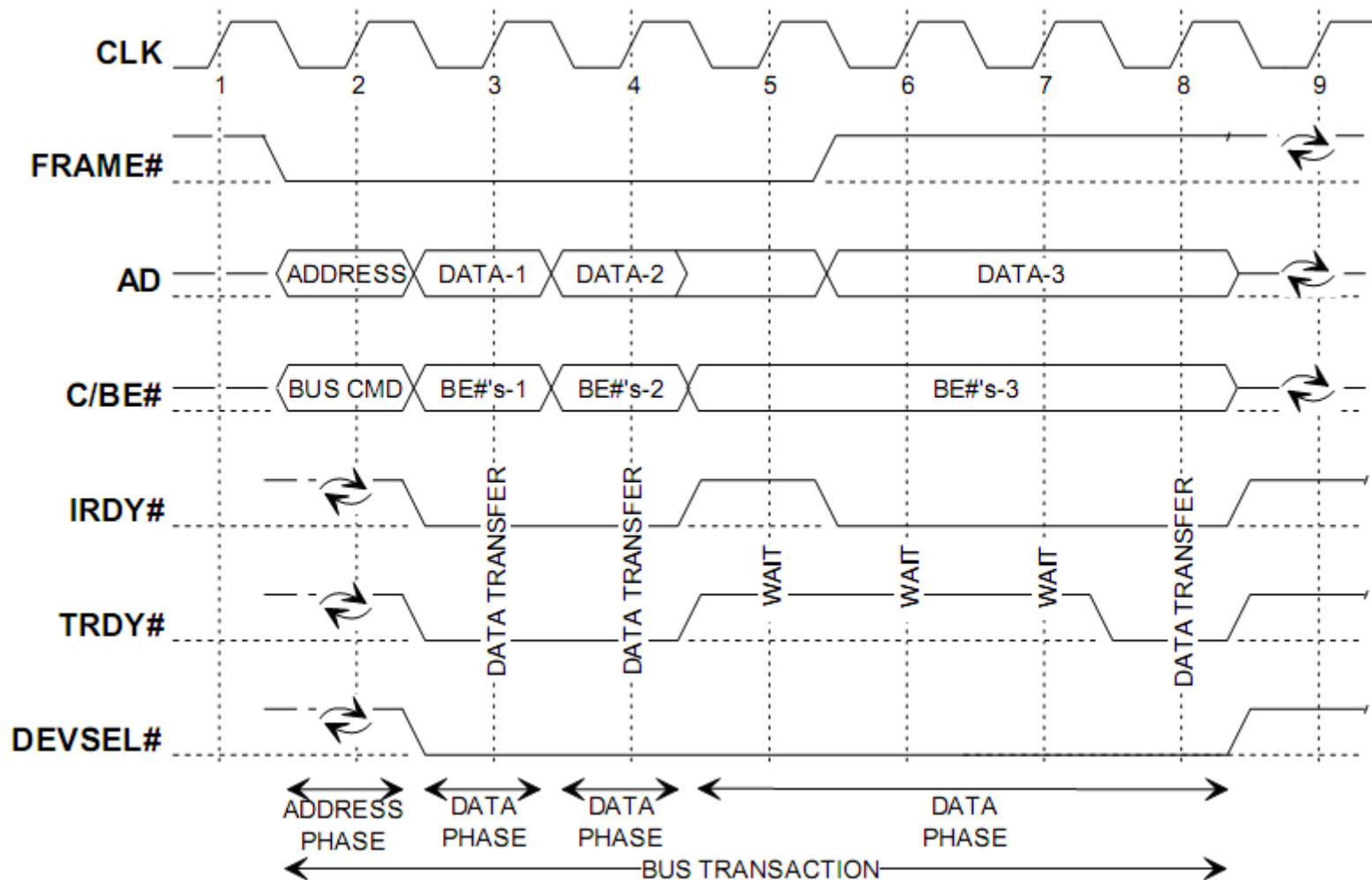
PCI

- **Parancsok (BUS CMD)**
 - Interrupt Ack
 - Special Cycle
 - I/O Read és Write
 - Memory Read és Write
 - Configuration Read és Write
 - Dual Address Cycle (pl.: 64bit címzés)

PCI olvasási ciklus



PCI írási ciklus



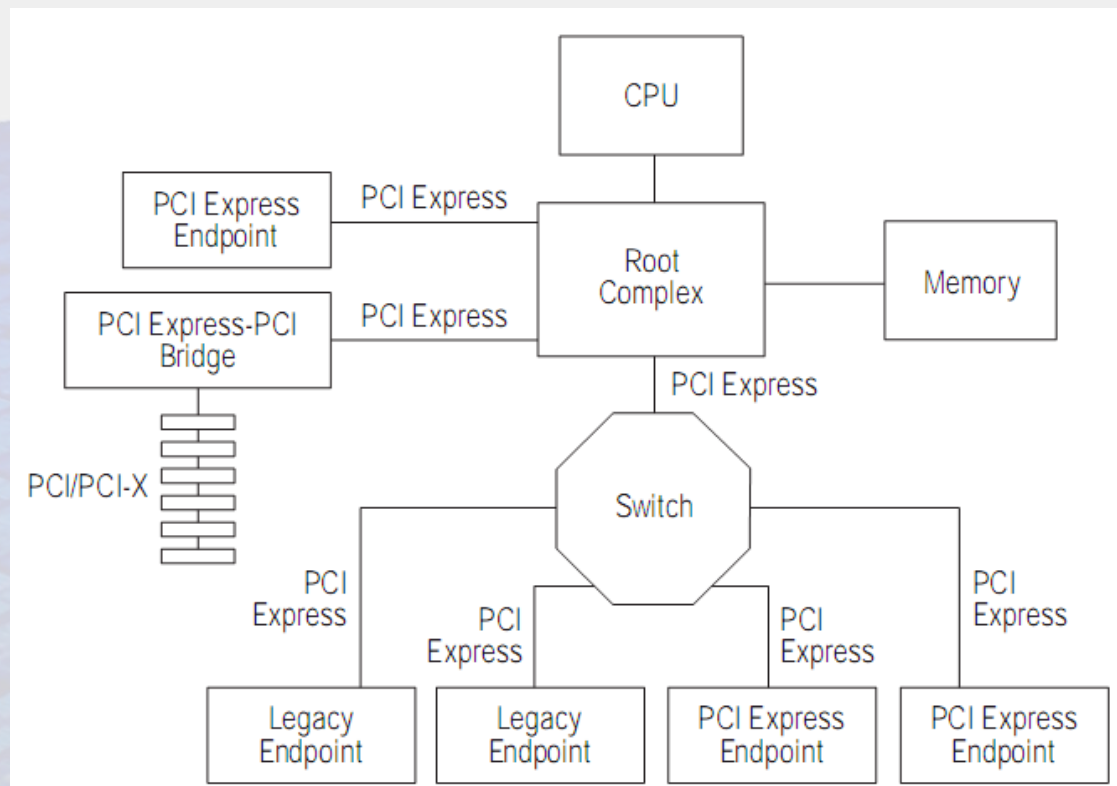
PCI Express

- Soros, pont – pont összeköttetés; helyreállított órajel
- Csomag alapú átvitel
- Szoftveresen kompatibilis a PCI-jal
- 1, 2, 4, 8 vagy 16 lane
 - PCIe 1.1: 2,5 Gbit/s (8b/10b) → 2 Gbit/s
 - PCIe 2.0: 5 Gbit/s (8b/10b) → 4 Gbit/s
 - PCIe 3.0: 8 Gbit/s (128b/130b) → 7,88 Gbit/s
- Kommunikáció
 - Requester
 - Completer

	PCIe 1.0 (Gbyte/s)	PCIe 2.0 (Gbyte/s)
x1	0,25	0,5
x4	1	2
x8	2	4
x16	4	8

PCIe architektúra

- **Root Complex: központi vezérlő**
 - Kapcsolat a CPU-val és a memóriával
- **Endpoint: periféria**
 - Completer
 - Completer + Requester
- **Nincs központi DMA vezérlő**

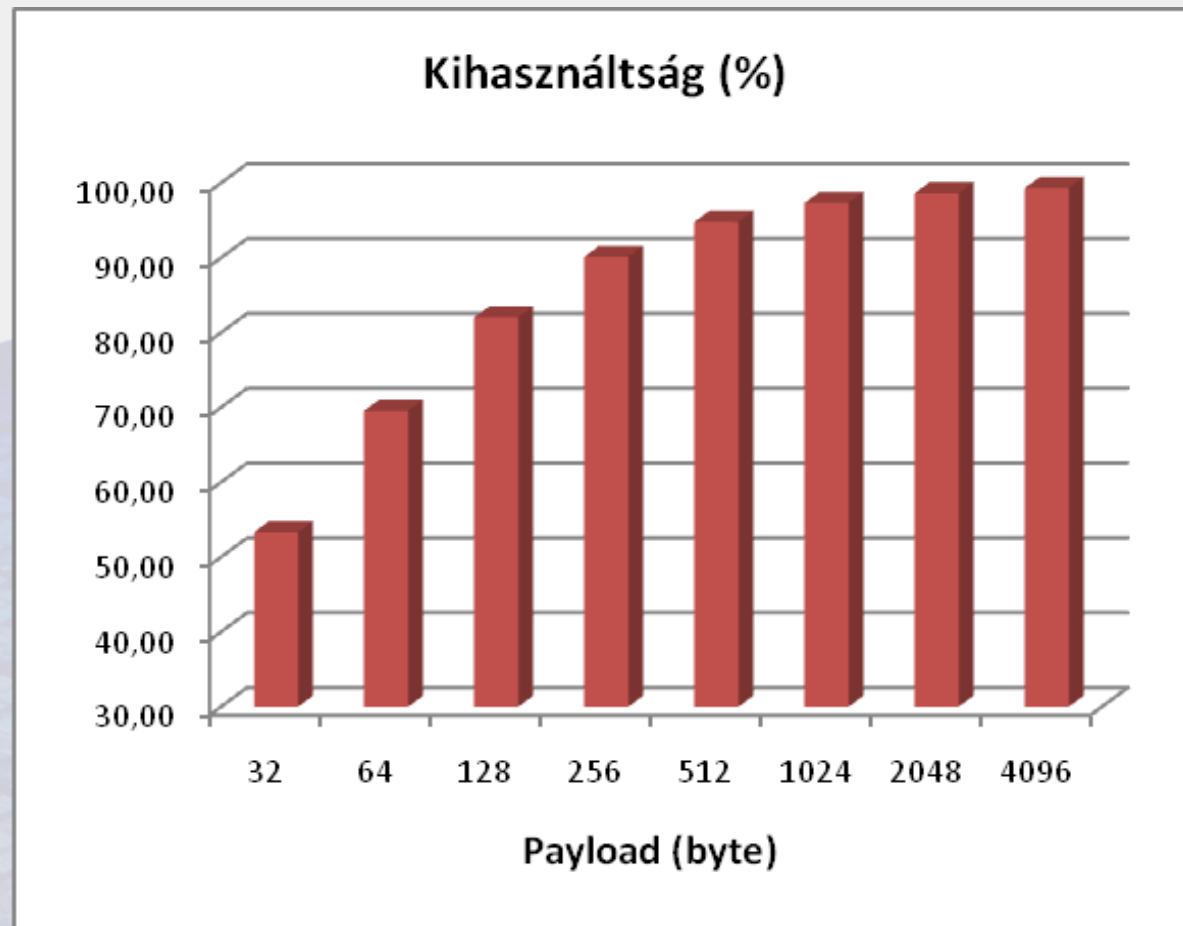


PCle

- **Fizikai réteg: differenciális érpár**
 - Framing + CRC (2x64 bit)
- **Átviteli réteg**
 - Fejléc: 3-4 DW
 - Opcionális CRC: 1 DW
 - Data payload: 128/256/512/1024/2048/4096 byte
 - Root Complex & Endpoint támogatás kell!

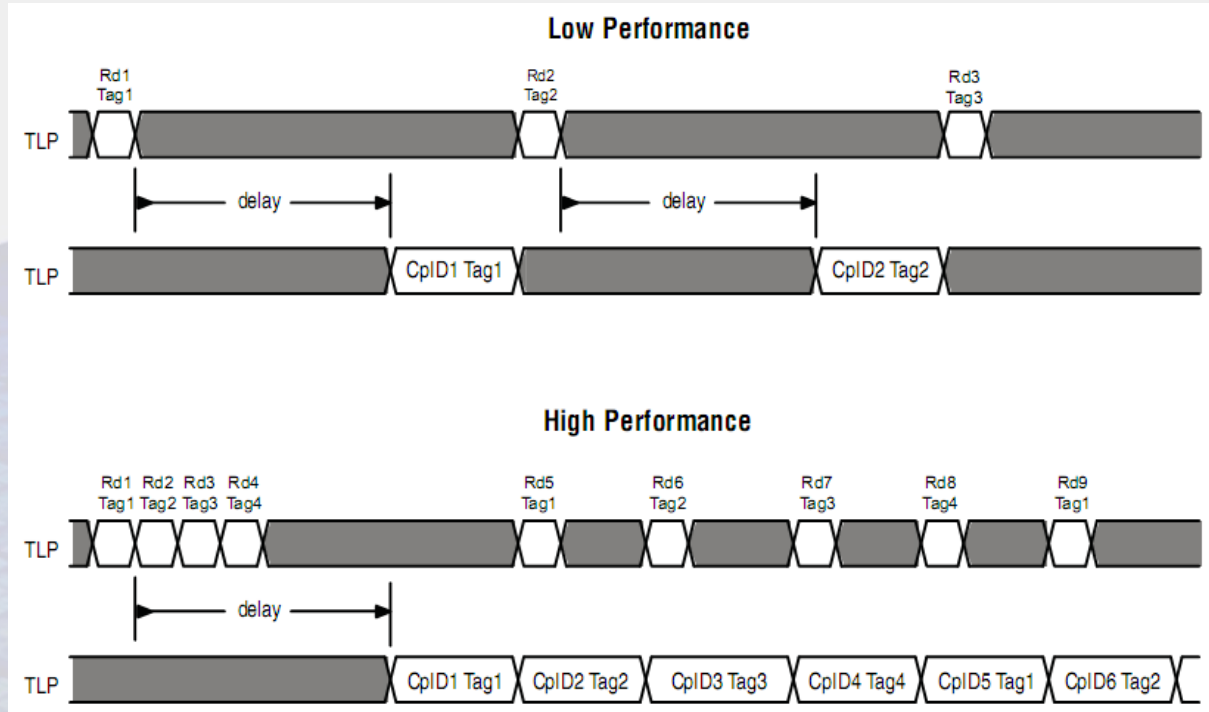
PCIe

- Egy csomagban legfeljebb Data Payload-nyi adat
 - Nagyobb méretű request-ek több csomagban



PCIe

- A PCIe késleltetése viszonylag nagy
 - De újabb Request-ek elküldhetők a Completion megérkezése előtt

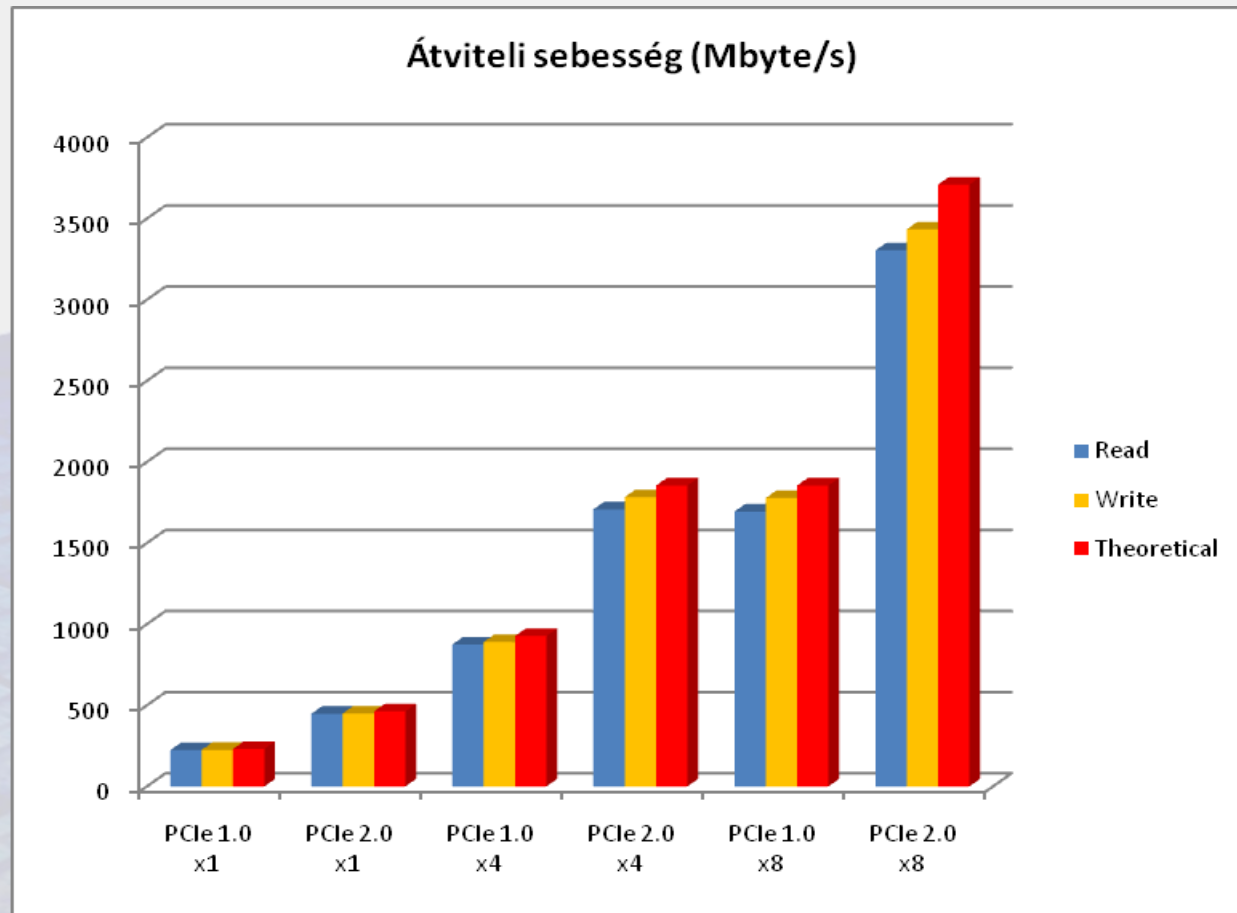


PCle

- **Egy Request-re adott Completion**
 - Egy csomagban
 - Több csomagban – a csomagok sorrendje címsorrendben
- **Több, címfolytonos Request**
 - A Completion csomagok sorrendje NEM feltétlenül felel meg a címsorrendnek

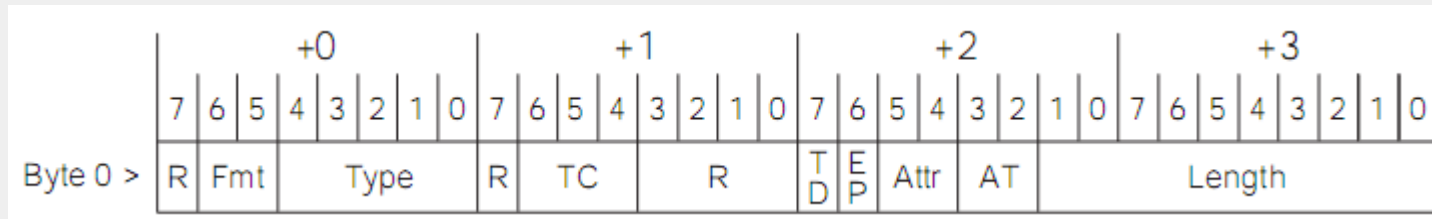
Valós átviteli sebesség

- PCIe 1.1 és 2.0 buszon elérhető sebesség (Intel X58 chip, 256 byte Payload)



PCIe TLP

■ Fejléc 1. DW (minden csomagban)

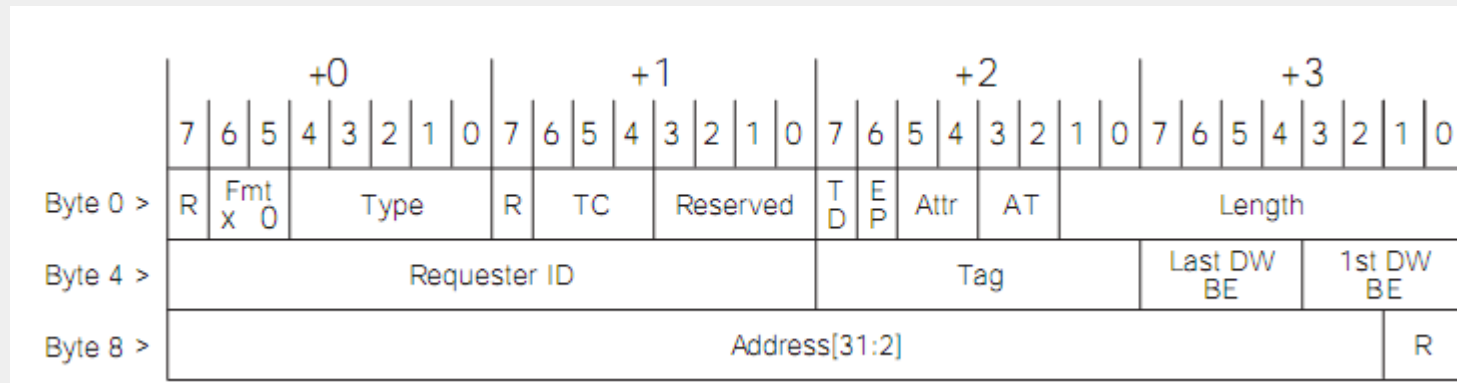


Fmt	Type	
00 01	0_0000	Memory Read Request
10 11	0_0000	Memory Write Request
00	0_1010	Completion, nincs adat
10	0_1010	Completion, adattal

- Length: 1...1024 DW (< Data Payload)

PCIe – 32 bites Request

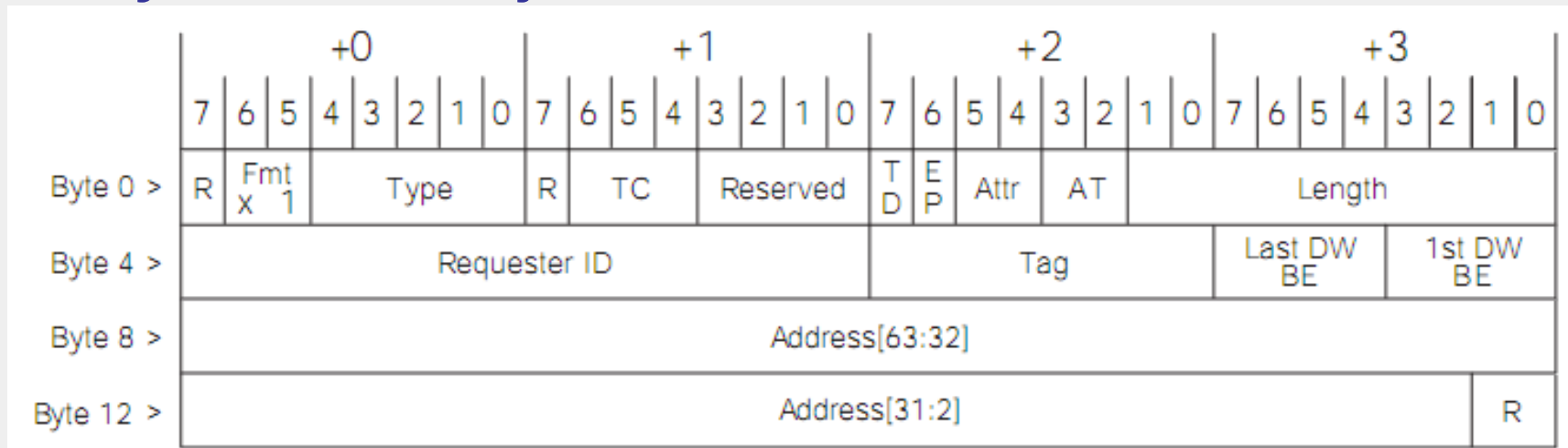
■ TLP fejléc



- Requester ID: Bus number + Device Number + Function number
- Tag: Minden „kintlévő”, Completion-t igénylő üzenet egyedi azonosítója (kintlévő üzenetek száma < 32)
- BE: byte engedélyezés az első és utolsó DW-re
- Address: cím (DW cím)

PCIe – 64 bites Request

- 3 helyett 4 DW a fejlécben



PCIe - Completion

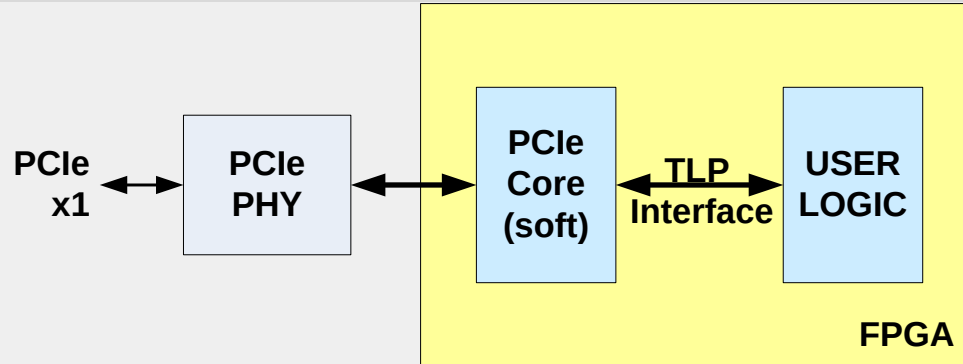
Completion TLP fejléc

	+0								+1								+2								+3									
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0		
Byte 0 >	R	Fmt x 0		Type				R	TC		Reserved						T D	E P	Attr		AT 0 0		Length											
Byte 4 >	Completer ID																Compl. Status		B C M	Byte Count														
Byte 8 >	Requester ID																Tag						R	Lower Address										

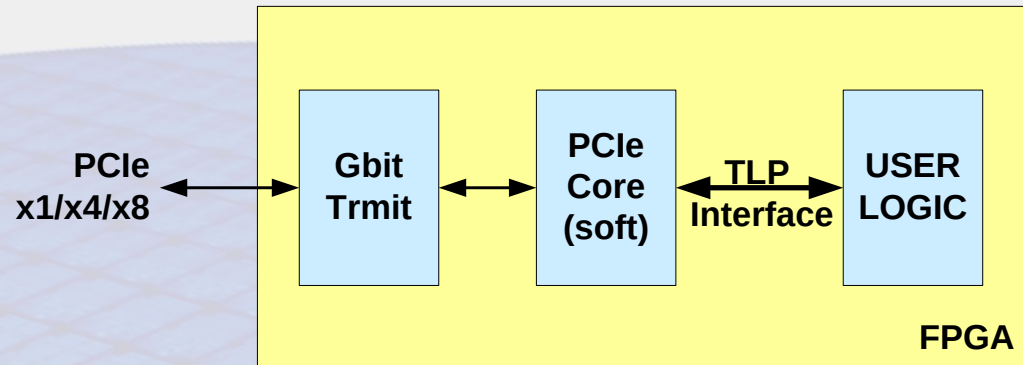
- **Tag:** A Request-tel megyező Tag
- **Byte Count:** A Request-ből még hátralévő byte-ok száma

PCIe FPGA-val

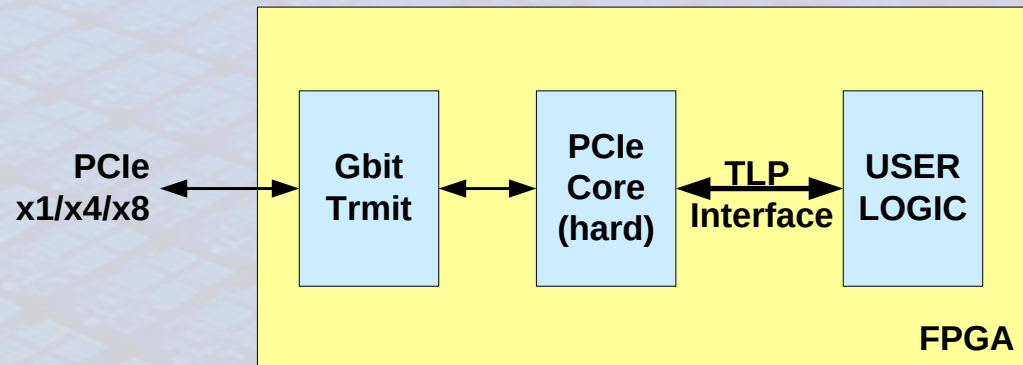
- Külső PHY
Soft-core MAC
(minden FPGA)



- Belső Gbit transmitter
Soft-core MAC
(pl. V2P, V4)



- Belső Gbit transmitter
Hard-core MAC
(pl. SP6, V5, V6)



FPGA megvalósítások

FPGA	x1	x4	x8	PCIe 2.0	hard IP
Altera Arria II GX	X	X	X		X
Altera Cyclone IV GX	X	X			X
Altera Startix IV GX	X	X	X	X	X
Altera Arria GX	X	X			
Altera Stratix II GX	X	X	X		
Xilinx Spartan-6	X				X
Xilinx Virtex-II Pro	X	X	X		
Xilinx Virtex-4 FX	X	X	X		
Xilinx Virtex-5	X	X	X		X
Xilinx Virtex-5 FXT	X	X	X	X	X
Xilinx Virtex-6	X	X	X	X	X
Lattice ECP2M	X	X			
Lattice ECP3	X	X			
Lattice SCP	X	X			X

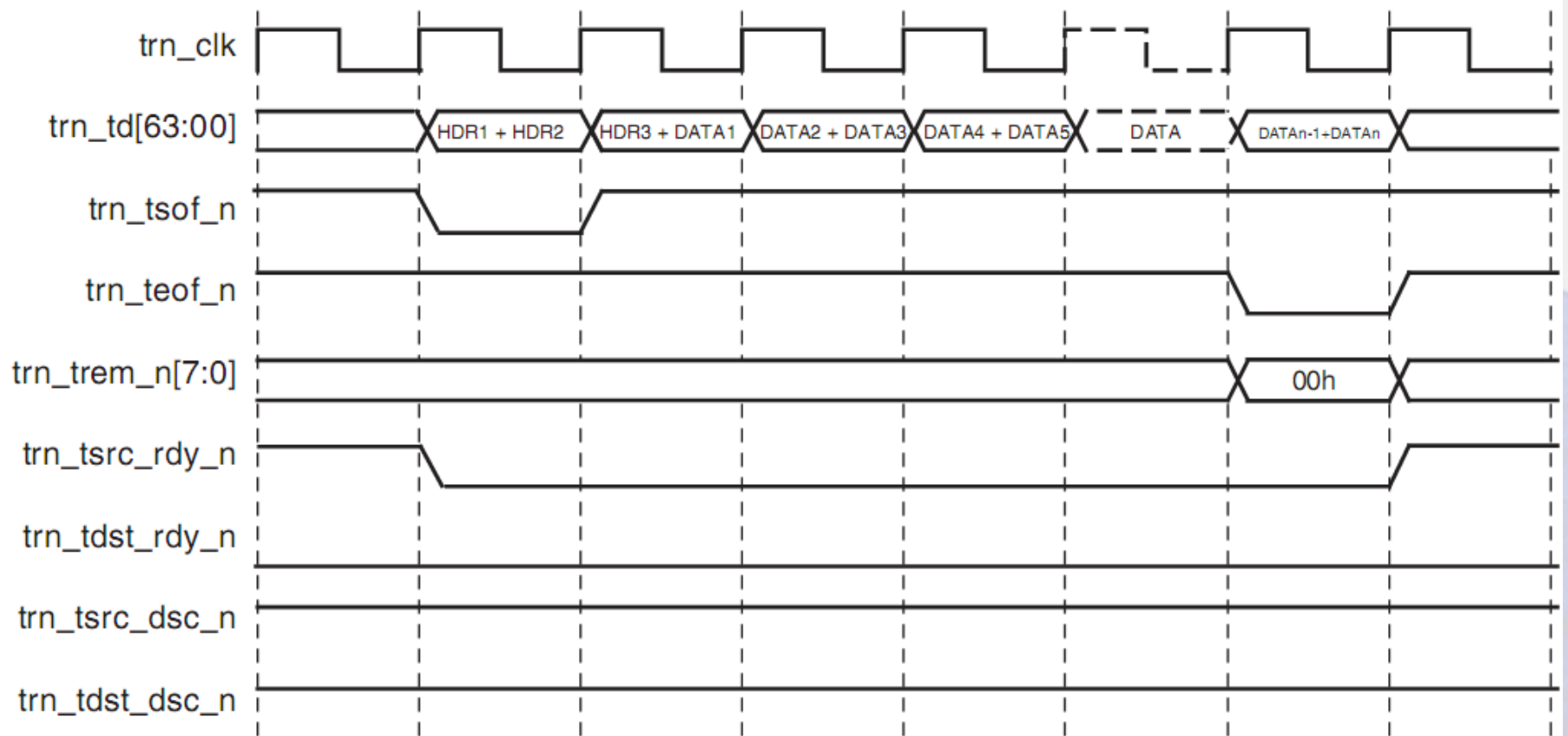
PCIe FPGA interfész

- Gyakorlatilag Memory Read, Memory Write és Completion csomagok fogadása és generálása szükséges
- TLP interfész: 64 bites FIFO IF

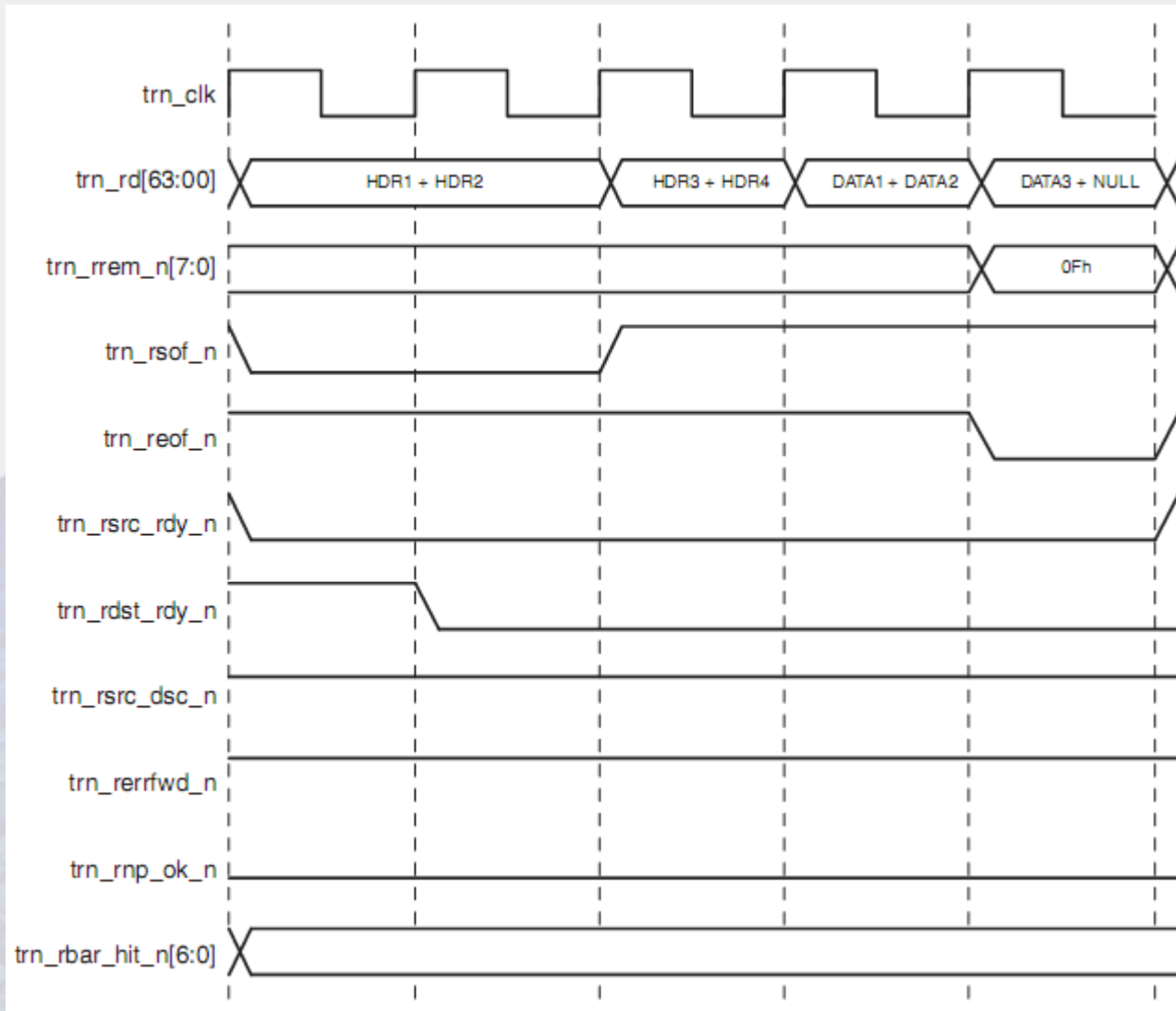
	+0 [63:56]		+1 [55:48]		+2 [47:40]		+3 [39:32]		+4 [31:24]		+5 [23:16]		+6 [15:8]		+7 [7:0]					
Byte 0 >	R	Fmt x 0	Type	R	TC	Rsvd	T	D	E	P	Attr	R	Length			Requester ID		Tag	Last DW BE	1st DW BE
Byte 8 >	Address[31:2]													R	Data 0					
Byte 16 >	Data 1													Data 2						
Byte 24 >	TLP Digest													(no data)						

- 1/4/8 lane: 62,5/125/250 MHz

PCle Virtex5 - Transmit



PCIe Virtex5 - Receive



Elérhető sávszélesség



DINI Group DNBFC_S12_PCl_e

- HPC alkalmazásokhoz fejlesztett „olcsó” megoldás
 - 12 db Spartan-6 LX150 FGPA (~90000 LUT/FPGA)
 - 256 Mbyte DDR3 SDRAM minden FPGA-hoz
 - Virtex-6 FPGA a PCIe kapcsolathoz
 - Az FPGA-k között 64 bites buszok



BME MIT ART1

- **Xilinx Virtex-5 SX240 FPGA**
 - 150000 LUT, 18Mbit BRAM, 1056 DSP egység
 - 8-lane PCIe 1.1 csatlakozó
- 4 db, független DDR2 SODIMM foglalat
- DVI, Ethernet, SATA csatlakozó

