

Véges állapotú gépek (FSM) tervezése 2.

F1. Tervezzünk egy soros mintafelismerőt, ami a bemenetére **ciklikusan**, sorosan érkező 4 bites számok közül felismeri azokat, amelyek 3-mal vagy 5-tel oszthatók. A fenti tulajdonságnak megfelelő bit sorozatokat a 4. ütemben, a 4. bit beérkezésével egy időben jelzi, a kimenet 1-be állításával. Egyébként a kimenet a többi bitciklusban legyen 0.

F1.a Gondoljuk végig, mi a megadott feltételnek megfelelő számok halmaza és milyen tulajdonság alapján tervezhető sorosan érkező bitek alapján a logika? A soros működésnél melyik sorrendben várjuk a biteket?

F1.b Tervezze meg a mintafelismerő egység állapotdiagramját és előzetes állapotábráját az FSM-ek általános felépítését választva!

F1.c Tervezze meg az áramkört Verilog HDL specifikáció alapján, a nyelvi elemek kedvező alkalmazásával!