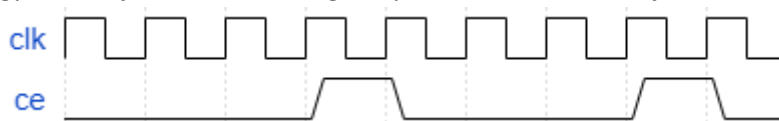


## Szinkron sorrendi funkcionális elemek használata Órajel engedélyező jel előállítás

A digitális rendszerek tervezése során gyakran felmerül igény, hogy a rendszer egyes részeit a rendszer órajel frekvenciájánál lassabb ütemben működtessük, jó példa erre a 7-segmenses vezérlő, melynek esetében kHz nagyságrendű működési sebességre van szükség.

Ezt megtehetnénk úgy, hogy előállítunk egy újabb, megfelelő frekvenciájú órajelet – ez azonban számos, nehezebben kezelhető problémát vet fel, amelyeket nem részletezünk.

A másik megoldás a FF-k órajel engedélyezés (CE) bemenetének használata. Ebben az esetben a tárolók továbbra is a nagy sebességű rendszer órajelről működnek, de a FF-k beírását egy megfelelő frekvenciájú órajel engedélyező jellel lassítjuk. Az engedélyező jel tipikus hullámformáját (1 rendszer órajel hosszúságú impulzusok sorozata) az alábbi ábra mutatja. Jelen esetben az ezt a jelet használó FF-k minden negyedik órajelben lesznek engedélyezve, azaz frekvenciája a rendszer órajel negyede.



### F1. Órajel engedélyező jel előállítás számlálóval.

**F1.a** Az engedélyező jel legáltalánosabb előállítási módja az  $N$  modulusú számláló, ahol  $N$  az engedélyező jel és a rendszer órajel frekvenciájának hányadosa. Milyen bitszámú számlálóra van szükség ehhez, hogyan valósítható meg az  $N$  modulus? Adja meg a Verilog leírást!

**F1.b** Egyszerűsíthető a megoldás, ha az órajel és az előállítandó engedélyező jel frekvenciájának aránya  $N = 2^B + 1$  alakban írható fel. Milyen bitszámú számlálóra lesz ekkor szükség? Mekkora a számláló modulusa? Milyen egyszerűsítés lehetséges az **F1.a** megoldáshoz képest? Adja meg a Verilog leírást!

**F1.c** Abban az esetben is egyszerűbb megoldáshoz jutunk, ha az órajel és az előállítandó engedélyező jel frekvenciájának aránya kettő hatványa. Mi az a lehető legegyszerűbb (=a lehető legkevesebb bit megfigyelésével észlelhető) esemény, ami a számláló teljes számlálási ciklusában csak egyszer fordul elő? Hogyan detektálható ez az esemény? Adja meg a Verilog leírást!

### F2. Shiftregiszteren alapuló megoldás.

**F2.a** A shiftregiszteren alapuló ún. gyűrűs számláló az egymást követő bináris értékek helyett egymást követő ún. 1-az- $N$ -ből értékek segítségével valósítja meg a számlálást, azaz pl. 4 bites esetben az egymást követő értékek rendre  $4'b0001 \rightarrow 4'b0010 \rightarrow 4'b0100 \rightarrow 4'b1000 \rightarrow 4'b0001 \rightarrow$  stb. Hogyan generálható ez a szekvencia shiftregiszter segítségével (mekkora bitszámú shiftregiszter szükséges, mit kössünk a shiftregiszter bemeneteire)? Mi lesz ekkor az engedélyező jel? Adja meg a Verilog leírást!

**F2.b** Több shiftregiszter használatával sok esetben nagyobb osztási arányok is hatékonyan megvalósíthatók.

Bontsuk fel az előállítandó osztási arányt relatív prímekre, majd valósítsuk meg az egyes relatív prímeket előállító gyűrűs számlálót. Az előállítandó érték legyen 12. A különálló gyűrűs számlálókból hogyan állítható elő a megfelelő engedélyező jel? Adja meg a Verilog leírást!