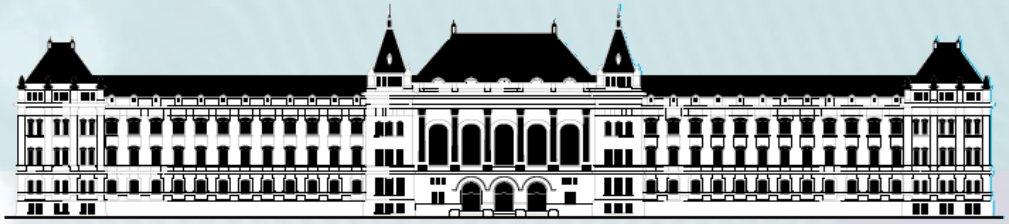


BUDAPESTI MŰSZAKI ÉS GAZDASÁGTUDOMÁNYI EGYETEM
VILLAMOSMÉRNÖKI ÉS INFORMATIKAI KAR
MÉRÉSTECHNIKA ÉS INFORMÁCIÓS RENDSZEREK TANSZÉK

# Digitális technika (VIMIAA03)
# 1. Gyakorlat & labor

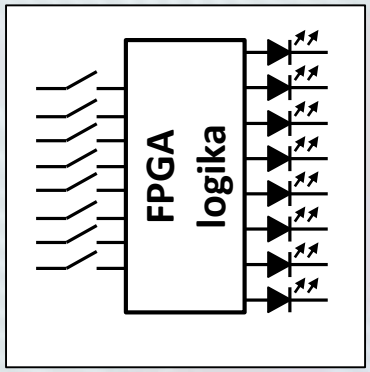
Szántó Péter

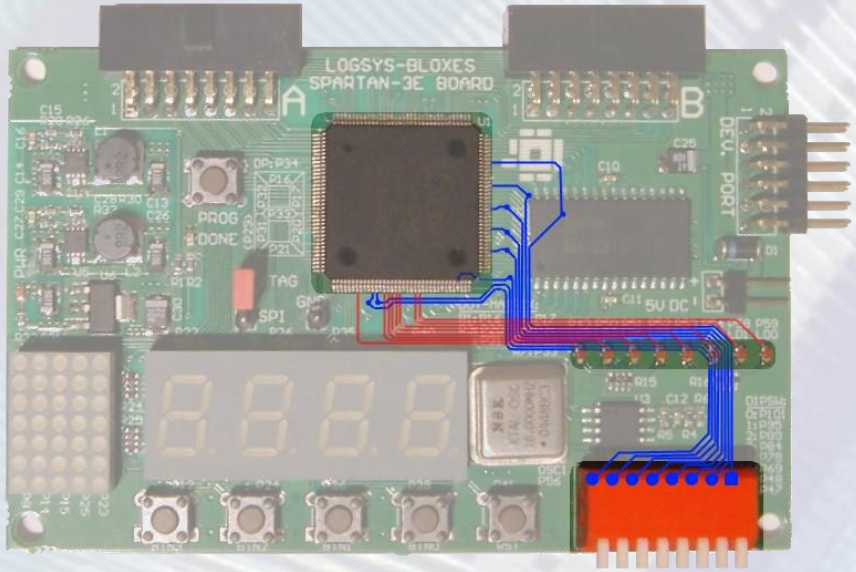
BME MIT

# 1. feladat: HW „Hello World!”

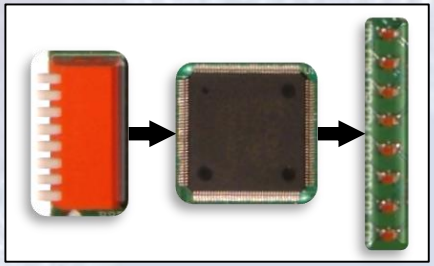
**8 db LED vezérlése a 8 bites DIP kapcsolóval a LOGSYS Spartan-3E FPGA kártyán**


- DIP kapcsoló → FPGA bemenet: kék huzalozás
- FPGA kimenet → LED: piros huzalozás



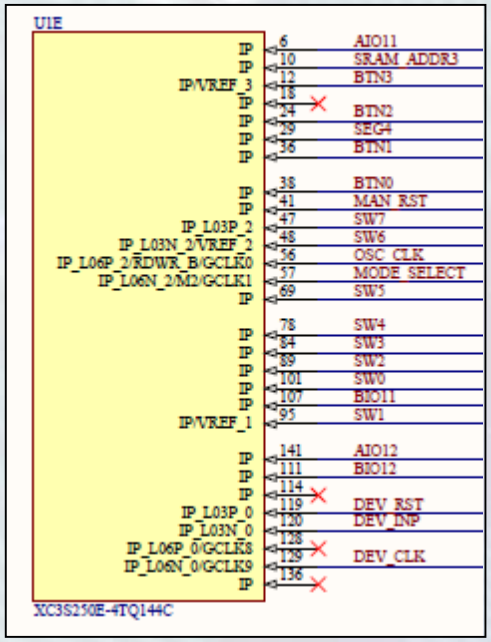



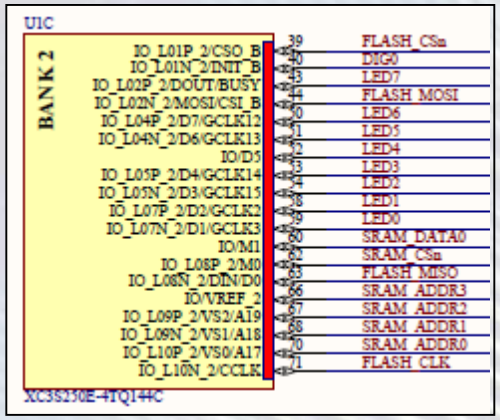


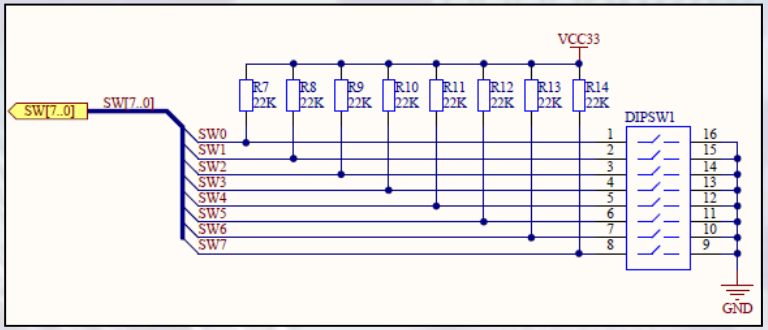


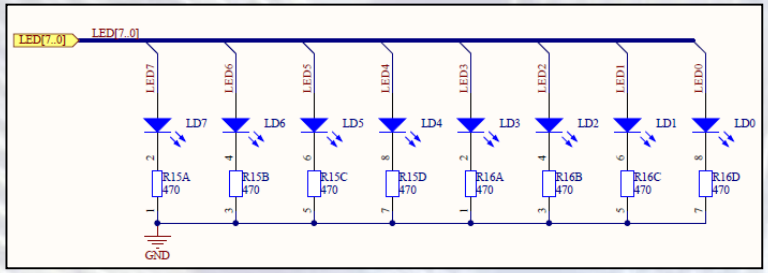
# 1.1. feladat: HW „Hello World!”

- **Az elvi kapcsolási rajz a szükséges paraméterekkel (nem tananyag, csak érdeklődőknek !)**



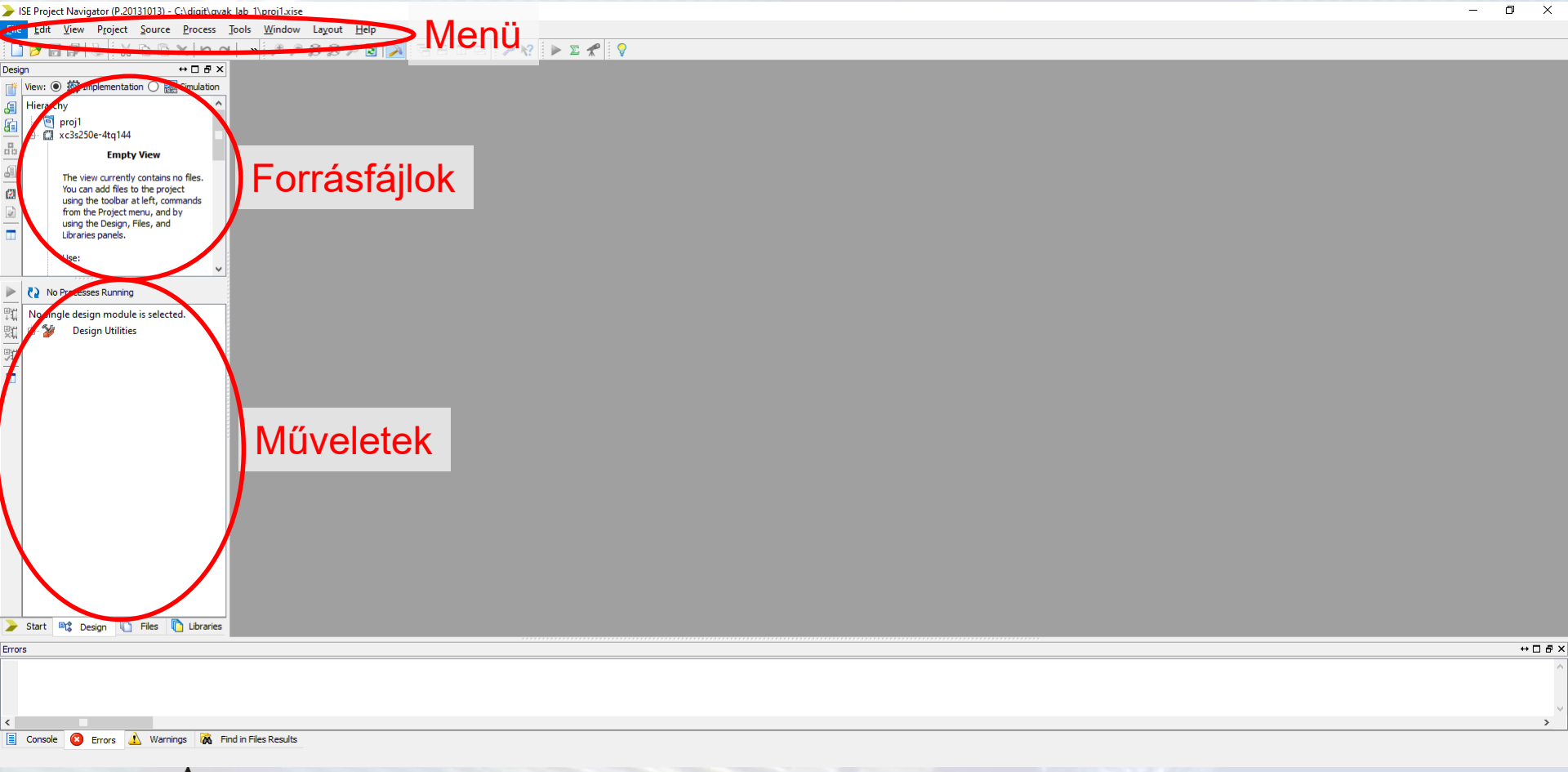




| LED | LD7 | LD6 | LD5 | LD4 | LD3 | LD2 | LD1 | LD0 |
|---|---|---|---|---|---|---|---|---|
| FPGA láb | P43 | P50 | P51 | P52 | P53 | P54 | P58 | P59 |

| Kapcsoló | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---|---|---|---|---|---|---|---|---|
| FPGA láb | P47 | P48 | P69 | P78 | P84 | P89 | P95 | P101 |

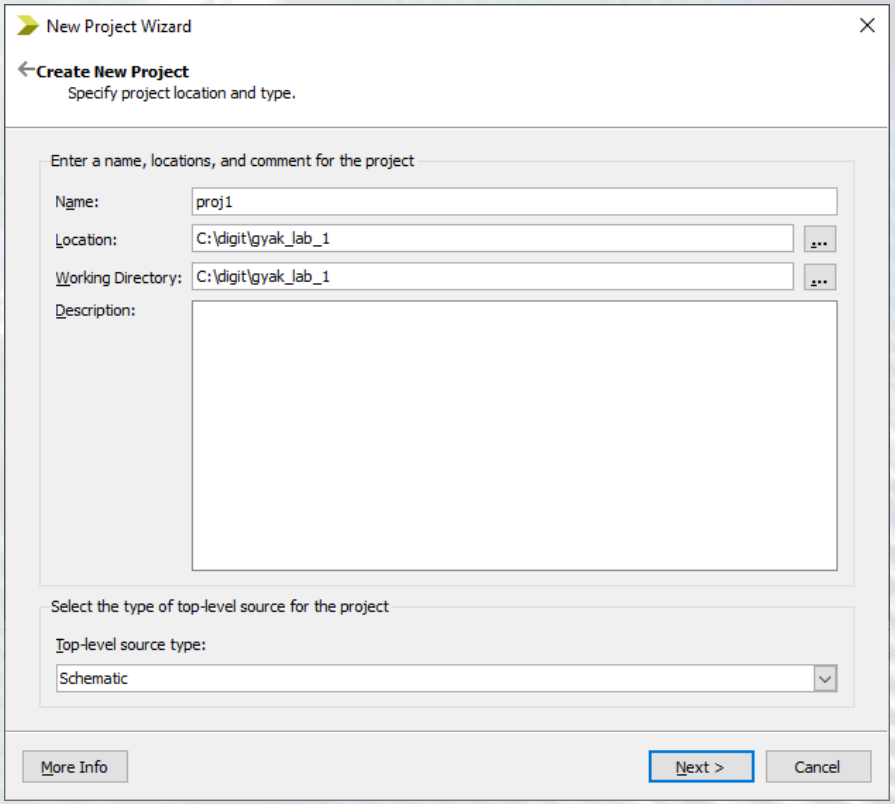
# 1. feladat: HW „Hello World!”

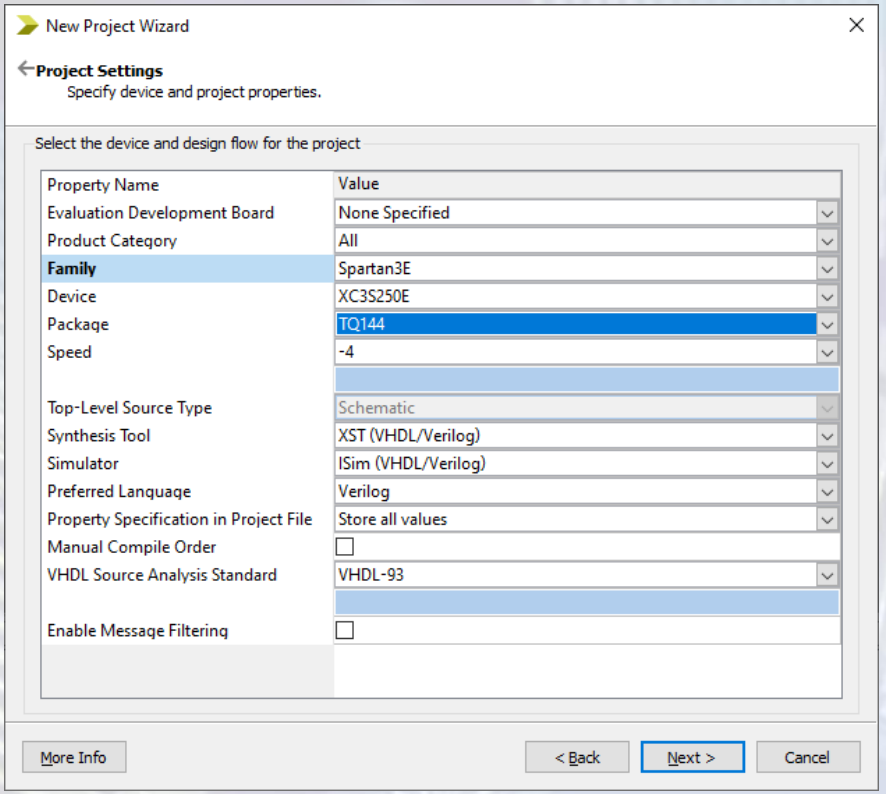
- **Xilinx ISE felhasználói felület**



# 1.1. feladat: HW „Hello World!”

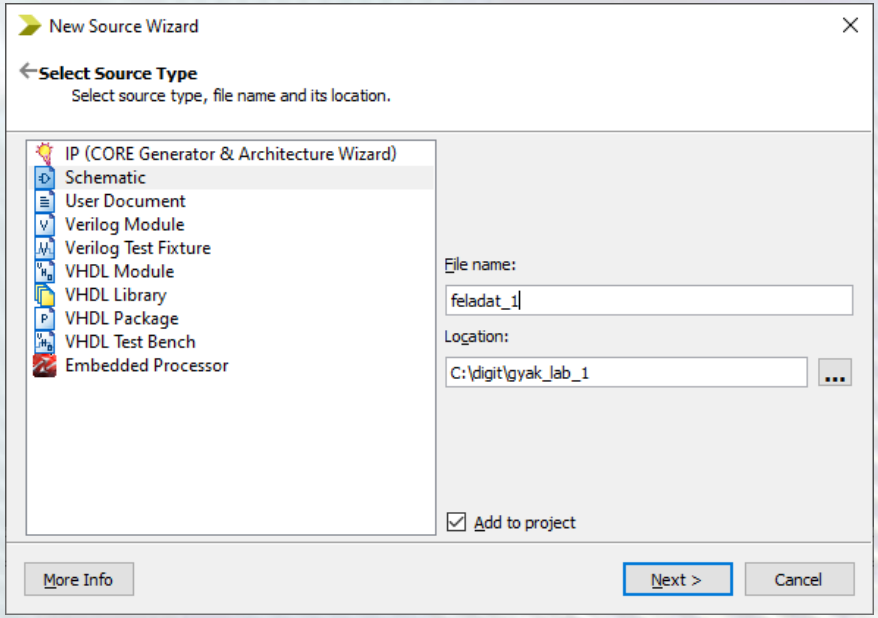
- **Projekt létrehozása**



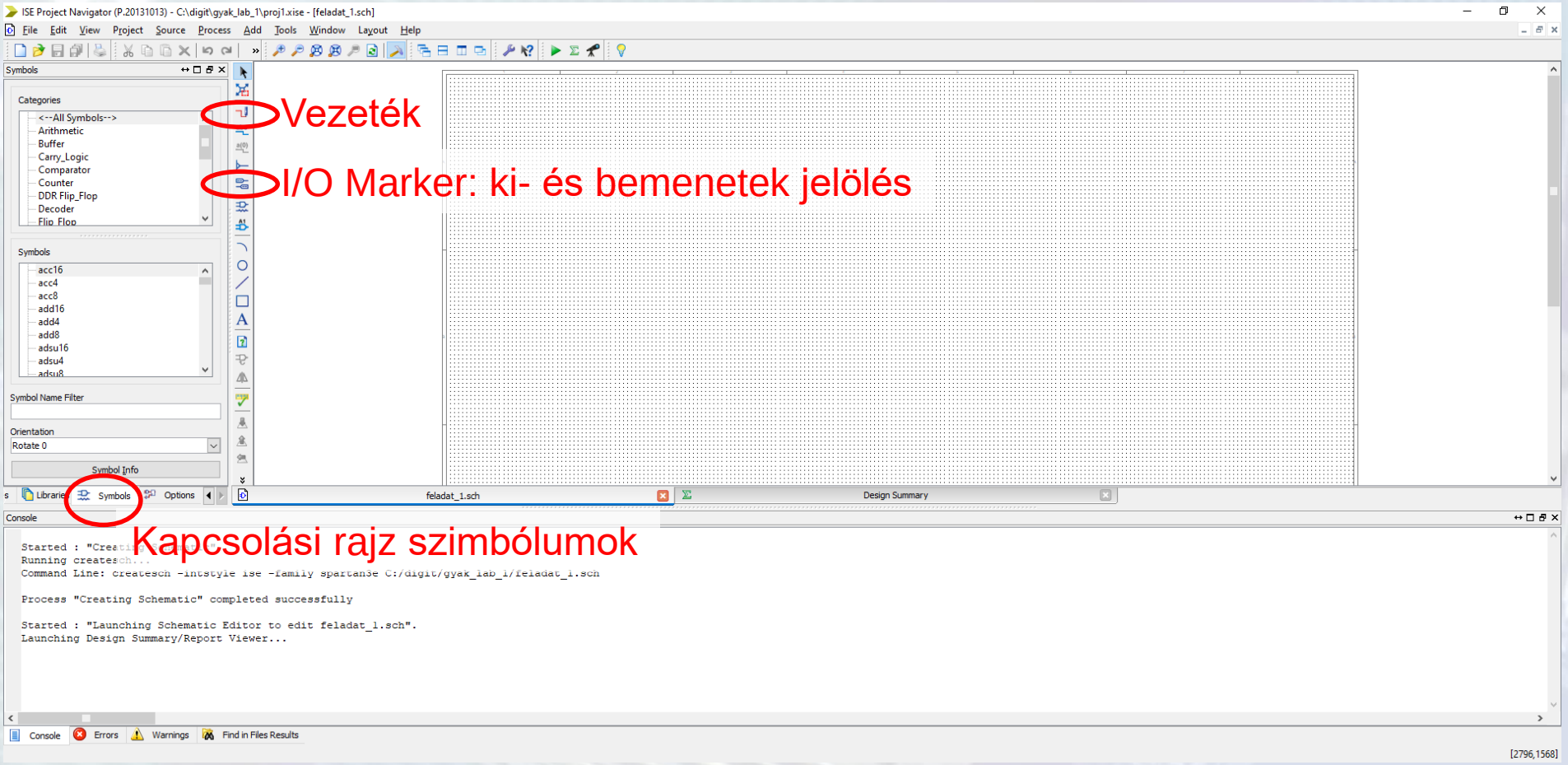
# 1.1. feladat: HW „Hello World!”

- **Kapcsolási rajz forrásfájl hozzáadása: “Schematic”**



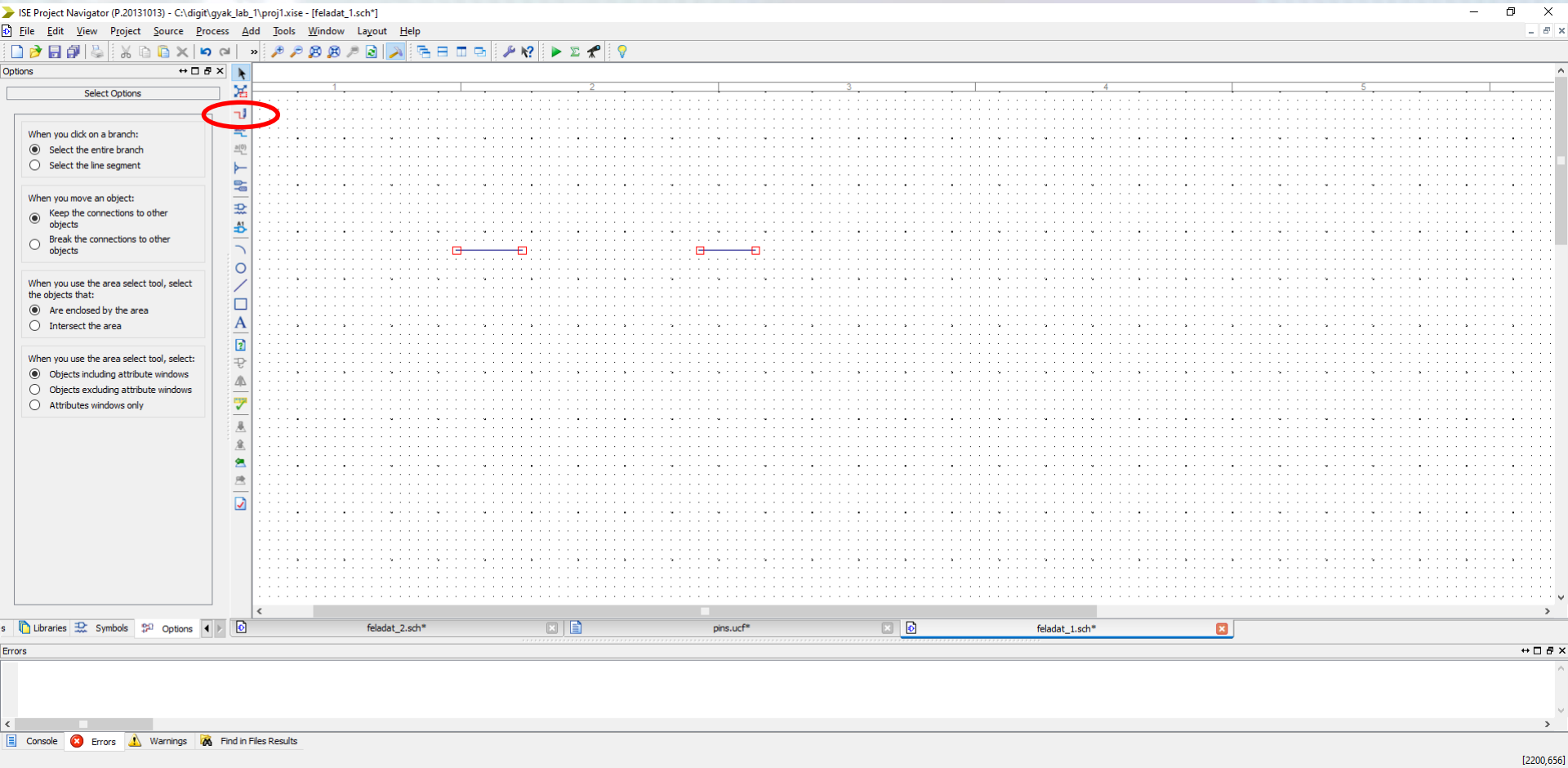
# 1.1. feladat: HW „Hello World!”

- **Kapcsolási rajz szerkesztő felület**



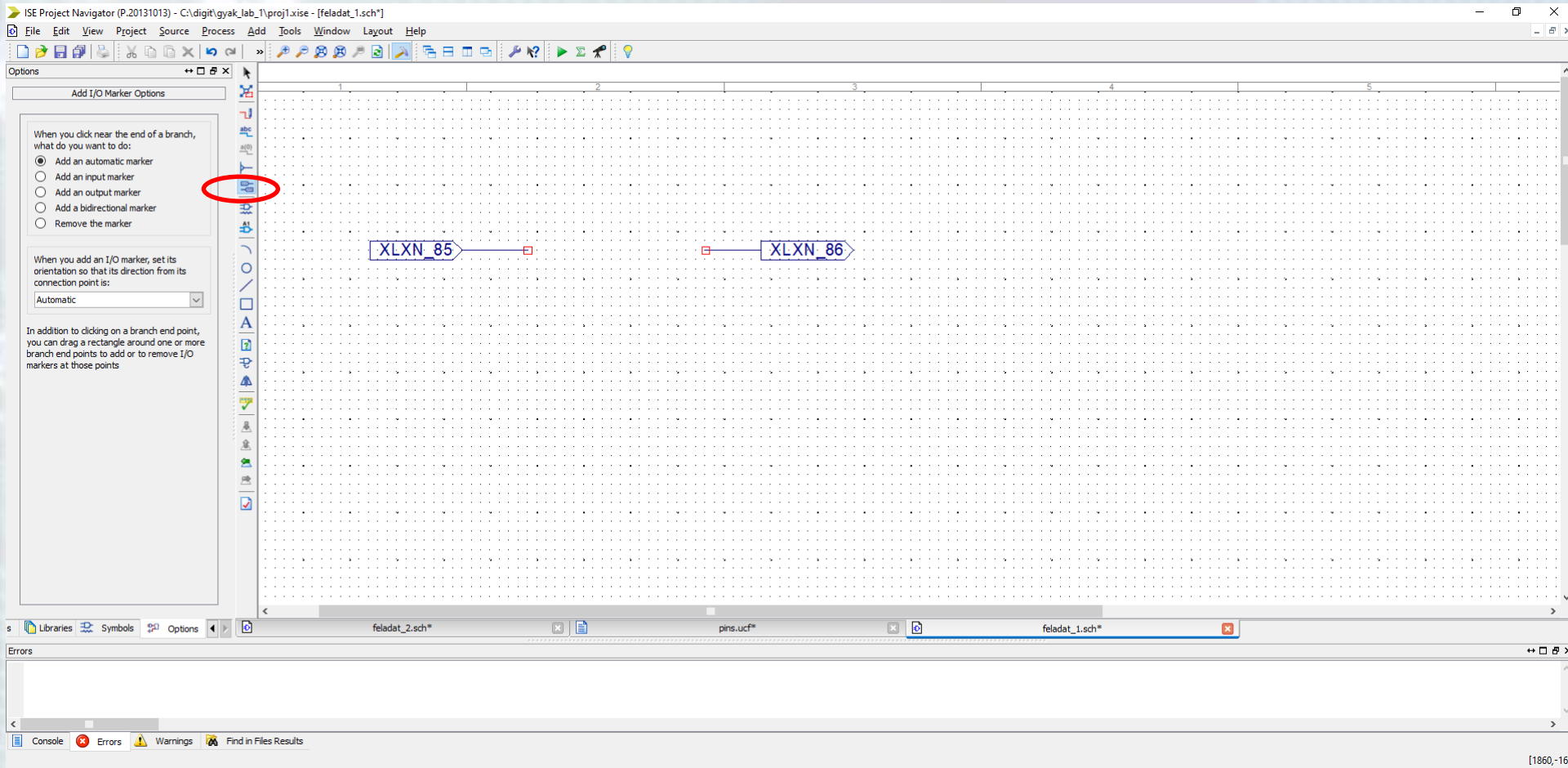
# 1.1. feladat: HW „Hello World!”

- **Vezetékek hozzadása**



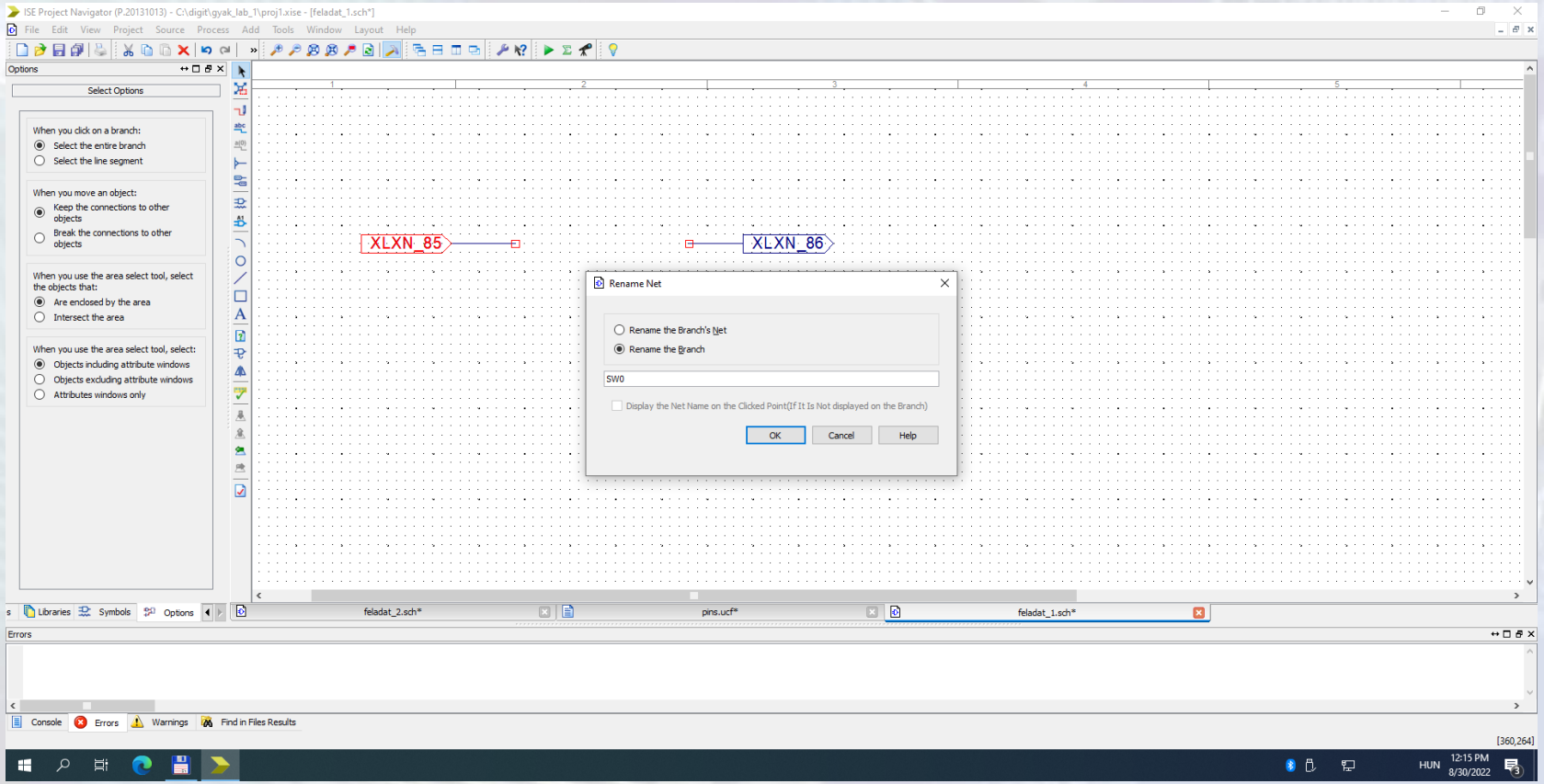
# 1.1. feladat: HW „Hello World!”

- **I/O Marker-ek hozzáadása**



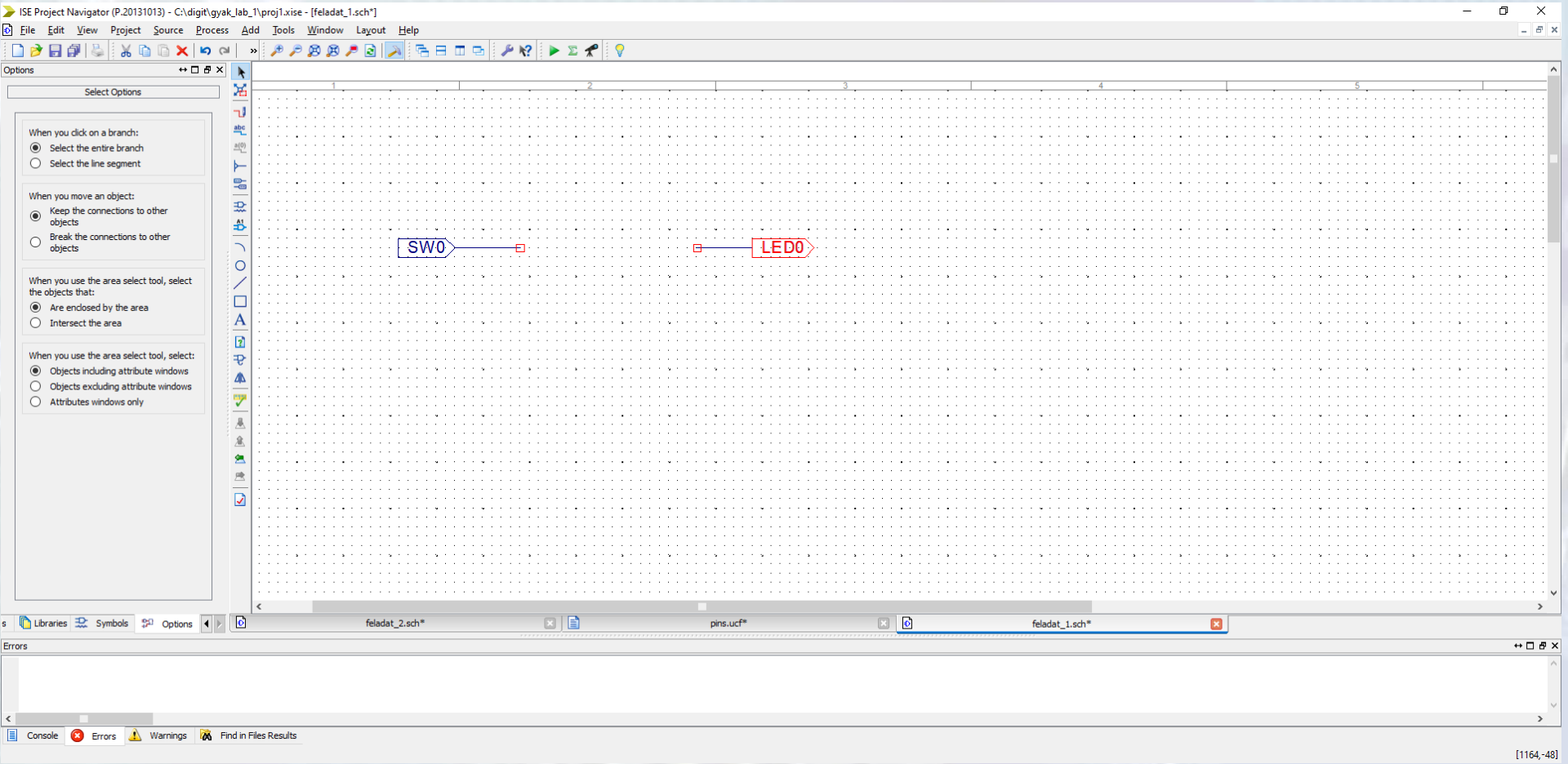
# 1.1. feladat: HW „Hello World!”

- **I/O Marker átnevezése**
  - Jobb klikk az I/O Marker-en, majd “Rename Port”



# 1.1. feladat: HW „Hello World!”

- **SW0 és LED0 I/O Marker-ek**

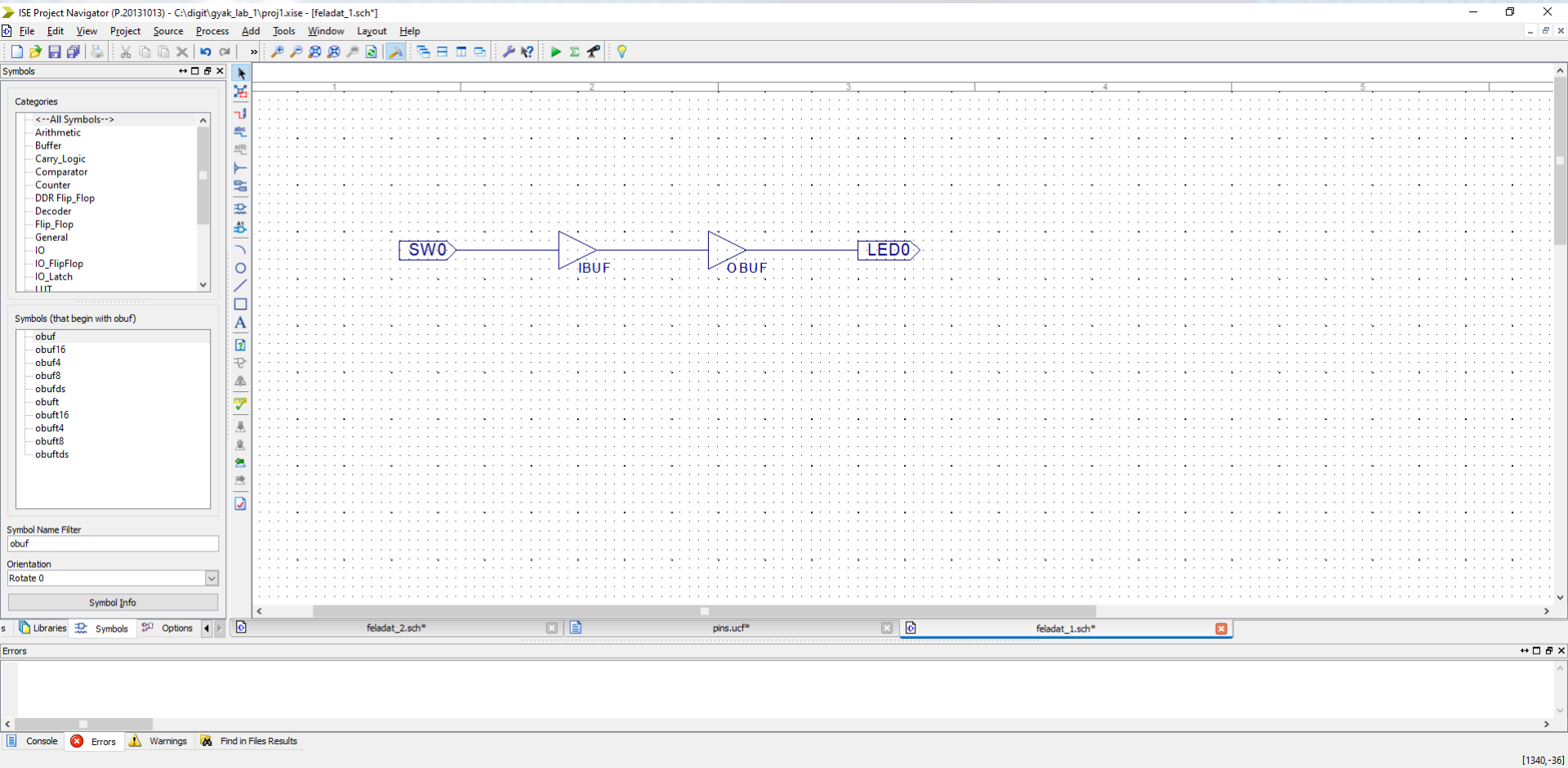


# 1.1. feladat: HW „Hello World!”

- **SW0 és LED0 nem köthető össze egyszerűen egy vezetékkel**
  - ISE követelmény
- **Kell közéjük valamilyen szimbólum**
  - IBUF és OBUF
  - Speciális FPGA elemek a ki- és bemenetekhez, logikailag nem csinál semmit

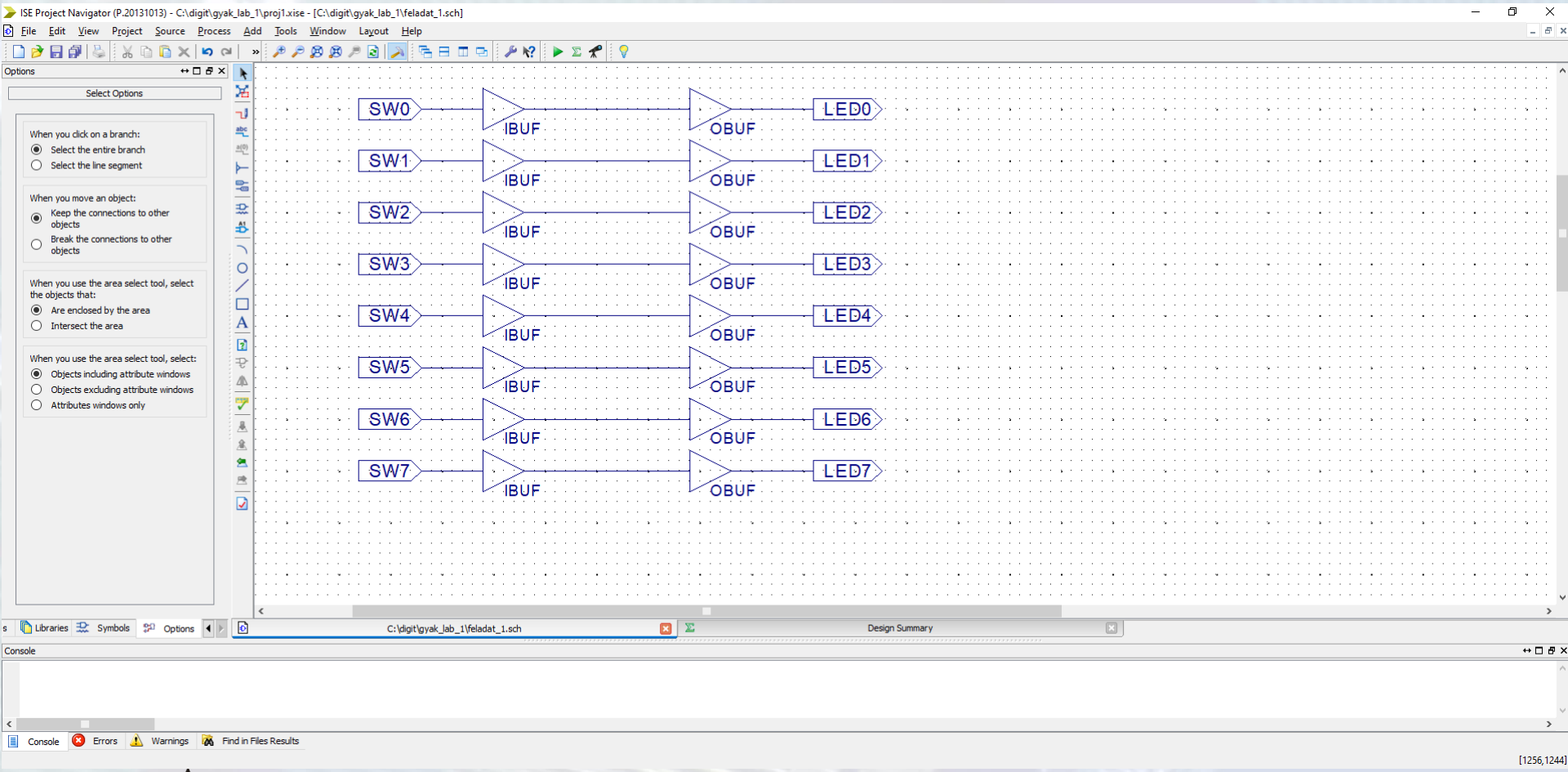
# 1.1. feladat: HW „Hello World!”

- **IBUF és OBUF szimbólum hozzáadása**



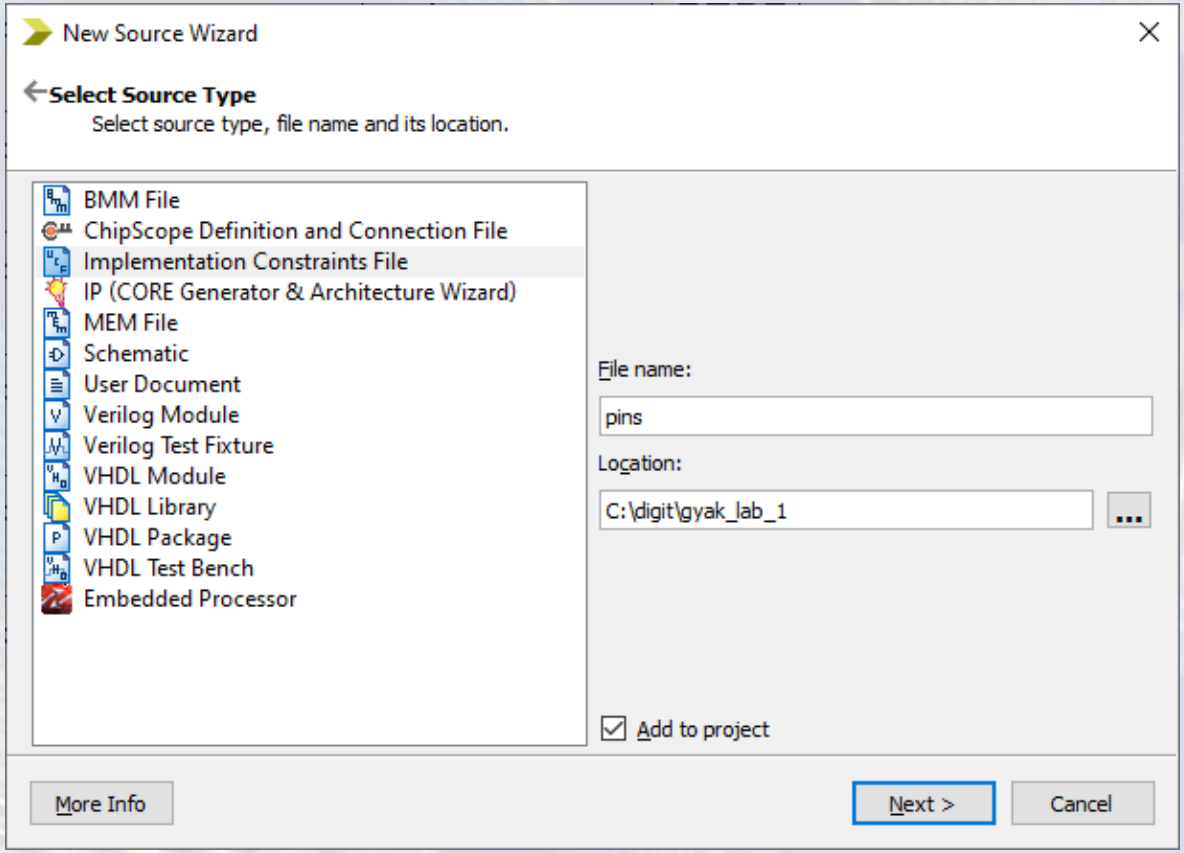
# 1.1. feladat: HW „Hello World!”

- **8 kapcsoló összekötése a 8 LED-del**



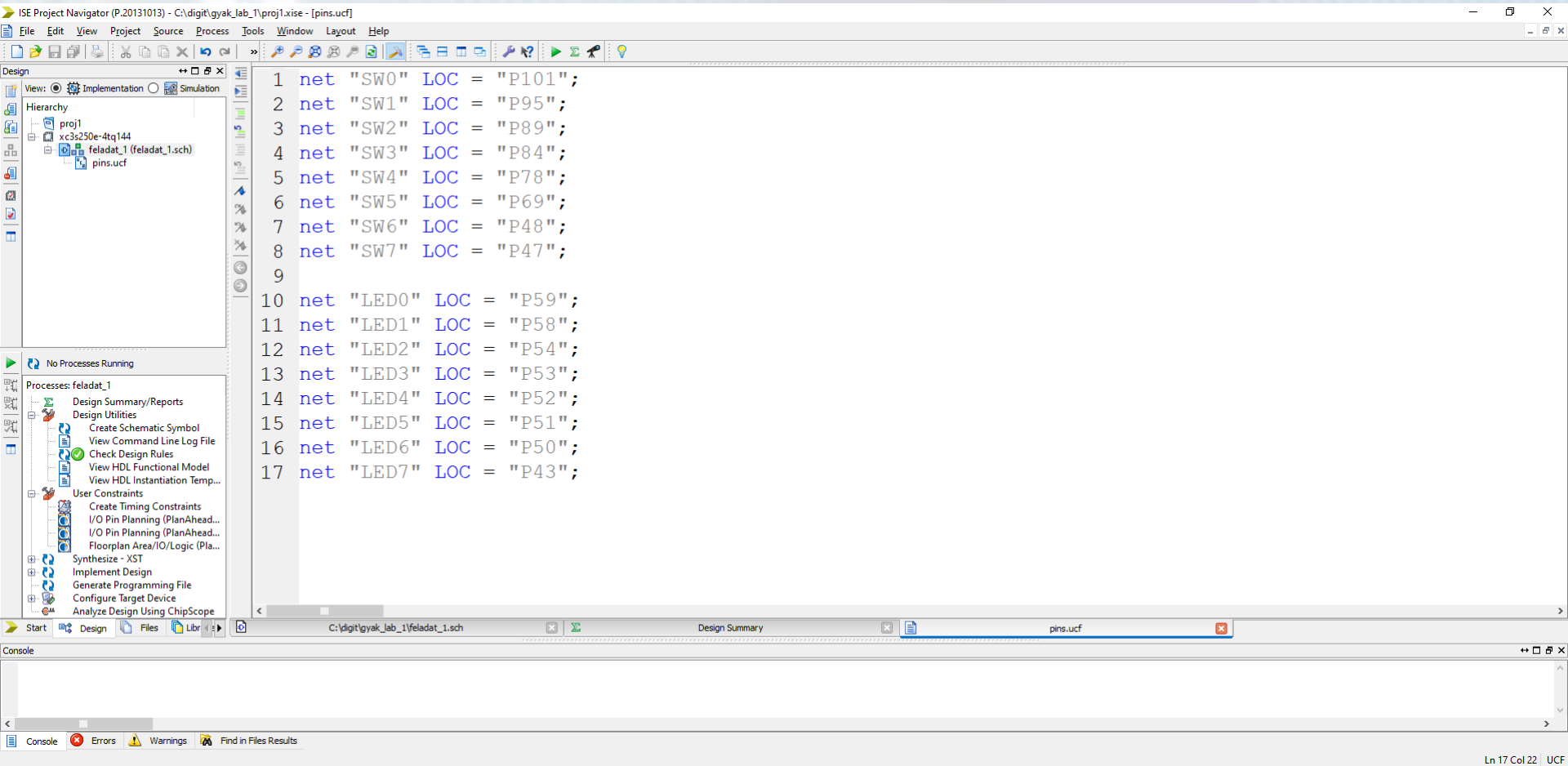
# 1.1. feladat: HW „Hello World!”

- **I/O portok (I/O Maerker-ek) hozzárendelése az FPGA fizikai lábaihoz: Implementation Constraint File**



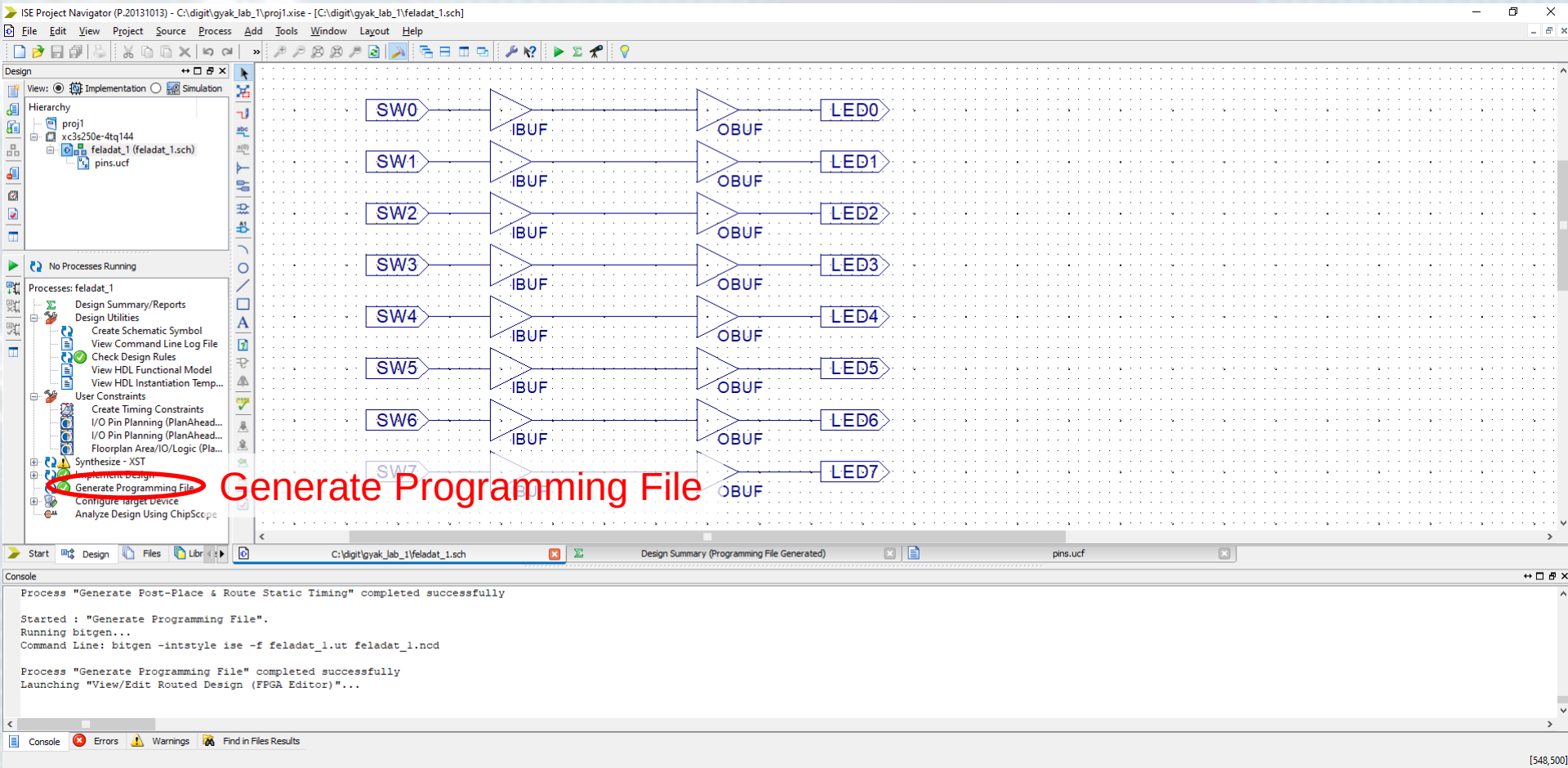
# 1.1. feladat: HW „Hello World!”

- **Constraint File tartalma a kapcsolási rajz alapján:**



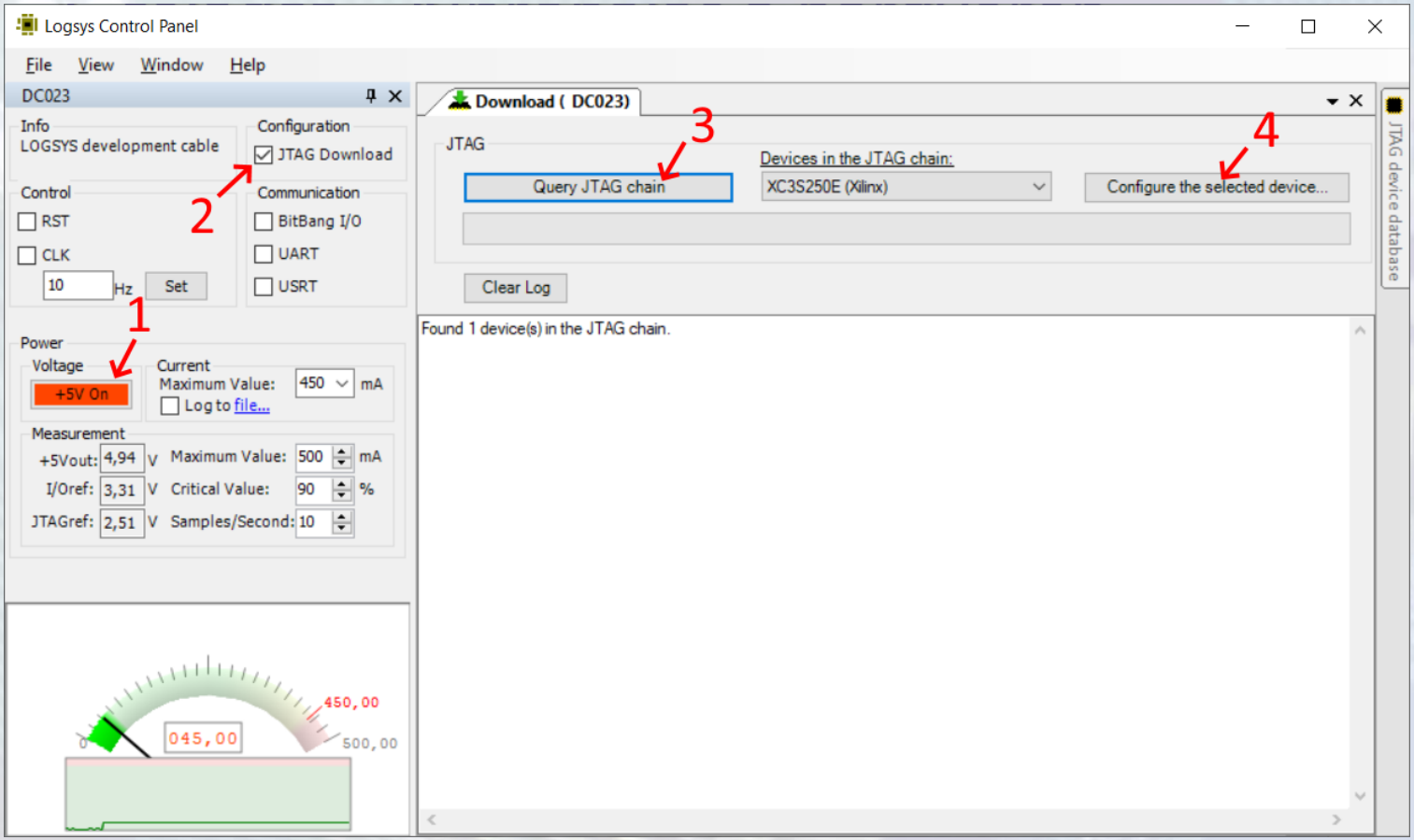
# 1.1. feladat: HW „Hello World!”

- **Terv implementálása**



# 1.1. feladat: HW „Hello World!”

- **Kipróbálás hardveren**

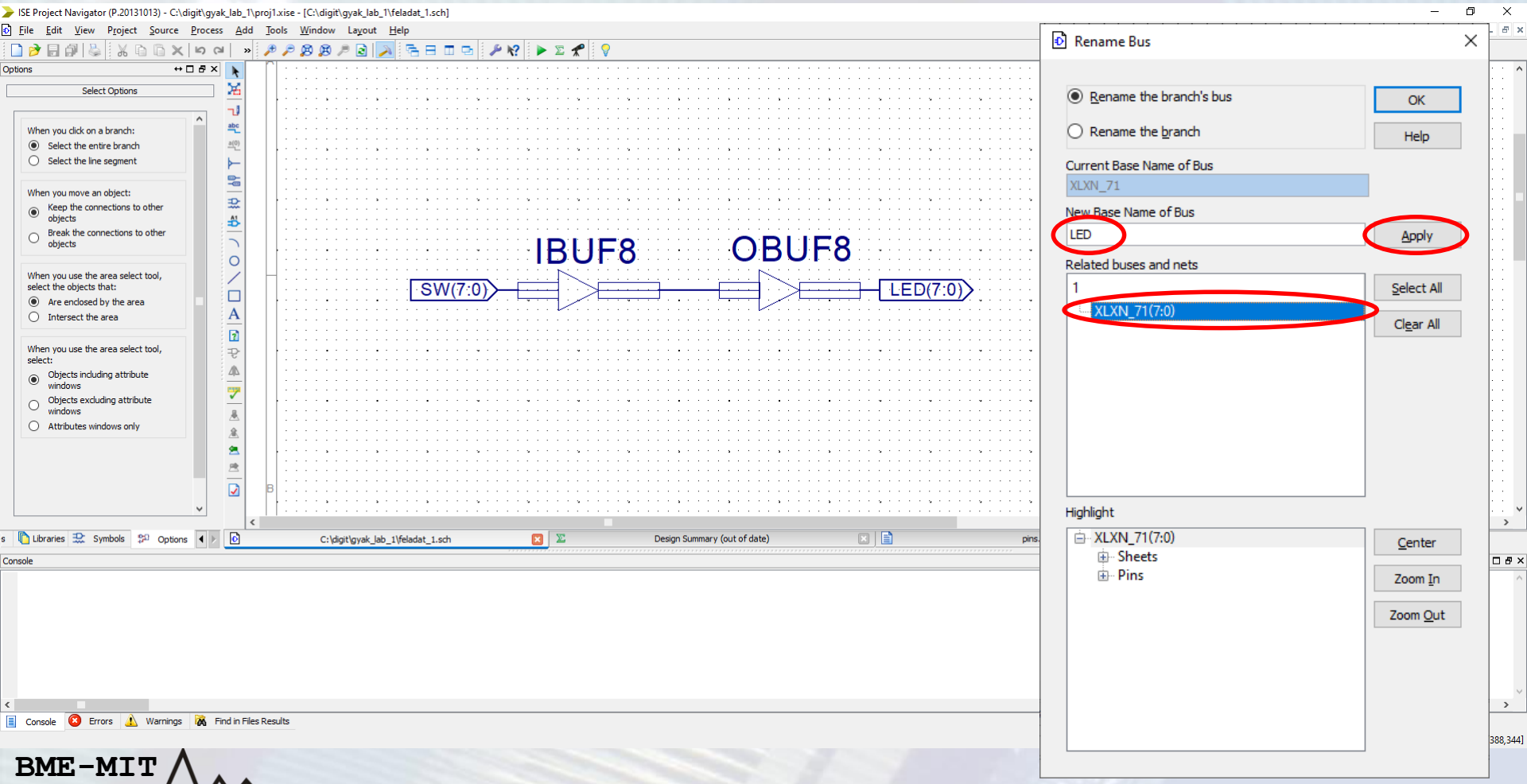


# 1.2. feladat: Busz használata

- **Busz: "több vezeték együttese"**
  - 8 bites busz: 8 darab vezeték
- **Feladat megvalósítása busszal**
  - A 8 darab "I/O Marker → IBUF → vezeték → OBUF → I/O Marker" helyett
  - Egy darab 8 bites "I/O Marker → IBUF → vezeték → OBUF → I/O Marker"
    - IBUF8 és OBUF8

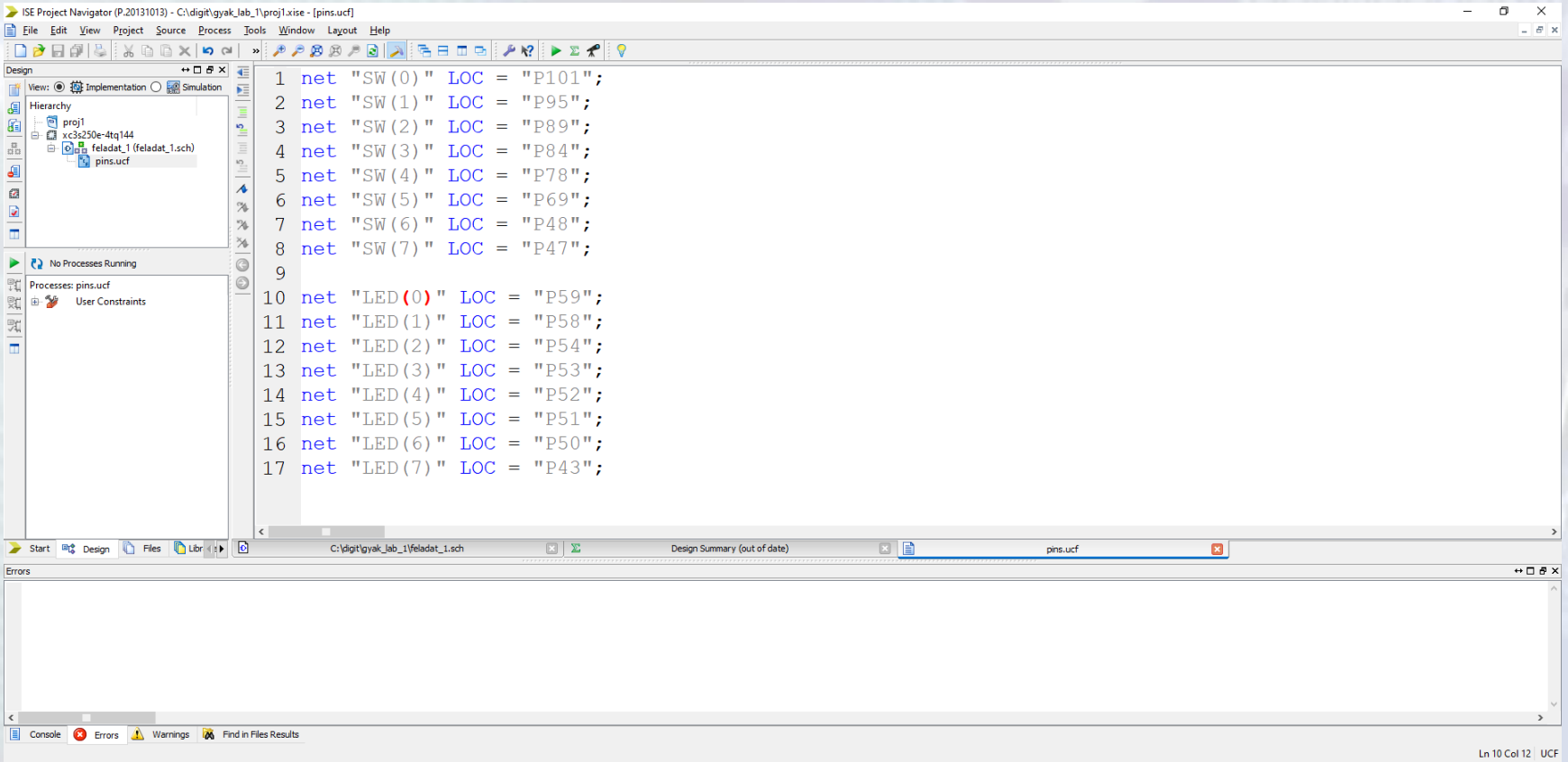
# 1.2. feladat: Busz használata

- **Kapcsolási rajz és busz átnevezése**



# 1.2. feladat: Busz használata

- **Constraint fájl módosítása: busz (SW és LED) egyes bitjeinek kiválasztása: ()**

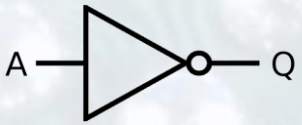


# 1.2. feladat: Busz használata

- **Konfigurációs fájl generálása**
  - ISE: “Generate Configuration fájl”
- **Kipróbálás hardveren**
  - FPGA programozás LOGSYS GUI-val

# 2. feladat: Logikai műveletek

## Inverter




| A | Q |
|---|---|
| 0 | 1 |
| 1 | 0 |

## AND


| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

## NAND


| A | B | Q |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

## OR


| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

## NOR


| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

## XOR

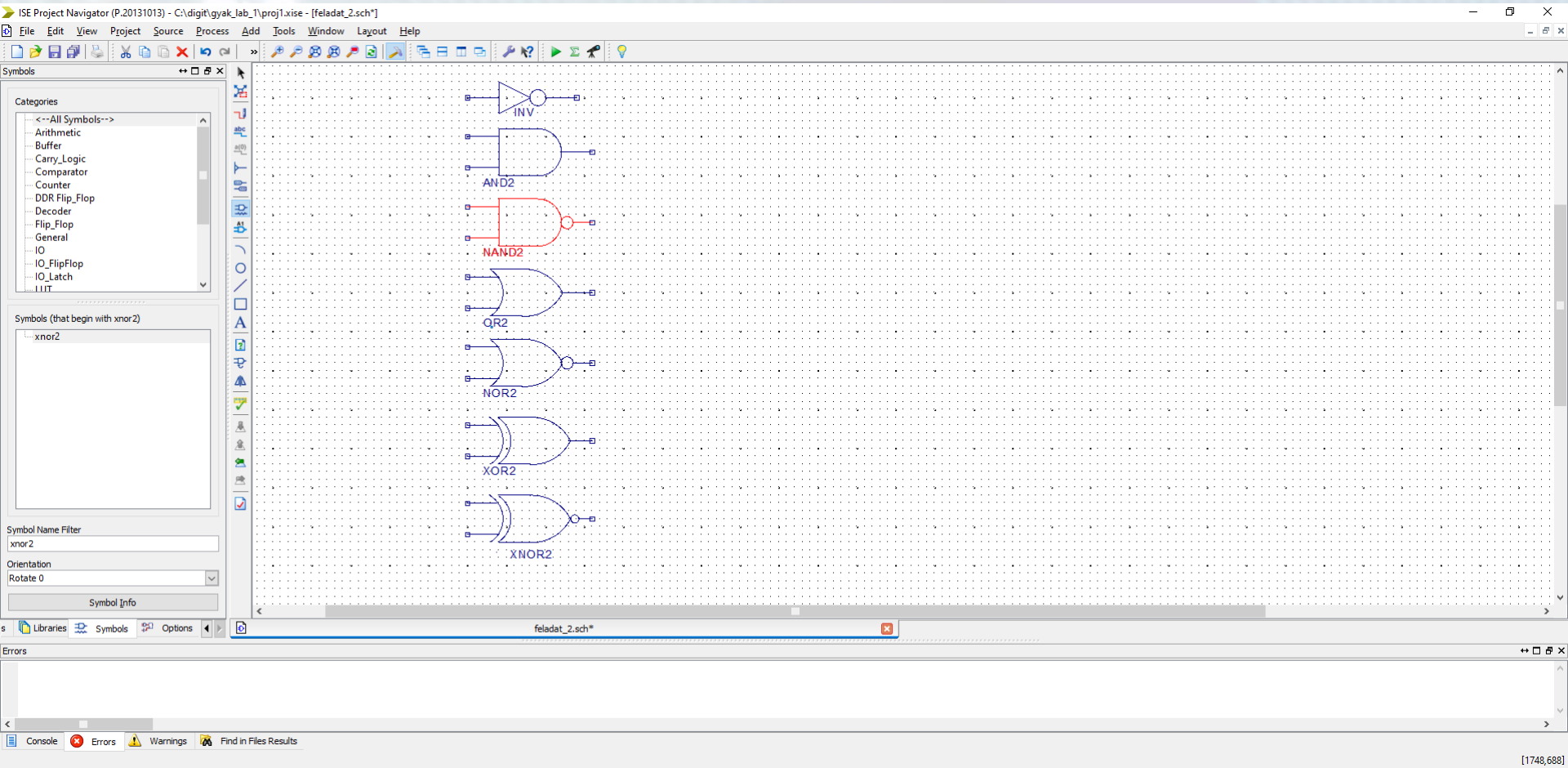

| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

## XNOR


| A | B | Q |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

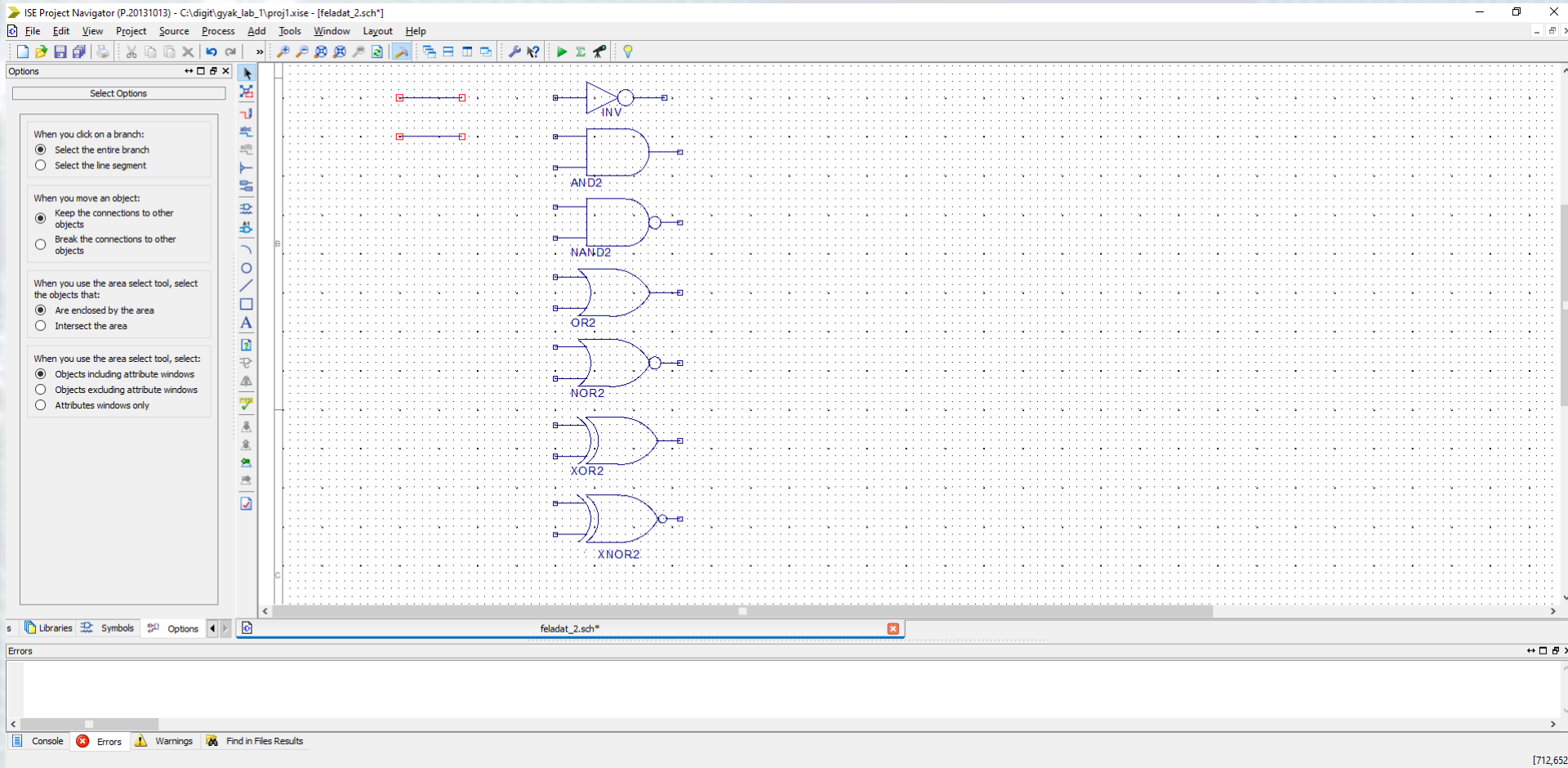
# 2. feladat: Logikai műveletek

- **Szimbólumok hozzáadása**



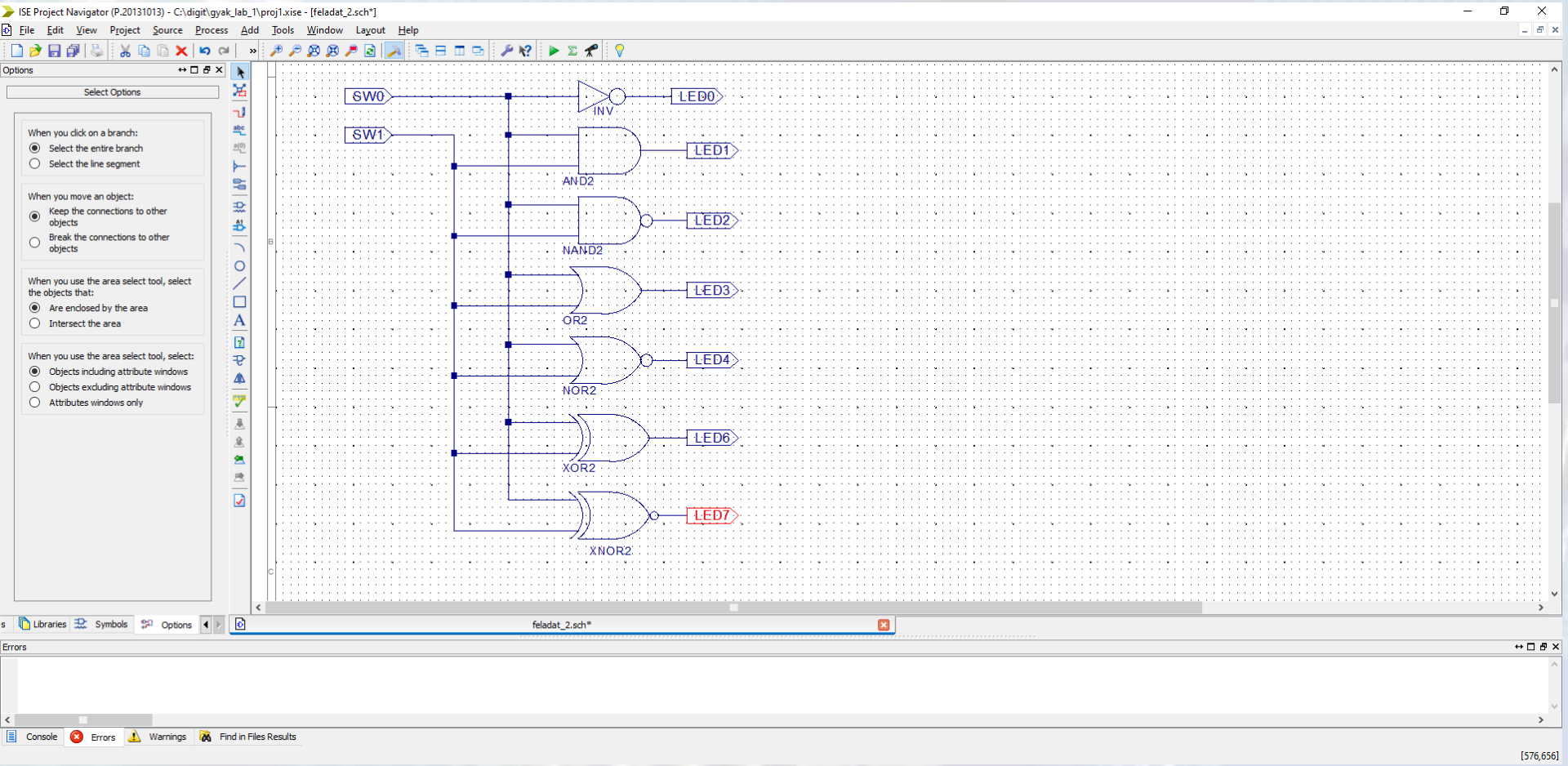
# 2. feladat: Logikai műveletek

- **Vezetékek hozzáadása**



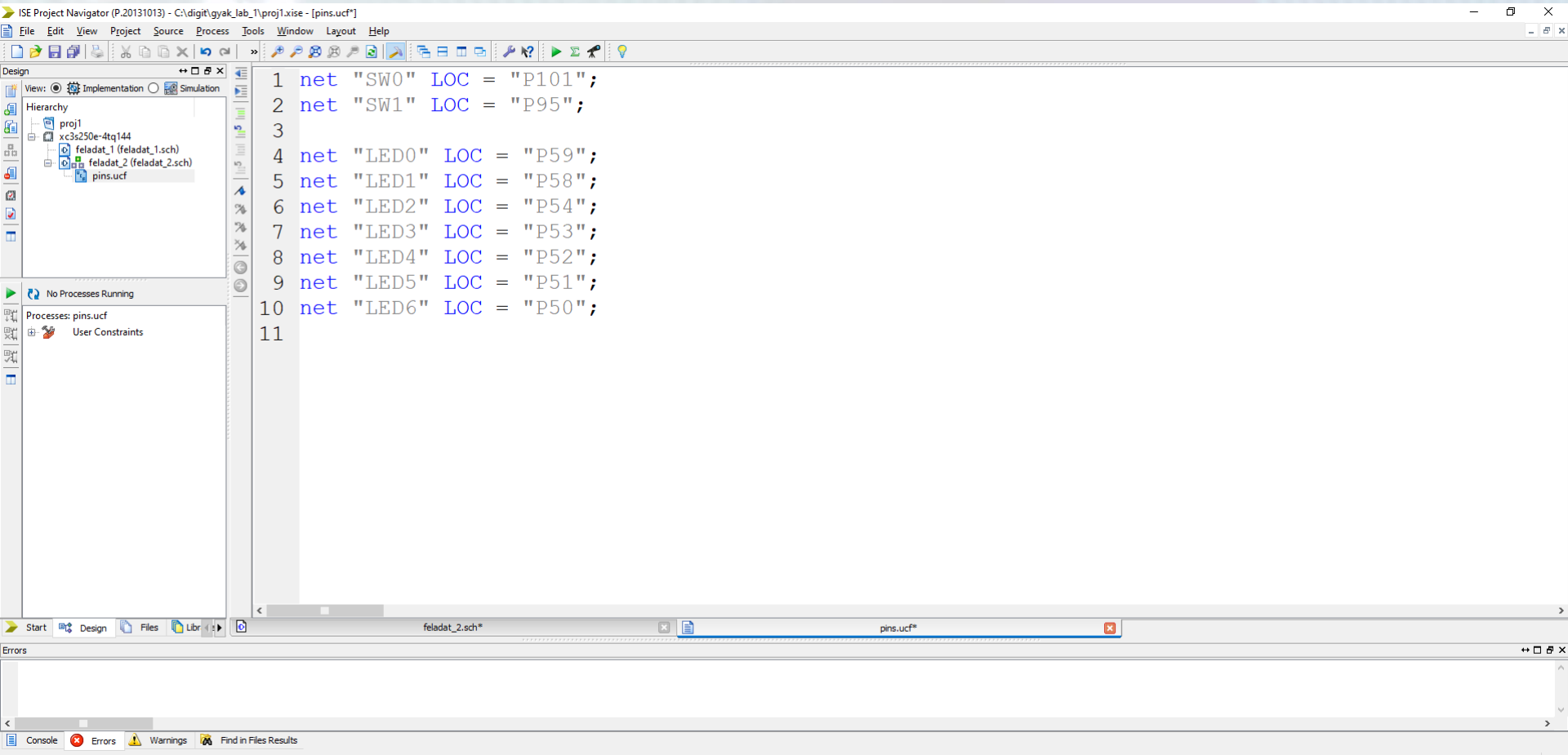
# 2. feladat: Logikai műveletek

- **I/O Marker-ek hozzáadása és átnevezése, összekötése**



# 2. feladat: Logikai műveletek

- **Constraint fájl módosítása**



# 2. feladat: Logikai műveletek

- **Konfigurációs fájl generálása**
  - "Generate Configuration fájl"
- **Kipróbálás hardveren**
  - FPGA programozás LOGSYS GUI-val